



Appunti universitari

Tesi di laurea

Cartoleria e cancelleria

Stampa file e fotocopie

Print on demand

Rilegature

NUMERO: 2176A

ANNO: 2017

A P P U N T I

STUDENTE: De Luca Alma

MATERIA: Teoria - Bio Micro & Nano Systems

Il presente lavoro nasce dall'impegno dell'autore ed è distribuito in accordo con il Centro Appunti.

Tutti i diritti sono riservati. È vietata qualsiasi riproduzione, copia totale o parziale, dei contenuti inseriti nel presente volume, ivi inclusa la memorizzazione, rielaborazione, diffusione o distribuzione dei contenuti stessi mediante qualunque supporto magnetico o cartaceo, piattaforma tecnologica o rete telematica, senza previa autorizzazione scritta dell'autore.

**ATTENZIONE: QUESTI APPUNTI SONO FATTI DA STUDENTIE NON SONO STATI VISIONATI DAL DOCENTE.
IL NOME DEL PROFESSORE, SERVE SOLO PER IDENTIFICARE IL CORSO.**

BIO-MICRO&NANO SYSTEMS

INTRODUZIONE AI BIOMEMS

TERMINOLOGIA

BioMEMS= BioMicroElecroMechanical Systems

DEF: Si tratta di dispositivi medici per applicazione e ricerca chimica, biologica e medica

Lab-on-a-chip (LOC)→bio/chemical/medical Laboratory on a single chip→dalla preparazione del campione all'analisi finale

Micro Total Analysis Systems (μ TAS)→proposto da Tanz nel 1990, si basa sull'uso di dispositivi microfabbricati per il pretrattamento, la separazione e il rilevamento del campione per l'analisi chimica

Biomicrodevices→dispositivi con caratteristiche nella misura dei micrometri usati per applicazioni bio-, medicali e analitiche; possono essere fatti a partire da materiali sintetii, naturali semplici o modificati

Biosensors→“analytical devices that combine a biologically sensitive element with a physical or chemical transducer to selectively and quantitatively detect the presence of specific compounds in a given external environment”

Biochips→ possono essere definiti come “dispositivi ispirati alla microelettronica che sono usati per la consegna, il processo, l'analisi o il rilevamento di molecole e specie biologiche”; questi dispositivi sono usati per rilevare cellule, microorganismi, virus, proteine, DNA e relativi acidi nucleici e piccole molecole di interesse per la biochimica

Microfluidics→ cuore delle tecnologie per i LOC e i μ TAS, si tratta della scienza del costruire dispositivi microminiaturizzati con camere e canali per il contenimento di flussi e fluidi; con dispositivi misurati in micrometri e fluidi in nanolitri e picolitri, i dispositivi microfluidics sono largamente usati nei LOC per analizzare fluidi biologici per applicazioni mediche e scientifiche

OPPORTUNITA' DI MERCATO

I BioMEMS sono caratterizzati da un tasso di crescita annuale del 38%, con potenziali applicazioni nello sviluppo di marker del DNA o di farmaci, per applicazioni cliniche nella predizione di malattie e applicazioni diagnostiche, come dispositivi per il consumatore e infine per i mercati legati ad ambiente/cibo/sicurezza a casa

FABBRICAZIONE DEI MEMS

- Micromachining (=microlavorazione) superficiale: la struttura è creata sulla superficie del substrato aggiungendo e/o rimuovendo degli strati (building-up)→si procede poi con Processi Standard per Circuiti Integrati (IC) (gli stessi usati nella fabbricazione degli IC)

Sono richiesti vari steps termici ciclici per minimizzare lo stress.

Replicazione plastica inserimento dello stampo (injection molding)

Si procede con l'inserimento di un canale all'interno dello stampo, nel canale si inserisce poi materiale polimerico fuso; si apre poi lo stampo e così si avrà il polimero che sarà una replica invertita dello stampo.

Vantaggi: più adatto alla produzione di più repliche a causa del breve tempo del processo se paragonato al hot embossing ed è possibile replicare strutture 3D più complesse

Casting (litografia soft)

La modellatura/formatura (cast molding) del polimero contro lo stampo principale crea una replica invertita dello stampo; una miscela di resina e agenti solidificanti crea una replica polimerica più dura dello stampo che può essere tirato fuori (si tratta di un processo chimico).

Vantaggi: non sono richiesti una eccessiva pressione o un eccessivo riscaldamento → lo stampo non necessita di essere fatto di materiali eccessivamente duri; il processo è economico.

ESEMPI DI DISPOSITIVI COMMERCIALIZZATI E PER RICERCA&SVILUPPO

Commercio: Biochips per l'analisi di DNA e proteine, sensori per il glucosio, analizzatori per il sangue

Ricerca: bioimpianti (stimolatori neuronali per il Parkinson, impianti retinici artificiali) microfluidi per la manipolazione di cellule e molecole

Per il futuro si pensa ad un sistema di integrazione per un complesso sistema di funzioni (es: LOC), a network di comunicazione wireless e sistemi intelligenti per l'analisi dei dati del paziente e per la terapia personalizzata, alla nanotecnologia per la miniaturizzazione del sistema tramite BioNEMS

INTRODUZIONE ALLA TECNOLOGIA DEI BIONEMS

I dispositivi BioNano hanno almeno dimensioni sulla scala dei nm

La nanotecnologia riguarda la visualizzazione, la misura, il modellamento e la manipolazione di campioni di questa scala di lunghezza

I vantaggi delle nanotecnologie sono: l'uso di nano-materiali che portano al miglioramento dell'area superficiale e del volume; controllo estremo sulle proprietà elettriche, fisiche, meccaniche e chimiche; integrazione della fabbricazione da top-down a bottom-up.

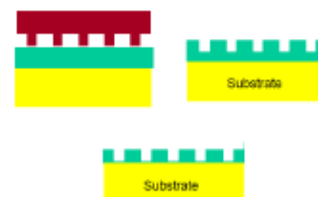
TECNICHE DI FABBRICAZIONE BIONEMS

1. LITOGRAFIA NANOIMPRINT (NIL)

Due tipi di NIL: termica e UV

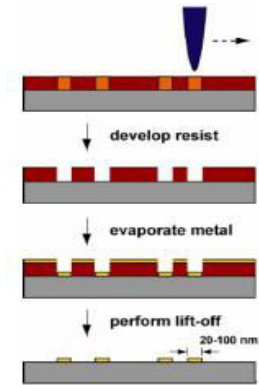
-la NIL termica è simile alle altre tecniche di modellatura per quanto riguarda il fatto che un polimero a bassa viscosità è riscaldato al di sopra della temperatura di transizione vetrosa ed è pressato

meccanicamente in uno stampo avente caratteristiche con nano-dimensioni.



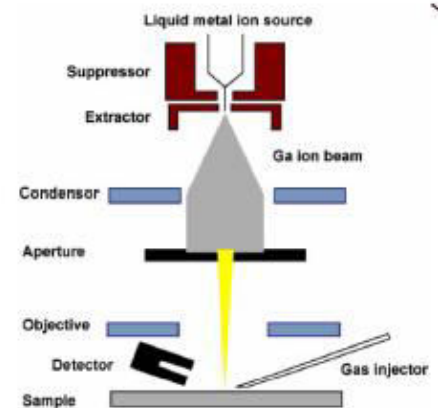
6. LITOGRAFIA E-BEAM

In questa tecnica un fascio elettronico focalizzato viene fatto incidere su una sostanza (resist) sensibile all'irraggiamento. Le regioni di superficie esposte divengono quindi più facilmente (resist positivo) o più difficilmente (resist negativo) attaccabili dalla soluzione di sviluppo. La lunghezza d'onda degli elettroni utilizzati rende trascurabili gli effetti diffrattivi e permette di "disegnare" strutture della dimensione di ~10nm.



7. FOCUS ION BEAM (FIB)

Il fascio ionico focalizzato è una tecnica usata particolarmente nei campi dei semiconduttori e delle scienze dei materiali per analisi puntualizzate, deposizioni, e ablazioni di materiali. Il FIB è uno strumento scientifico che rassomiglia ad un microscopio a scansione elettronico (SEM). Tuttavia, mentre il SEM usa un fascio focalizzato di elettroni per raffigurare il campione nella camera, un FIB invece usa un fascio focalizzato di ioni.



TECNICHE DI ANALISI BIONEMS

- microscopia raman: La spettroscopia Raman o spettroscopia di scattering Raman è una tecnica di analisi dei materiali basata sul fenomeno di diffusione di una radiazione elettromagnetica monocromatica da parte del campione analizzato.
- microscopia elettronica: SEM (Microscopio Elettronico a Scansione) e TEM (Microscopio a Trasmissione Elettronica)
- microscopio a forza atomica

APPLICAZIONI DI BIO/NANOTECNOLOGIA

L'applicazione della nanotecnologia alla vita scientifica¹ è piuttosto nuova.

Progetti accademici di utilizzo di nanomateriali come buckyballs carbon (molecole di buckminsterfullerene e nanoparticelle metalliche per diagnostica e farmaceutica.

Applicazioni attuali: rilascio di droga, biosensori, agenti per imaging.

APPLICAZIONI IN NANOMEDICINA

La nanomedicina è l'applicazione media della nanotecnologia e della ricerca correlata: riguarda il rilascio di farmaco in nanoparticelle e la possibile applicazione di nanotecnologie molecolari (MNT). Inoltre, una nanomedicina matura potrà richiedere l'abilità di costruire strutture e dispositivi con precisione atomica.

Applicazione nel rilascio di farmaco → il rilascio a target specifico permette l'uso di piccole dosi, si usa un farmaco "a innesco" quando incontra cellule patogene, si minimizzano gli effetti collaterali,

interi sono solitamente scritti riportando i termini minori, vale a dire il massimo comun divisore dovrebbe essere 1. L'indice di Miller (100) rappresenta un piano ortogonale alla direzione h, l'indice (010) rappresenta un piano ortogonale alla direzione k, e l'indice (001) rappresenta un piano ortogonale a l.

Esistono anche diverse notazioni correlate.^[1]

- la notazione {hkl} denota un insieme di piani che sono equivalenti al piano (hkl) per la simmetria del reticolo.

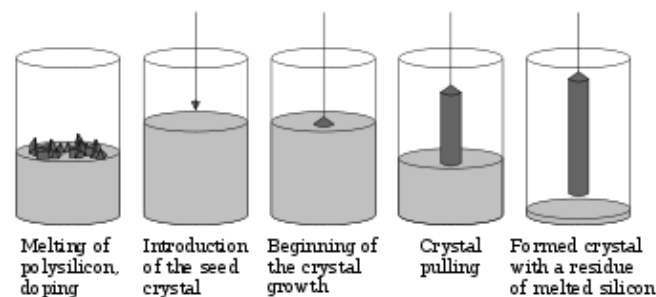
Nel contesto delle direzioni in un cristallo (non piani), le corrispondenti notazioni sono:

- [hkl], con le parentesi quadre invece che tonde, denota una direzione nella base dei vettori reticolari diretti invece del reticolo reciproco;
- similmente, la notazione <hkl> denota l'insieme di tutte le direzioni che sono equivalenti a [hkl] per simmetria.

L'orientazione cristallografica della superficie del silicio si esprime attraverso gli indici di Miller. Questi sono tre indici che possono assumere valore 1 o valore 0 e rappresentano il parallelismo del piano di silicio con uno dei piani del cristallo di Si (che ha struttura tetraedrica).

METODO DI CZOCHRALSKI (PRODUZIONE DI SILICIO)

Il processo Czochralski è una tecnica introdotta nei sistemi produttivi industriali agli inizi degli anni cinquanta, che permette di ottenere la crescita di monocristalli di estrema purezza. In ambito industriale tale processo è impiegato principalmente nella crescita di blocchi di silicio, che si ottengono con la forma di pani cilindrici. Il processo prende il nome dal ricercatore polacco Jan Czochralski, che lo sviluppò nel 1916 mentre stava studiando la cristallizzazione dei metalli.



Il silicio monocristallino è il materiale di base per la realizzazione di transistor, circuiti integrati, microprocessori ed altri dispositivi microelettronici integrati.

Per la creazione di un circuito integrato, che può essere composto da milioni di elementi microscopici, è infatti necessario avere un substrato estremamente omogeneo e privo di discontinuità o difetti, che pregiudicherebbero la qualità o l'affidabilità dei componenti. Tali substrati sono detti wafer. Il più utilizzato nell'industria dei semiconduttori è il silicio monocristallino cresciuto con la tecnica Czochralski.

Il wafer deve essere formato da silicio con un elevato grado di purezza e con gli atomi disposti "ordinatamente" in un reticolo cristallino (monocristallino). Il silicio prodotto con le tecniche ordinarie (silicio metallurgico) ha invece una struttura policristallina (oltre ad avere una purezza insufficiente per l'uso in elettronica). Il silicio è un atomo tetravalente, in quanto appartenente al

dei *wafer*. Inoltre è stata dimostrata la maggior resistenza alle radiazioni ionizzanti in strumenti usati per la rilevazione di particelle (CERN, LHC/S-LHC). È dimostrato che la presenza di ossigeno aumenta l'intrappolamento durante il processo successivo di ricottura.

L'ossigeno presente può reagire con la luce solare, come nelle celle solari. Questo risulta dalla formazione di un legame complesso ossigeno-boro che ne diminuisce l'efficienza; fino al 3% in meno nel giro di poche ore di esposizione.

CHIP A PARTIRE DAL WAFER

- su un wafer si producono diversi chips
- i singoli chips sono poi tagliati "a dadini"

In microelettronica, un wafer è una sottile fetta di materiale semiconduttore, come ad esempio un cristallo di silicio, sulla quale vengono costruiti circuiti integrati attraverso drogaggi (con diffusione o impiantazione ionica), la deposizione di sottili strati di vari materiali, conduttori, semiconduttori o isolanti, e la loro incisione fotolitografica.

I wafer sono fabbricati in diverse misure, che vanno da 25,4 a 300 mm, con uno spessore dell'ordine di 0,5 mm. Generalmente sono ricavati da un lingotto di materiale semiconduttore utilizzando una sega a filo; segue poi la lucidatura di una o entrambe le facce del wafer.

I bordi piatti possono essere utilizzati per denotare il tipo di drogaggio e

l'orientazione cristallografica. Le parti rosse rappresentano materiale che è stato rimosso.

I wafer sotto i 200 mm presentano flat (bordi piatti) o indentature che indicano i piani cristallografici e che, nei wafer di più antica costruzione, indicano l'orientamento e il tipo di drogaggio. I wafer moderni utilizzano una tacca per fornire questa informazione, sprecando meno materiale.

L'orientamento è importante, dato che alcune proprietà elettroniche e strutturali di un singolo cristallo possono essere anisotropiche. Ad esempio, la sfaldatura di un wafer avviene tipicamente in poche direzioni ben definite.

La fabbricazione di dispositivi a semiconduttore è il processo usato per realizzare i circuiti integrati e i chip che sono presenti nella maggior parte dei dispositivi elettronici recenti. Tale processo industriale è messo in atto attraverso molteplici fasi, che implicano l'uso di tecnologie fotolitografiche e chimico-fisiche, durante le quali i circuiti elettronici sono gradualmente realizzati su un substrato (il cosiddetto wafer) costituito da un unico cristallo di un semiconduttore ad elevatissima purezza. Il silicio è il semiconduttore più comunemente usato, anche se in alcune applicazioni specifiche vengono usati l'arseniuro di gallio, il germanio, il nitruro di gallio ed altri materiali.

Lo specifico processo costruttivo impiegato dipende dal tipo di circuito integrato che si intende fabbricare. Nel presente articolo si descrive il processo tipico di circuiti ad alto livello di integrazione quali, ad esempio, i microprocessori in tecnologia CMOS. In circuiti di così elevata complessità la durata dell'intero processo di fabbricazione (dal wafer fino al montaggio del dispositivo finale) può superare i due mesi.

CLEAN ROOM

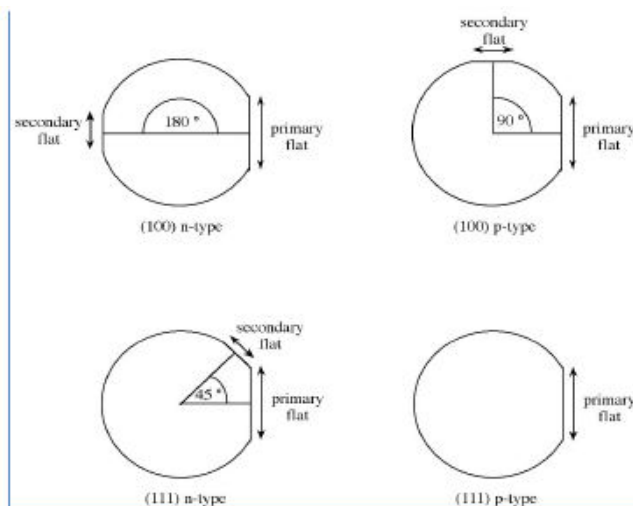
La camera bianca, detta anche laboratorio pulito, è un ambiente adibito a laboratorio chimico, meccanico e/o elettronico la cui caratteristica principale è la presenza di aria molto pura, cioè a bassissimo contenuto di microparticelle di polvere in sospensione.

I più diffusi in microelettronica sono i wafers (100), mentre per Transistor Bipolari sono usati wafers (111). I wafers (110) sono usati per ottenere particolari orientamenti per i processi di etching.

DROGAGGIO DEL WAFER

I wafers possono essere drogati tramite drogaggio di tipo p o di tipo n. Il gruppo atomico III (i borani) produce materiale di tipo p, mentre il gruppo V (fosfori e arsenici) producono materiali di tipo n.

TIPI DI WAFER



PROCESSI

Gli attuali processi usati per i dispositivi microelettronici sono:

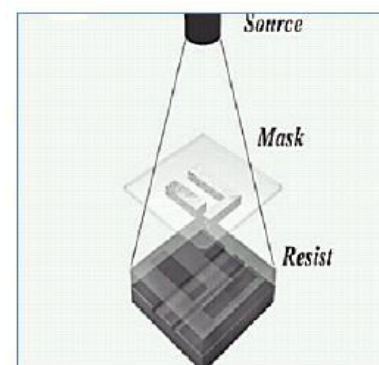
- ossidazione del silicio
- drogaggio → tramite impianto ionico o per diffusione
- deposizione di sottili films → PVD (Physical Vapor Deposition), CVD (Chemical Vapor Deposition), Elettrodeposizione
- etching → wet, dry, vapor etching, plasma, DRIE (Deep Reactive Ion Etching)
- wafer bonding → diretto, anodico, con uno strato intermedio

LITOGRAFIA

Luce o sorgente di

particelle → focalizzazione → maschera → materiale sensibile alla luce (photo resist)

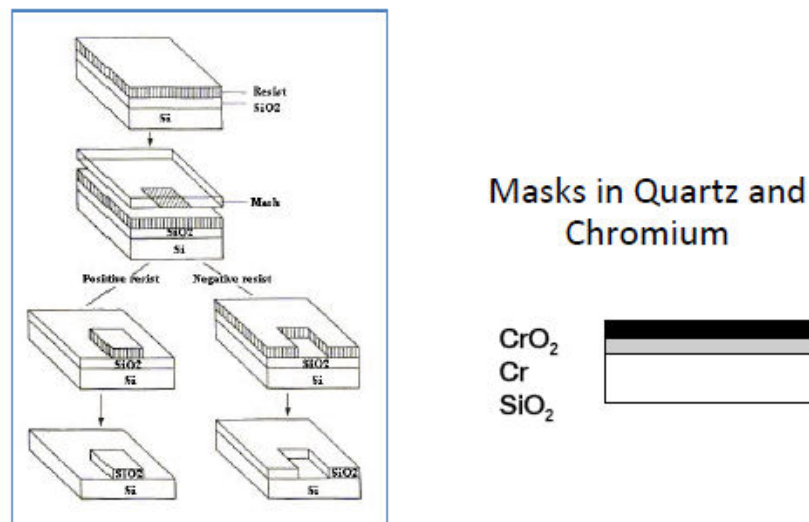
La **fotolitografia ottica** è un processo usato per rimuovere selettivamente parti di un film sottile o parti del substrato. Viene usata luce per trasferire un disegno geometrico da una fotomaschera ad un sostanza chimica sensibile alla luce (photoresist) steso sopra il substrato. La fotomaschera è una lastra, generalmente di quarzo, con zone di trasparenza e di opacità in



Il passo successivo è un risciacquo in acqua deionizzata, cioè con una presenza trascurabile di ioni e quindi con elevata resistività. L'acqua deionizzata viene utilizzata in molte fasi dei processi di microtecnologia; in genere per evitare contaminazioni viene prodotta in loco con un apparecchio di deionizzazione quasi sempre presente nelle camere pulite usate per microtecnologie.

Preparazione

Successivamente il wafer viene riscaldato ad una temperatura sufficientemente elevata per rimuovere ogni traccia di acqua presente. In genere il trattamento di pulizia è maggiormente necessario per wafer che sono stati conservati a lungo, in quanto è più facile l'accumulo di contaminanti. Per aumentare l'adesione del resist al substrato, vengono spesso utilizzate delle sostanze che aumentano l'adesione; la più comune di queste sostanze è l'esametilsilano (**HDMS**). Uno strato monomolecolare di tale sostanza è una ottima interfaccia tra wafer e resist. L'applicazione di tale sostanza può avvenire per immersione e successiva asciugatura, o meglio lasciando il wafer in una camera satura di vapori di HDMS per una durata di qualche minuto.



Applicazione del fotoresist

Il fotoresist è una particolare sostanza chimica usata nei processi di fotoincisione. Questa sostanza è sensibile alle radiazioni luminose (in particolar modo ai raggi UV) e altera le sue proprietà chimiche se sottoposto a tali radiazioni. Per l'applicazione sui wafer, il fotoresist viene versato in poche gocce sulla superficie del wafer stesso che successivamente viene fatto ruotare con una elevata velocità angolare attorno al suo centro, affinché tutto il fotoresist copra tutta la superficie in maniera omogenea. La tecnica viene chiamata spin coating, di cui non esiste una efficace traduzione in italiano. Le velocità angolari tipiche vanno da 1000 giri al minuto fino a 6000 giri al minuto. La durata caratteristica di tale rotazione è dell'ordine del minuto. La diluizione del resist, come la velocità angolare, influenzano lo spessore del resist; tale spessore può andare da frazioni di micron a qualche micron. Aumentare la velocità di rotazione diminuisce lo spessore del resist. Nel processo di ricopertura mediante spinning, naturalmente uno spessore maggiore di resist si forma sul bordo esterno del wafer. Tale spessore viene quindi rimosso dalla geometria della centrifuga o in una fase successiva.

La rimozione del solvente in eccesso viene fatta mantenendo il wafer sopra una piastra riscaldata (pre-bake) a temperatura di circa 100°C, per un tempo di circa 5 minuti. In alcuni casi si preferisce

il wafer avanti e indietro e sinistra e a destra sotto la lente dello stepper. Uno stepper esponendo una area limitata è capace di una più elevata risoluzione di dispositivi che stampano per trasparenza. Attualmente (2009) vi stata una ulteriore miglioramento tecnologico che permette la movimentazione del wafer come della maschera (questi stepper vengono detti scanner) questo permette un aumento delle dimensioni dell'area esposta ed un aumento della qualità dell'immagine proiettata dalla lente.

Sviluppo

La fase di sviluppo permette di rimuovere il resist indesiderato mediante l'utilizzo di una soluzione opportuna, in genere fortemente basica. Spesso nel caso di litografia ad alta risoluzione per eliminare le frange di interferenza sul bordo delle strutture viene effettuato un ulteriore cottura (*post-bake*).

Lo sviluppo in laboratorio viene effettuato per immersione nella soluzione, mentre nei processi industriali viene effettuato su uno spinner. Il materiale basico più utilizzato è l'idrossido di sodio in soluzione di acqua. Nei processi di fabbricazione dei MOSFET il sodio rappresenta un contaminante indesiderato per l'ossido tra il gate ed il canale, per cui si preferisce usare sviluppo privi di ioni metallici tipo l'idrossido di tetrametilammonio (TMAH).

In seguito il wafer viene sottoposto ad un trattamento termico ad una temperatura superiore ai precedenti trattamenti tra 120 e 180 °C, per qualche decina di minuti. Questo trattamento rende molto più resistente il resist per i processi successivi, ma non è necessario in alcuni processi.

Risoluzione

La possibilità di proiettare un'immagine precisa di un piccolo particolare è limitata dalla lunghezza d'onda della luce usata e dalla capacità del sistema di lenti (che riducono l'immagine della fotomaschera) di avere pochi problemi di diffrazione. La lampada al mercurio (lunghezza d'onda 365 nm), è oggi largamente utilizzata nei sistemi di proiezione a causa della sua elevata intensità ed affidabilità. Questo tipo di litografia che utilizza la lampada a mercurio è denominata I-Line e può offrire una risoluzione di 0.3 nm. I sistemi di esposizione più avanzati usano invece dispositivi DUV (*deep ultraviolet*), ovvero dei laser ad eccimeri (KrF o ArF, con lunghezze d'onda rispettivamente di 248 nm e 193 nm) attraverso i quali si raggiungono risoluzioni di 0.18 e 0.10 µm rispettivamente.

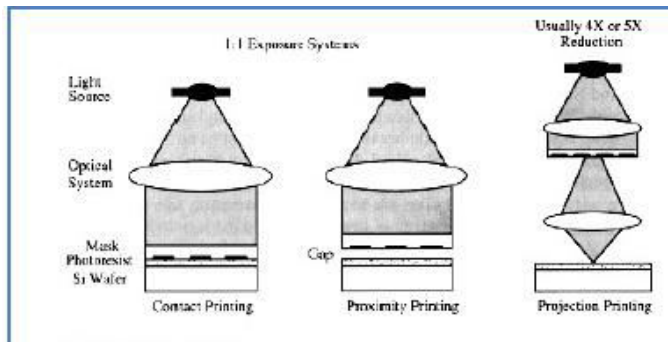
Sorgenti

La litografia usa luce ultravioletta, la cui frequenza si sta spostando sempre di più verso le piccole lunghezze d'onda, infatti più piccola è la lunghezza d'onda più elevato è il potere risolutivo raggiungibile. Le sorgenti più usate tradizionalmente sono le lampade scarica al Mercurio, a volte mescolato ad un gas nobile. Queste lampade producono un largo spettro di radiazione con parecchi picchi di emissione nell'ultravioletto. Usualmente lo spettro viene filtrato per selezionare una stretta banda: la *g-line* (436 nm) o la *i-line* (365 nm).

La litografia punta sempre più al profondo ultravioletto che viene prodotto da Laser ad eccimeri. Nella litografia, lunghezze d'onda al di sotto dei 300 nm sono chiamate profondo ultravioletto (DUV). Il fluoruro di Krypton ad esempio produce una linea spettrale di 248 nm, il fluoruro di Argon una linea a 193 nm. Generalmente, il cambiare la lunghezza d'onda comporta notevoli difficoltà tecnologiche sia per la generazione di nuove lunghezze d'onda che per l'assorbimento dei materiali. L'aria comincia ad assorbire in maniera significativa attorno a 193 nm; quindi diminuire

TIPI DI LITOGRAFIA OTTICA:

- Soft contact
- Proximity
- Projection



OSSIDAZIONE DEL SILICIO

Sulla superficie di silicio è possibile far crescere ossido di alta qualità. L'ossigeno reagisce con la superficie di silicio per produrre SiO₂. Vengono usati dei modelli (es.: Deal-Grove) per calcolare il tempo di stratificazione del wafer per ottenere lo stato dello spessore desiderato. L'ossidazione può essere wet e dry.

DEAL-GROVE MODEL

Il modello Deal-Grove descrive matematicamente la crescita di uno strato di ossido sulla superficie di un materiale. In particolare, è usato per predire e interpretare l'ossidazione termica del silicio nella fabbricazione di dispositivi semiconduttori. Il modello assume che la reazione di ossidazione avviene all'interfaccia tra ossido e substrato, molto più che non tra ossido e l'ambiente gassoso. Perciò, considera 3 fenomeni che le specie ossidanti seguono secondo questo ordine:

1. Diffonde dalla maggior parte dell'ambiente gassoso verso la superficie
2. Diffonde attraverso lo strato esistente di ossido verso l'interfaccia ossido-substrato
3. Reagisce con il substrato

Il modello assume che ognuno di questi steps avviene in maniera proporzionale alla concentrazione di ossidante. Nel primo caso segue la legge di Henry, nel secondo la legge di diffusione di Fick, nel terzo una reazione di primo ordine per quanto riguarda l'ossidante. Inoltre, assume uno stato con condizioni stabili.

$$x_f = 0.5A_{DG} \left[\sqrt{1 + \frac{4B_{DG}}{A_{DG}^2} (t + \tau_{DG})} - 1 \right]$$

- x_f = spessore finale di ossido
- A_{DG}(μm) e B_{DG}(μm²/hr) = costanti dipendenti dalla temperatura (°C)
- t = tempo di ossidazione
- τ_{DG}(hr) è τ_{DG} = $\frac{x_i^2}{B_{DG}} + \frac{x_i}{(B_{DG}/A_{DG})}$ con x_i = spessore iniziale di ossido

Validità del modello di Deal-Grove:

- Può essere usato per ossidi di uno spessore maggiore di 30nm
- I transistors MOS hanno in generale un ossido di 10 nm, quindi in questo caso il modello non può essere usato
- Per i microsistemi, dove gli spessori sono sempre grandi, il modello è utile

WET OXIDATION

La velocità di ossidazione viene altamente aumentata in presenza di vapore acqueo. Questa ossidazione è meno precisa della dry, perciò è usata per films che vanno da centinaia di nm a 1.5μm. per strati più spessi, deve essere usata la deposizione.

diffusione, alla profondità di diffusione all'interno del wafer e ad altri parametri interessanti tramite l'equazione:

$$N(x, t) = \frac{Q_I}{\sqrt{\pi Dt}} \exp \left[- \left(\frac{x^2}{4Dt} \right) \right]$$

DEPOSIZIONE FILM SOTTILE

Viene depositato un film e poi viene ricalcato su una superficie di silicio.

I principali metodi usati sono:

- PVD → Physical Vapor Deposition
- CDV → Chemical Vapor Deposition
- ElectroDepositio

PVD

La deposizione fisica da vapore o Physical Vapor Deposition, spesso abbreviata in PVD, è un metodo comune per la deposizione di film sottili sottovuoto, è una tecnica molto diffusa per la fabbricazione di dispositivi elettronici.

I processi di *Physical Vapor Deposition* (PVD) sono processi di deposizione atomica nei quali il materiale viene evaporato da una sorgente solida o liquida in forma di atomi o molecole e trasportato in forma vapore attraverso un ambiente sottovuoto o plasma fino al substrato dove condensa. Generalmente il PVD viene utilizzato per creare rivestimenti di poche decine o centinaia di nanometri, per depositi a strati differenti (*multilayer*), per film composti da leghe a percentuale variabile (*graded composition deposit*); le forme del substrato possono variare da piatte a geometrie molto complesse come oggetti di decoro o utensili; il *rate* (velocità) di crescita del deposito varia a seconda dei casi da 0.1 a 10 nm al secondo. Il PVD può essere usato per creare sia film elementari o leghe ma anche rivestimenti di composti attraverso le cosiddette deposizioni reattive: in tali processi i composti si formano attraverso una reazione chimica che avviene tra materiale che andiamo ad evaporare e l'ambiente gassoso creato in camera ad esempio con l'immissione di azoto, se si vogliono creare dei nitruri, od ossigeno, nel caso di deposizioni di ossidi.

Evaporazione

L'evaporazione termica rappresenta una delle più antiche tecniche di deposizione di film sottili. Attualmente ha una importanza maggiore nei laboratori di ricerca piuttosto che in campo industriale. Nella forma più semplice una corrente di notevole intensità attraversa un crogiolo metallico ad elevata temperatura di fusione (ad esempio Tungsteno, Molibdeno), sagomato per accogliere il materiale da evaporare. Alternativamente il crogiolo è di materiale ceramico riscaldato radiativamente o mediante un filo metallico immerso nel crogiolo. Gli stadi fondamentali del processo sono i seguenti:

- sublimazione di un solido od evaporazione di un liquido per formare una specie aeriforme;
- trasporto degli atomi o molecole dalla sorgente al substrato da ricoprire;
- deposizione delle particelle sul substrato e crescita del film.

Il materiale vaporizzato raggiunge il substrato con nessuna o poche collisioni con le molecole di gas residuo presente fra la sorgente e il campione. Solitamente la fase di rivestimento avviene ad una pressione tra i 10^{-2} Pa e i 10^{-6} Pa a seconda del livello di contaminazione che può essere tollerato. In assenza di collisioni, le particelle viaggiano secondo una traiettoria dritta tra sorgente e substrato (*line-of-sight*). In generale, l'area complessiva di vaporizzazione, durante

velocità di deposizione, nell'omogeneità e nella purezza dello strato distribuito sul supporto. Lavorando in condizioni lontane dall'equilibrio termodinamico, esso inoltre permette di ottenere dei depositi con caratteristiche difficilmente ottenibili per altre vie sintetiche. Gli svantaggi di questa tecnica sono nell'utilizzo di complessi apparati strumentali, controllo del processo e dallo sviluppo di opportuni precursori molecolari con le caratteristiche già descritte.

Atomi o molecole vengono depositati attraverso una decomposizione dei precursori che contengono il materiale che deve essere depositato.

SiH_4 (Silane) => poly/epi Si

CH_4 (Methane) + Silane => Silicon Carbide

NH_3 (Ammonia) + Silane => Silicon Nitride

WF_6 (Tungsten ExaFluoride) => W

TiCl_4 (Titanium TetraChloride) => Ti ...

La riduzione è ottenuta usando idrogeno ad alta temperatura. La decomposizione è attivata termicamente. L'uso del plasma riduce la temperatura di funzionamento.

ESEMPI → è possibile depositare diversi materiali: films basati su silicio possono essere depositati dalla decomposizione di silano (SiH_4) con idrogeno come prodotto gassoso; nitruro di silicio dalla reazione di diclorosilano (SiH_2Cl_2) e ammoniaca (NH_3) con idrogeno e HCl come prodotti gassosi; diossido di silicio dalla reazione di silani o di prodotti con specie ossidanti come per esempio l'ossigeno.

LPCVD (Low Pressure CVD)

CVD a bassa pressione (<1 Torr) in azoto, le pressioni ridotte tendono a ridurre le reazioni di fase gassosa non volute e migliorano l'uniformità del film attraverso il wafer. Viene effettuato tra i 500°C e gli 800°C (fatale per i metalli). Il CVD va effettuato prima della deposizione del metallo.

Crescita epitassiale

DEF.: crescita con orientazione ordinata di una sostanza su un'altra.

Quando la CVD viene eseguita su un substrato monocristallino, la superficie di silicio può crescere seguendo la struttura cristallina originale. Questo processo è chiamato epitassi. Per il silicio esiste una relazione tra la temperatura del substrato, la velocità di deposizione e la crescita cristallografica.

Polisilicio

Se la velocità di deposizione è sufficientemente bassa, allora la crescita è monocristallina. Con velocità di deposizione maggiori viene creata una struttura policristallina, il polisilicio

PECVD (Plasma Enhanced CVD)

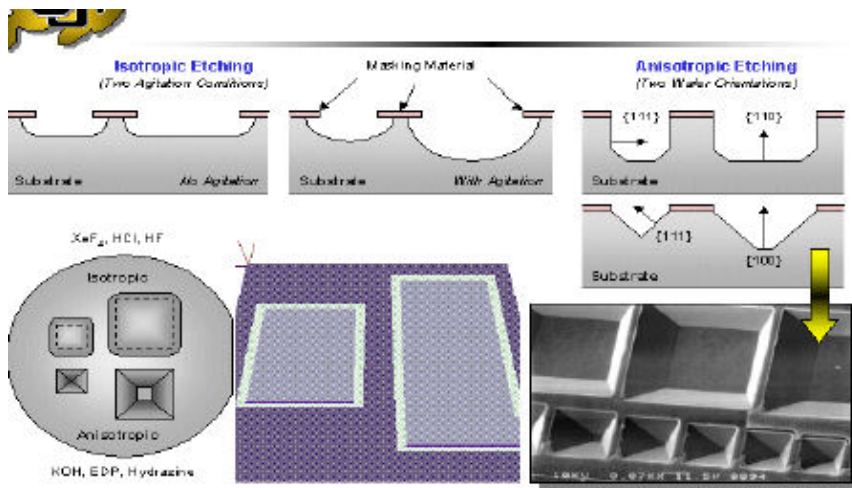
La velocità di deposizione risulta aumentata in presenza di plasma → PECVD

È effettuata a temperatura inferiore rispetto alla CVD (400°C), così da poter essere usata anche se il metallo è presente sulla superficie. In generale è usata per depositare strati di isolante tra due metalli.

ELETTRODEPOSIZIONE

L'elettrodeposizione o electroplating è un processo elettrochimico con cui gli ioni metallici sono depositati su un substrato. Possono essere depositati: oro, rame, cromo, nichel, leghe di acciaio e

Il wet etch viene usato quando si vogliono rimuovere strati di materiale in modo isotropo (uguale in ogni direzione). In presenza di una maschera di resist, il materiale scoperto verrà eliminato, ma contemporaneamente, anche parte del materiale ricoperto dalla maschera verrà corroso lateralmente. Gli utilizzi del wet etch sono numerosi; può essere utilizzato per rimuovere ossido



sacrificale o ossido nativo, oppure per eliminare contaminazioni metalliche superficiali. Gli attacchi di tipo wet etch precedono sempre i trattamenti di crescita termica in modo da avere un substrato di silicio il più possibile pulito prima della crescita. Nei processi wet, gli attacchi chimici (realizzati utilizzando soluzioni acide) vanno eseguiti sotto cappa aspirante ed i prodotti di reazione dovranno essere solubili in modo da essere facilmente eliminati.

I processi di Wet Etch sono quindi isotropici, ovvero la velocità di attacco è la stessa sia in direzione verticale che in direzione orizzontale. Il meccanismo secondo il quale avviene il **wet etch** è il seguente: si hanno dei reagenti in soluzione che si trasferiscono sulla superficie del wafer per diffusione, avvengono poi le reazioni superficiali. È possibile definire un *Etch Rate* come la quantità di materiale rimosso nell'unità di tempo; per ottimizzare il processo si cerca di raggiungere un etch rate il più possibile uniforme. Spesso accade però, che il rate di rimozione laterale sia leggermente maggiore rispetto a quello verticale, questo perché, mentre verticalmente l'etch si ferma quando incontra il substrato di silicio, lateralmente la quantità di materiale che può essere attaccata chimicamente è maggiore. Un altro fattore importante per il wet etch è la *selettività*: il processo wet deve essere in grado di attaccare solo un particolare film senza corrodere né il substrato né le maschere di photoresist.

Composti che etchano il Si

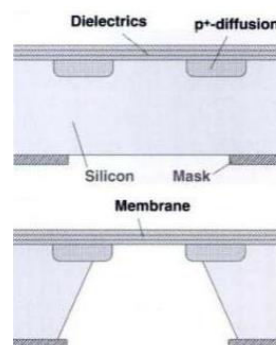
- $\text{HNO}_3:\text{HF}:\text{CH}_3\text{COOH}$ (acido idrofluoridrico-nitrico-acetico): isotropi e più usati
- KOH: più veloce, ma meno controllabile
- EDP (etilendiammina pirocatecolo): più controllabile, lavora a 80°C
- TMAH (idrossido di tetrametilammonio): ben controllabile, lavora a 90°C

Composti che etchano il SiO_2

- HF (acido fluoridrico)
- BOE (Buffered Oxide Etch): soluzione commerciale di acido fluoridrico e fluoruro di ammonio, più lento del HF, ma molto più preciso

Etch-stop tramite boro

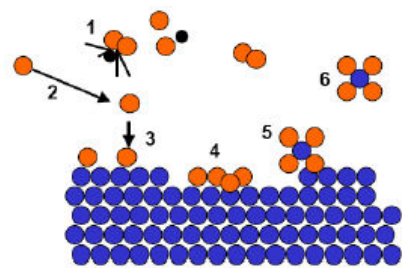
È una tecnica che permette la terminazione del processo di etching ad una profondità controllabile.



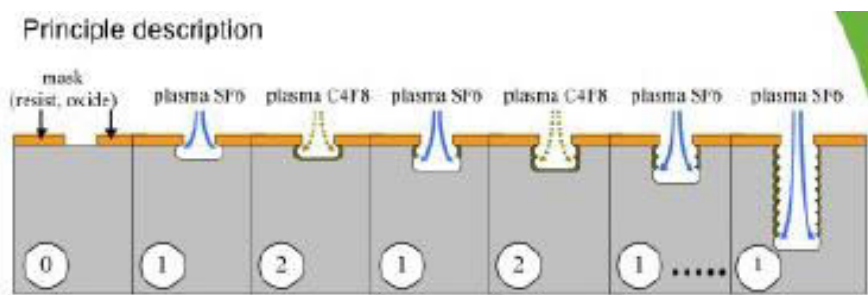
- È usato gas reattivo per formare un composto volatile con atomi di substrato
- Etching chimico+fisico
- Gas: CF_4 , CHF_3 , SF_6 , etc. per Si, SiO_2 , Si_3N_4 , W, Nb, Ti; CCl_4 , BCl_3 , etc. per Al, Au, Cr

Passaggi:

1. Vengono prodotte specie reattive con l'impatto elettronico sulle molecole gassose
2. Vengono assorbiti i reagenti
3. Avviene la reazione tra reagenti e molecole sulla superficie
4. La nuova molecola prodotta è volatile ed è desorbita (rimossa da dove era stata assorbita)
5. Le molecole volatili diffondono nel gas e sono buttate fuori



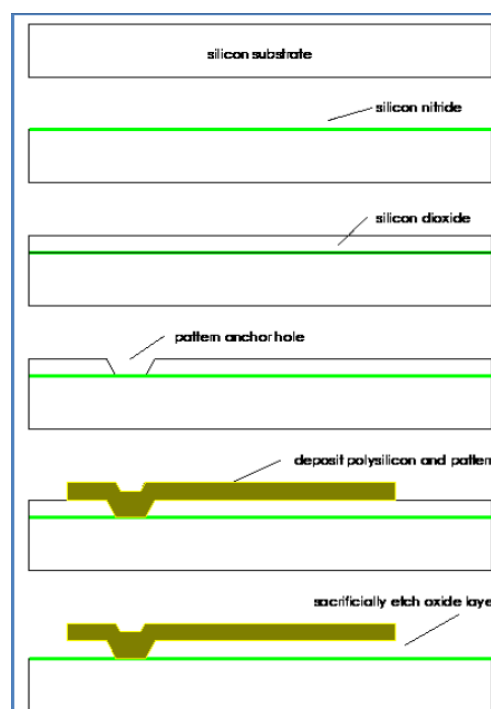
Questo processo sfrutta la facoltà di alcuni gas mischiati con plasma di effettuare etching (principalmente isotropo) o deposizione. Attraverso deposizione alternativa e etching (il cosiddetto processo di Bosch) è possibile effettuare etching verticale anisotropo con elevate caratteristiche di proporzione (fino a 1:30 nella produzione corrente → silicon-to-photoresist ~70:1; silicon-to- SiO_2 ~150:1)



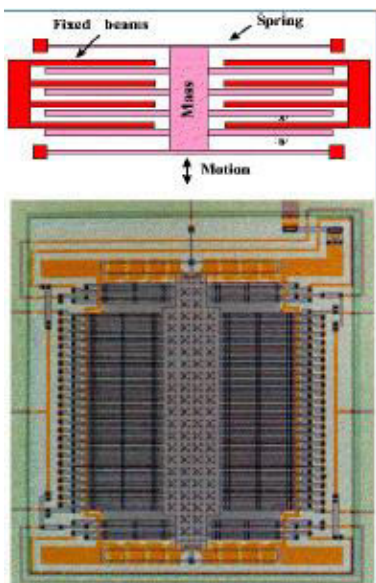
MICROMACHINING SUPERFICIALE

Più complesso, ma più versatile del bulk micromachining. Dà risoluzione migliore, ma ha il problema della frizione statica.

A differenza di Micromachining Bulk, dove un substrato di silicio (wafer) viene selezionato selettivamente per produrre strutture, la micromachining superficiale costruisce microstrutture per deposizione e incisione di diversi strati strutturali sulla parte superiore del substrato.^[1] Generalmente il *polisilicio* è comunemente usato come uno degli strati e il diossido di silicio è utilizzato come uno *strato sacrificante* che viene rimosso o inciso per creare il vuoto necessario nella direzione dello spessore. Gli strati aggiunti sono generalmente molto sottili con la loro dimensione variabile da 2-5 μ m. Il principale vantaggio di questo processo di lavorazione è la possibilità di realizzare

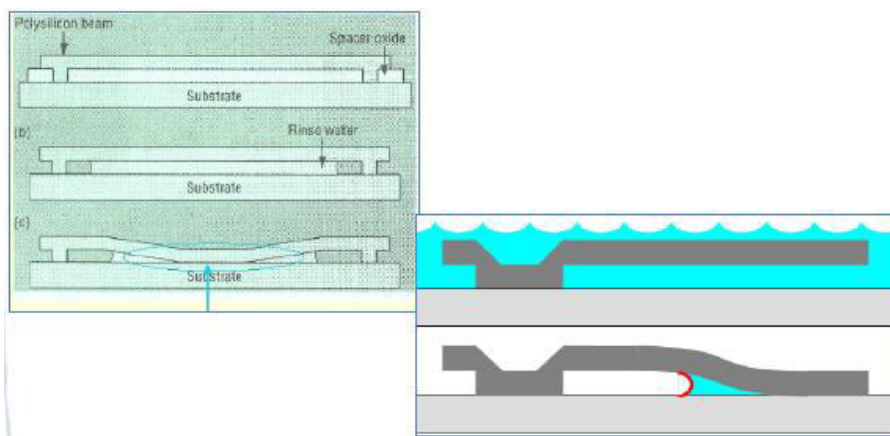


surface micromachined inertial sensors



STICTION

La stizione è l'attrito statico che deve essere superato per consentire il moto relativo di oggetti stazionari a contatto. Gli oggetti solidi che si premono l'uno contro l'altro (ma non scivolano) richiedono una certa soglia di forza parallela alla superficie del contatto al fine di superare la coesione statica. La stizione è una *soglia*, non una forza continua.



La stratificazione o l'adesione tra il substrato (generalmente in base al silicio) e la microstruttura si verifica durante il wet etching isotropica dello strato sacrificale. Le forze capillari dovute alla tensione superficiale del liquido tra la microstruttura e il substrato durante l'essiccazione dell'incavo umido (wet etchant) provocano le due superfici ad aderire insieme. La separazione delle due superfici è spesso complicata a causa della fragile natura della microstruttura. La stizione viene spesso elusa mediante l'utilizzo di un fluido sublimante (spesso CO_2 supercritico, con tensione superficiale estremamente bassa) in cui la fase liquida viene bypassata. CO_2 sposta il liquido di risciacquo e viene riscaldato oltre il punto supercritico. Mentre la pressione della camera viene rilasciata lentamente, il CO_2 sublima così impedendo la stizione.

È un altro tipo di photoresist.

VANTAGGI: possono essere costruite economicamente micro-strutture con alte proporzioni; permette la fabbricazione in polimeri; utilizza gli utensili per la litografia standard in camere bianche standard.

SVANTAGGI: il processo è complicato e difficile per ottenere risultati consistenti; il resist è quasi impossibile da rimuovere (!); la maggior parte sono strutture a singola maschera; va bene per parti piccole, ma la maggior parte di dispositivi utili richiedono l'assemblaggio.

WAFER BONDING

Il processo generale per il wafer bonding può essere riassunto tramite 3 step: PREPARAZIONE DELLA SUPERFICIE, CONTATTO e RICOTTURA. Il primo step è importante perché la qualità del legame ha una forte dipendenza dalle condizioni della superficie. Le precauzioni sono perciò prese per assicurare che non ci sia contaminazione della superficie che ci siano particelle che possano precludere un buon

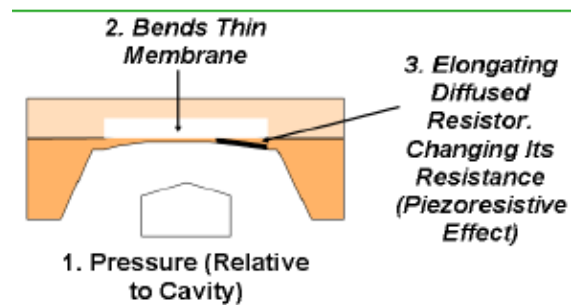
legame. Per esempio, una particella di $1\mu\text{m}$ può causare uno spazio largo 1 cm in diametro quando si effettua bonding diretto sul wafer.

Il collegamento su wafer, noto anche con l'espressione inglese wafer bonding, è una cosiddetta tecnologia di impacchettamento a livello di wafer (wafer-level packaging technology) per la fabbricazione di sistemi microelettromeccanici (microelectromechanical systems, MEMS), di sistemi nanoelettromeccanici (nanoelectromechanical systems, NEMS). Nei sistemi microelettromeccanici (MEMS) e nanoelettromeccanici (NEMS), il pacchetto o package è una parte importante del dispositivo. Esso migliora un funzionamento corretto e protegge le sensibili strutture interne dalle influenze ambientali quali temperatura, umidità, alta pressione e specie ossidanti. Perciò, la stabilità e l'affidabilità a lungo termine degli elementi funzionali, come pure una frazione significativa dei costi totali del dispositivo, dipendono direttamente dal processo di incapsulamento.^[1] In conclusione, il package deve soddisfare i seguenti requisiti:^[2]

- protezione contro le influenze ambientali
- dissipazione del calore
- integrazione di elementi con tecnologie diverse
- compatibilità con la periferia circostante
- mantenimento del flusso energetico e informativo.

I metodi di collegamento comunemente utilizzati e sviluppati sono i seguenti:

- Termoadesione diretta
- Incollaggio al plasma
- Legame anodico
- Collegamento eutettico
- Incollaggio mediante frittata di vetro
- Legame adesivo
- Incollaggio per termocompressione



PASSAGGI PRINCIPALE PER LA DEPOSIZIONE DE PHOTORESIST

1. **WAFER CLEANING:** per rimuovere le particelle dalla superficie (organiche, ioniche, impurità metalliche)
2. **DEIDRATAZIONE:** per rimuovere, con la cottura di un wafer, l'acqua assorbita sulla superficie e per favorire l'adesione del photoresist
 - si copre il wafer con l'adesione di un film di supporto (non sempre necessario)
 - si fa girare il photoresist
 - si cuoce a bassa temperatura (soft bake o prebake): per far evaporare l'eccesso di solvente e l'adesione di supporto
3. **ESPOSIZIONE**
4. **COTTURA POST ESPOSIZIONE(opzionale):** per eliminare l'effetto onda sulla superficie
5. **FASE DI SVILUPPO, PULITURA e ASCIUGATURA**
6. **COTTURA DURA:** per bruciare il photoresist e aumentare l'adesione al substrato

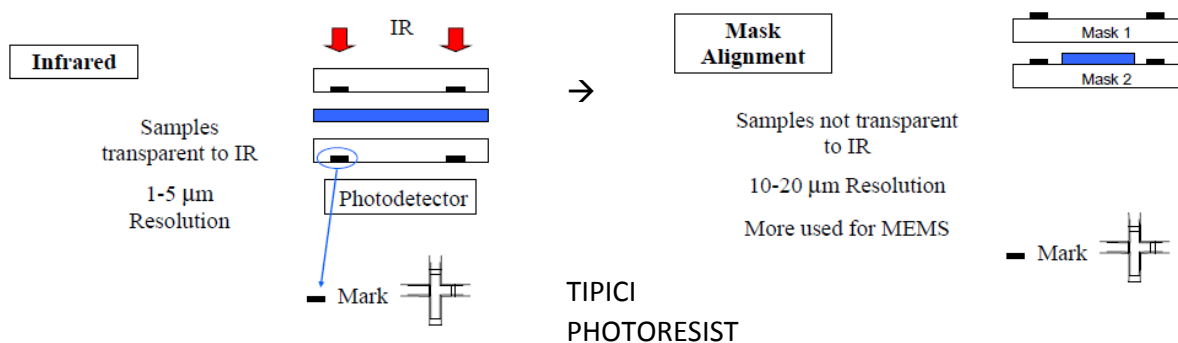
LITOGRAFIA AD ALTA RISOLUZIONE

La maggior parte delle tecniche litografiche usa una sorgente di luca a 248nm, ma per ottenere risoluzioni migliori per sistemi micro&nano possono essere usate altre sorgenti:

- raggi UV a 193nm
- raggi UV estremi a 150nm
- raggi X

FRONT-TO-BACK ALIGNMENT (???)

La tecnica di allineamento frontale-indietro nel processo di fotolitografia è spesso necessaria per la registrazione di modelli reciprocamente allineati su entrambi i lati della fetta nel processo di fabbricazione di dispositivi di potenza quali transistori di potenza e diversi tipi di dispositivi basati su sistemi microelettromeccanici (MEMS) quali i componenti RFMEMS, i sensori meccanici, i sensori bio / chimici, i microcalorimetri ei dispositivi microfluidici, ecc.



TIPICI PHOTORESIST

Solitamente sono costituiti da 3 componenti:

1. **Resina** → per dare alla struttura proprietà meccaniche (adesione, resistenza chimica, etc)
2. **PhotoActive Compound (PAC)**
3. **Solvente** → controlla le proprietà meccaniche come la viscosità, mantenendo il materiale in fase liquida

Gli attuali strumenti della e-beam lithography possono disegnare strutture larghe meno di 10nm e lunghe diversi μm su un campo quadrato dell'ordine dei mm^2 . Mentre la litografia a fascio elettronico è eccellente per costruire uno o pochi prototipi di dispositivi, non è un buono strumento di produzione per la manifattura volumetrica.

LITOGRAFIA A FASCIO IONICO

Il fascio ionico ad alta energia è usato per scrivere.

Photoresist: PMMA

VANTAGGI:

- risoluzione più elevata che nella litografia ottica, a raggi X e a fascio elettronico poiché gli ioni hanno una massa più grande e perciò scatterano meno degli elettroni
- permette la scrittura diretta

SVANTAGGI:

- la litografia a fascio ionico può soffrire di effetti casuali spazio-carica, causando l'espansione del fascio ionico

LITOGRAFIA A RAGGI X

La lunghezza d'onda dei raggi X è 0.2-2 nm

Poiché la maggior parte dei materiali ha una bassa trasparenza ad una $\lambda \sim 1\text{nm}$, la maschera del substrato deve essere una sottile membrana (spessore di 1-2 μm) (Si o SiN). Lo stesso modello è definito da materiali sottili ($\sim 0.5 \mu\text{m}$) con numero atomico elevato come il tungsteno e l'oro.

VANTAGGI:

- alta risoluzione (100nm o più) e grande profondità di focalizzazione
- no riflessioni dal substrato che creino onde stazionarie

SVANTAGGI:

- sistema XRL complesso e costoso
- complessa fabbricazione della maschera

LITOGRAFIA CON SINCROTRONE

La radiazione di sincrotrone o luce di sincrotrone è una radiazione elettromagnetica generata da particelle cariche, solitamente elettroni o positroni, che viaggiano a velocità prossime alla velocità della luce e vengono costrette da un campo magnetico a muoversi lungo una traiettoria curva. Tanto più elevata è la velocità della particella, tanto minore è la lunghezza d'onda della radiazione emessa e generalmente il picco dell'emissione avviene alle lunghezze dei raggi X.

È così chiamata perché viene solitamente prodotta per mezzo di un sincrotrone.

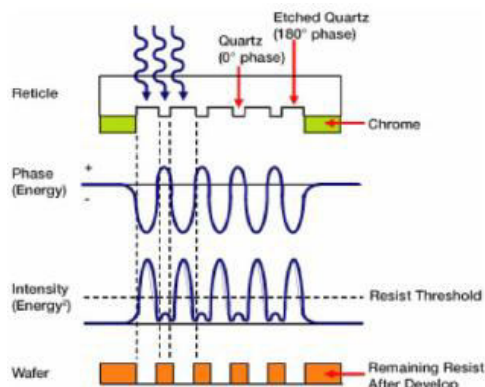
Gli elettroni vengono accelerati linearmente fino ai KeV e poi di nuovo fino ai GeV. La radiazione di sincrotrone va dai raggi IR (pochi meV di energia) fino alla dura radiazione a raggi X (fino a 100 KeV).

Proprietà della luce:

spessore, la luce viene spostata in fase di 180°. Il contrasto di 180 fasi tra aree chiare e attenuate con MoSi produce zone più scure dove necessaria

Spostamento di fase alternante

La tecnologia dello spostamento di fase alternante è in qualche modo più sofisticato, ma anche più costoso da eseguire. Qua, il reticolo di quarzo è inciso in siti precisi per produrre uno shift di fase di 180° della luce UV trasmessa (come paragonato alle adiacenti aree di quarzo non-inciso).



CORREZIONE OTTICA DI PROSSIMITA'

Si effettua la modifica del modello sul reticolo così da produrre caratteristiche circuitali più raffinate. Gli effetti non voluti di diffrazione potrebbero essere compensati in larga misura introducendo caratteristiche extra alla maschera.

LITOGRAFIA AD IMMERSIONE LIQUIDA

La dimensione minima di stampa stampabile riguardo ai parametri di un sistema di litografia ottica è:

$$W = \lambda k_1 / NA$$

K_1 = fattore di risoluzione

λ =lunghezza d'onda della radiazione di esposizione

NA =apertura del sistema di imaging $NA=n \sin(\theta)$ ($n_{aria}=1$)

Con avanzamenti di progettazione nei sistemi litografici ottici, l'apertura numerica del treno di lenti è gradualmente aumentata da circa 0,4 a 0,85. Con sistemi pratici di lenti, le aperture numeriche fino a 0.93 possono essere raggiunte, ma è circa quanto potrebbe essere realizzato con i sistemi convenzionali. Se NA potesse essere portato oltre l'unità ci sarebbero allora miglioramenti drastici nella risoluzione litografica e che è esattamente ciò che la litografia ad immersione può fare.

L'aumento della profondità di fuoco è un ulteriore vantaggio dei sistemi di immersione

La litografia ad immersione è basata sull'aumentare l'apertura numerica del sistema di imaging attraverso l'immersione della lente di proiezione in un liquido rifrangente. Riempire il gap tra la lente e il wafer con dell'acqua fa aumentare la risoluzione approssimativamente di un fattore uguale all'indice di rifrazione dell'acqua. Aperture numeriche di circa 1.4 possono essere raggiunte con questo approccio e l'uso di speciali fluidi ad immersione con elevati indici di rifrazione può permettere l'estensione di NA fino a 1.5. la tecnologia ad immersione renderà certamente possibile la produzione fino al nodo di 32nm e possibilmente oltre.

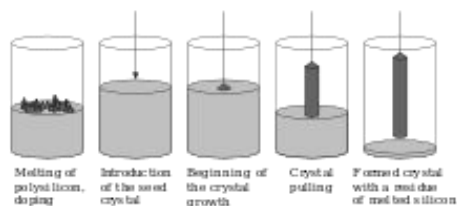
ULTRAVIOLETTO ESTREMO (EUV- Extreme Ultra Violet)

RIASSUNTO FOTOLITOGRAFIA

La fotolitografia è un processo di rimozione di parti selezionate di film sottili utilizzati in microfabbricazione . La microfabbricazione è la produzione di parti sulla micro e nano scala, tipicamente sulla superficie di piastre di silicio per la produzione di sistemi microelettromeccanici (MEMS). La fotolitografia rende possibile questo processo attraverso il combinato di esametildisilazano (HMDS), fotoresist (positivo o negativo), un rivestimento di spin , fotomassa , un sistema di esposizione e altri prodotti chimici diversi. Attraverso una manipolazione attenta di questi fattori, è possibile creare quasi tutte le microstrutture geometriche sulla superficie di un wafer di silicio. ^[1] L'interazione chimica tra tutti i diversi componenti e la superficie del wafer di silicio rende la fotolitografia un interessante problema di chimica. La scienza corrente è stata in grado di creare caratteristiche sulla superficie di wafer di silicio tra 1 e 100 µm .

Wafer di silicio

I wafer di silicio vengono tagliati da un solido lingotto di silicio quasi puro (99,9999999%). Ciò avviene attraverso il processo di crescita di Czochralski , che è schematizzato nell'immagine a destra e produce un singolo cristallo in silicone cubo di diamanti intatto. Grazie alla sua struttura, il



silicio monocristallino è anisotropo , che le conferisce diverse proprietà strutturali ed elettriche in direzioni diverse. Utilizzando indici Miller per indicare i diversi orientamenti del piano, le facce (1,0,0) e (1,1,1) vengono tipicamente utilizzate in wafer di silicio (vedi immagine). Il lingotto di silicio è orientato e tagliato lungo uno di questi piani per esporre quella superficie per l'elaborazione attraverso la fotolitografia. La ragione per utilizzare uno di questi volti piani dipende dall'applicazione per la quale verrà utilizzato il wafer di silicio o come verrà elaborato. In ogni caso, questo dipende dall'uso di etchanti, fotoresist e acidi per trattare la superficie e le interazioni chimiche di queste sostanze chimiche con la superficie cristallina dipendono dalle proprietà superficiali di quel volto cristallino. Un tavolo a destra descrive le energie superficiali, la densità atomica e la spaziatura interatomica dei tre piani per un cristallo di silicio. ^[3]

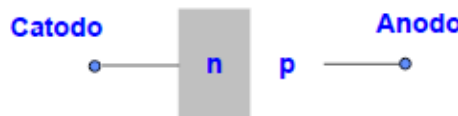
Formazione di lingotti di silicio utilizzando il processo Czochralski

	Indice Miller (superficie piano)		
	(1,0,0)	(1,1,0)	(1,1,1)
Densità atomica (10 ¹⁴ / cm ²) ^[4]	6.78	9.59	15.66
Spaziatura (Å) ^[5]	5.43	3.84	3.13

- costo

FLUSSO DI PROGETTAZIONE: REALIZZAZIONE DI UNA GIUNZIONE PN

La giunzione p-n è la base dei diodi e dal punto di vista della realizzazione consiste nel produrre un dispositivo in cui un'area p è posta di fronte ad un'area n



1.MATERIALE DI PARTENZA

1. Il wafer di tipo p ha una orientazione (100).
2. Il substrato è leggermente drogato (10^{15} cm^{-3} boro) → con queste proprietà è possibile costruire diodi con giunzioni moderatamente profonde ($1\mu\text{m}$)
3. Packaging →
 1. contatto Backside con il substrato p (Die Attach)
 2. Wire bonding per interconnessione con il tipo n
 3. impianto p+ sul backside per ottenere un contatto ohmico
 4. Drive-in per n e p+ insieme

2.PULIZIA

Il wafer viene pulito dalle impurità, la maggior parte organiche e sulla superficie. La pulizia è effettuata usando radiofrequenze e lavaggio ad HF.

3.OSSIDAZIONE

Si fa crescere uno spesso strato di ossido ($0.1\mu\text{m}$ di SiO_2)

Si effettuano i processi di deposizione → a 1100°C e 1h in ossigeno secco

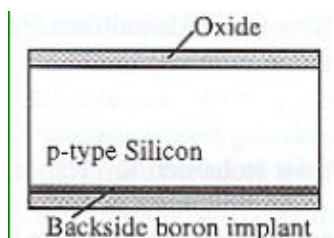
4.PROTEZIONE FRONTSIDE E PREBAKE

Durante l'impiantazione del BackSide occorre proteggere la parte superiore ricoprendola con fotoresist. Questo per evitare eventuali danneggiamenti nella manipolazione del wafer.

Il fotoresist viene distribuito sulla superficie e si esegue quindi il processo di Pre Bake per rimuovere il solvente.

5.BACK IMPLANT

Il backside è impiantato per ottenere una concentrazione di Boro di 10^{19} cm^{-3} dopo il Drive-In. Poi il fotoresist è inserito dal frontside e la struttura risulta essere:



6.FOTOLITOGRAFIA PER LA ZONA N

La litografia è basata sulla maschera 1, fatta con polarità positiva

Gli steps della preparazione per l'impianto sono:

- rivestimento con fotoresist
- Pre Bake
- esposizione con la maschera 1
- sviluppo del fotoresist
- Post Bake



2. DRIVE-IN O SORGENTE LIMITATA: all'interno del forno a diffusione viene tolto il gas drogante, la temperatura viene portata a 1200°C, il processo dura qualche ora. Le impurità entrate in fase di predeposizione diffondono in profondità. L'andamento è quello di un ramo di gaussiana.

È bene non fare più di tre diffusioni successive (limite di solubilità)

VANTAGGI:

- Punto di giunzione localizzato con buona precisione

SVANTAGGI:

- Procedimento a caldo
- Procedimento lento
- Concentrazione del drogaggio non uniforme
- Sovracompensazione

Condizioni di Drive-In:

devo avere 10^{19} cm^{-3} sulla superficie e una profondità della giunzione di $1 \mu\text{m}$

$$N_I(0, t) = \frac{Q_I}{\sqrt{\pi Dt}} = 10^{19} \text{ cm}^{-3}$$

Il profilo di drogaggio è:

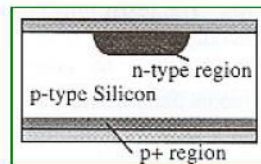
$$N_I(1 \mu\text{m}, t) = N_I(0, t) \exp\left[-\frac{(1 \mu\text{m})^2}{4Dt}\right] = 10^{15} \text{ cm}^{-3}$$

Ho 3 variabili (Q, t e T) e 2 equazioni (scegliamo $T=1100^\circ\text{C}$)

Effettuando i calcoli:

- $D = 1.4 \times 10^{-13} \text{ cm}^2/\text{s}$
- $t = 1940 \text{ s} \approx 32 \text{ minuti}$
- $Q_I = 2.9 \times 10^{14} \text{ ioni/cm}^2$

Device after the diffusion



Con questi parametri il Drive-In sul backside produrrà una concentrazione di 10^{19} cm^{-3}

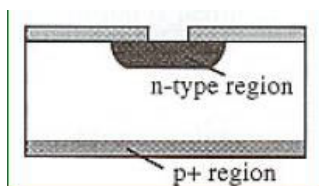
9.FOTOLITOGRAFIA PER VIAS (?)

L'etching tramite alluminio deve essere preparato → viene usata la maschera 2 con polarità positiva



10.ETCHING DELL'OSSIDO

L'ossido è etchato per aprire una finestra in cui l'alluminio verrà depositato (etching effettuato con Buffered HF (BHF)). Viene rimosso anche l'ossido dal backside, così la parte dietro sarà pronta per



una metallizzazione utile al contatto con il package. Il dispositivo quindi ora è:

11.DEPOSIZIONE DELL'ALLUMINIO

di vista tecnologico è la migliore in assoluto, è sempre un compromesso tra performances, costi e opportunità di mercato

1.GEOMETRIA DEL DISPOSITIVO

La complessità del progetto può richiedere strutture non irrilevanti. È utile usare CAD per avere visualizzazioni 3D, ma non sempre è necessario nel caso di strutture più semplici.

2.PROCESSO BACKSIDE

Bisogna ricordare che cosa avviene anche nel back side, alla stessa temperatura ovunque, per esempio i films residui possono interferire con la qualità di eventuali contatti elettrici fatti usando il Backside

3.PARTIZIONE DEL SISTEMA e PACKAGING

Si tratta di dove verrà inserito il dispositivo:

- elettronica per il controllo e il management
- integrazione totale o chips diversi (non bisogna allontanarsi troppo dagli standards e la separazione deve garantire alta flessibilità → attenzione nella scelta del livello di integrazione)

4.PARTIZIONE DEL PROCESSO e CONTAMINAZIONE

In microelettronica il sistema è ripartito in:

- Front End, cioè tutti i processi ad alta temperatura
- Back End, cioè inter-connezione e packaging (nel diodo fino all'apertura del contatto si hanno processi front end e ed il resto sono back end)
- nei processi Front End i principali contaminanti sono chimici e per entrambi i processi i contaminanti più importanti sono le sostanze particellari.

Contaminazione delle linee di produzione

I materiali devono essere compatibili con le linee di produzione. Oro e rame sono per esempio impurità elettro-attive per il silicio e perciò sono considerati contaminanti per gli steps Front End. Per evitare contaminazioni in diversi processi è vietato togliere e poi re-inserire il wafer dalle linee di produzione → per questa ragione i processi MEMS vanno effettuati o prima o dopo i processi microelettronici

5.LIMITAZIONI TERMICHE

Le temperature non devono essere dannose per le strutture già costruite.

I materiali del fotoresist e polimerici devono essere rimossi prima dei processi ad alta temperatura quali l'ossidazione, la diffusione LPCVD. I processi termici possono essere sfruttati per effettuare più passaggi di lavoro in parallelo (come abbiamo fatto nel diodo), ottimizzando costi e tempi di processo. I metalli sono quelli che danno maggiori restrizioni (come detto introducendo CVD). Il packaging deve essere effettuato attentamente perché talvolta richiede alte temperature che possono essere pericolose.

6.CONTROLLO DELLE PROPRIETA' DEL MATERIALE

La scelta del materiale è uno delle chiavi fondamentali. Tutti i film sottili hanno parti residue come effetti generati negativi sulle performances del dispositivo. Gli sforzi a cui sono sottoposti è molto legato ai processi: il polisilicio depositato con LPCVD dopo la ricottura ad alta temperatura può

elettrica del materiale del resistore, e di conseguenza la sua resistenza elettrica. Collegando a questo elemento un sistema di misura in grado di leggere variazioni di resistenza, si può risalire all'entità della deformazione, e di conseguenza all'entità della grandezza fisica che le ha causate.

Possiamo usare l'etching anisotropo con KOH. Sfruttiamo uno stop etch elettrochimico per controllare lo spessore del diaframma (spessore: 10µm; lunghezza del lato: 500µm). Noi misuriamo usando un *half-bridge*: un sensore piezoresistivo attaccato alla parte superiore del diaframma e uno al di fuori di esso. I sensori piezoresistivi sono in serie quindi necessitiamo di 3 cuscinetti: alimentazione, terra e meta punto.

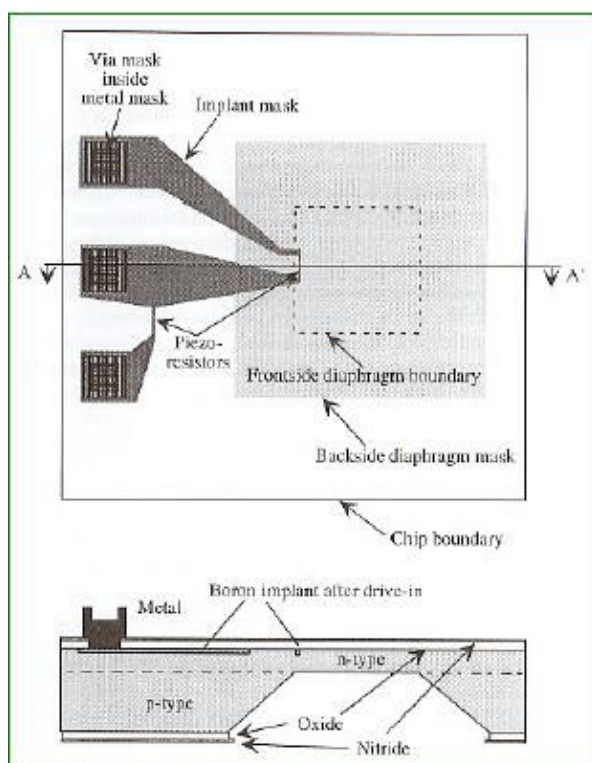
I sensori piezoresistivi verranno ricoperti con un sottile strato di ossido per proteggerli da contaminanti ionici. L'ossido potrebbe essere lo stesso usato per l'etching anisotropo: in questo caso lo spessore dovrebbe essere più largo (almeno 500nm) e quindi lo stress nell'ossido potrebbe interferire con gli spostamenti del diaframma.

Si sceglie di depositare un sottile strato per protezione e poi di coprirlo con ossido LPCVD per l'etching con KOH.

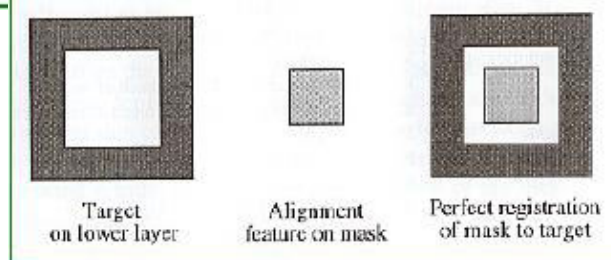
SCELTE DI DESIGN

Si impiantano prima i sensori piezoresistivi e dopo si etcha il diaframma, così non devono essere effettuate particolari manipolazioni per l'impianto → può essere usato un produttore standard. È necessario un Prepatterning del wafer con indicazioni su ulteriori allineamenti → l'impianto viene nascosto!

Sono necessarie 5 maschere con 2 steps fotolitografici dopo la realizzazione del diaframma. In questi ultimi 2 il wafer dovrà essere attentamente bloccato usando delle parti più spesse.



ALLINEAMENTO DELLA MASCHERA



Le biomolecole sono perciò localizzate osservando il loro comportamento elettrico:

- Resistenza/impedenza
- Capacità/dielettrico
- Effetto del campo

CHE COSA MISURIAMO?

Immobilitato in ciascun nanogap c'è un singolo filo di DNA di riferimento. È poi applicato un voltaggio attraverso il nanogap ed è misurata la capacità, e questo è determinato dalla proprietà dielettrica (isolante) del materiale nel nanogap, che cambia come risultato dell'ibridazione.

Uno dei lavori più importanti sui biosensori metallici a nanogap fu fatto da Dekker, che studiò la misura del trasporto elettrico attraverso le molecole di DNA ciascuna lunga 10.4nm a doppia elica G-C connesse con due nanoelettrodi di Pt (separati da 8nm).

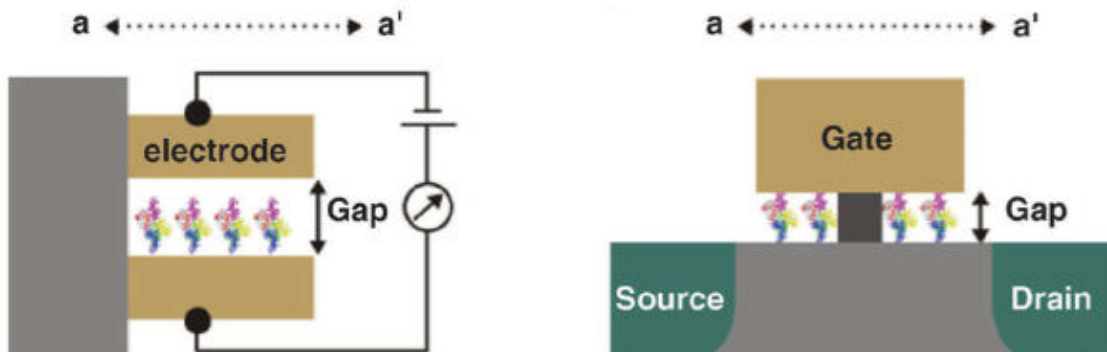
LA FABBRICAZIONE

La fabbricazione del nanogap rimane una sfida poiché questi metodi hanno tuttora degli svantaggi. La litografia a fascio ionico, la giunzione di rottura meccanica e i metodi di elettromigrazione non sono adatti ad un alto volume di produzione di fabbricazione.

I metodi di deposizione elettrochimica hanno difficoltà nel fornire modelli ben definiti e una tecnologia con pellicola sottile richiede processi di fabbricazione relativamente complicati. Inoltre, gli approcci top-down largamente utilizzati devono risolvere i problemi quali il costo elevato e il basso rendimento per poter essere un passo più vicini alle fabbricazioni di routine.

BIOSENSING CLASSIFICATO CON PARTICELLE D'ORO

È stata usata una particella d'oro (Au NanoParticles) come etichetta per la localizzazione elettronica ultrasensibile. Il DNA della sonda è immobilizzato nello stretto gap tra i due elettrodi → un DNA target viene co-ibridato alla sonda sull'elettrodo e alla sonda di segnale sulle particelle di Au → le nanoparticelle di Au vengono usate per unire il nanogap → la molecola di targeting è perciò localizzata osservando il cambio di conduttanza



T_{wire} : spessore del cavo d'oro
 d_{gold} : diametro atomico dell'oro
 t_{pillar} : tempo per rimuovere un pillar di atomi d'oro

Flusso atomico sperimentale:

$$EAF = \frac{\Delta R}{R_0} \frac{N_{atoms}}{\Delta t}$$

$\frac{\Delta R}{R_0}$: *variazione percentuale della resistenza*

N_{atoms} : numero di atomi di una sezione trasversale di filo

$\Delta t = t_{pillar}$: tempo per rimuovere un pillar di atomi d'oro

Controllando la variazione della resistenza è possibile controllare il numero di atomi rimosso in $\Delta t!!!$

MOTIVAZIONE PER UN SINGOLO LIVELLO DI FILO

Se si osserva il singolo livello di filo è possibile trovare altri motivi per la scelta della forma dei fili. È necessario ridurre lo spessore della pellicola d'oro per minimizzare la sezione attraverso cui la densità di corrente di 10^8 A/cm^2 deve passare.

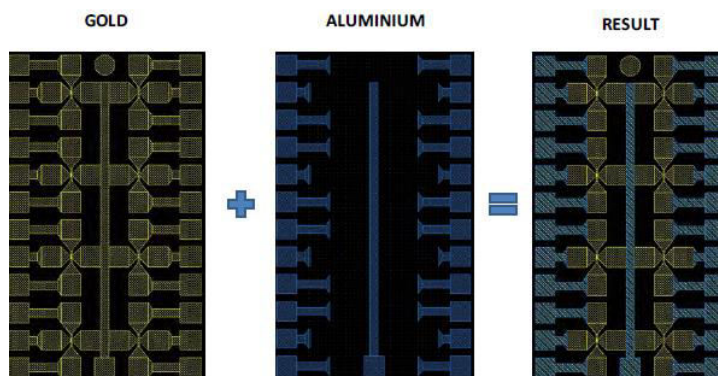
La scelta della lunghezza dei micro-fili è stata fatta generando un profilo di temperatura abbastanza netto in modo da focalizzare il fenomeno dell'elettromigrazione nel centro del filo.

MOTIVAZIONE PER LA STRUTTURA

La struttura del chip è composta da 8 elementi d'oro, ognuno dei quali è collegabile da dei legami. In questo modo è possibile:

- realizzare sullo stesso chip 8 strutture a nanogap, ma creandone una per volta
- la struttura permette un gran numero di misure raggiungibili individualmente

Lithography Mask Layout



The layout of the chip is gained through 2 customized quartz masks, one for the thin gold wires and one for the aluminum pads.

- la dimensione finale permette la connessione del chip ad un PCB (la board) attraverso dei legami

APPROCCIO AL PACKAGING

- Dispositivo e package
- Partizione del sistema
- Definire le interfacce
- Specifiche e effetti parassiti
- Design dettagliato

DEVICE E PACKAGE

Il design del dispositivo MEMS e del package va effettuato allo stesso momento. La funzione del dispositivo MEMS influenza direttamente come verrà impacchettato. Le competenze per il design dei MEMS devono essere presenti nei primi passi di progettazione.

PARTIZIONE DEL SISTEMA

Deve essere presa la decisione di quanto del sistema elettronico va costruito come parte del dispositivo MEMS.

Ha elevato impatto, per quanto riguarda i costi, cosa si va a scegliere:

- MEMS+scheda
- completamente integrato
- messi insieme

La scelta va effettuata presto nel ciclo di progettazione, anche se risulta difficile.

INTERFACCE DEL SISTEMA

Bisogna specificare le varie interfacce che il sistema deve supportare.

Bisogna identificare:

- come il trasduttore è collegato alla quantità trasdotta
- problemi ambientali che il dispositivo dovrà affrontare quali costituenti chimici, temperatura, pressione, range di stress

MATERIALI E COSTRUZIONE DEL DISPOSITIVO

Dopo la definizione delle interfacce, si devono decidere e verificare:

- i materiali e il package associato
- la stabilità chimica e termica
- le proprietà meccaniche (forza di frattura ed espansione termica)
- la biocompatibilità
- la lista di effetti parassiti (tolleranze di fabbricazione; induttanze, capacità e resistenze parassite; effetti dello stress prodotto dal packaging sulle performances del dispositivo; effetti della temperatura sulle performances del dispositivo; rischio di corrosione).

SPECIFICHE DI DESIGN

Bisogna creare specifiche formali per il dispositivo.

Le specifiche di performance riguardano:

- la performance sulla temperatura
- l'ambiente operativo
- i problemi di affidabilità come interferenze elettromagnetiche o sopravvivenza agli shock

Le specifiche di progetto riguardano:

- prima di tutto il concetto di design e package
- le scelte dei materiali
- il processo di fabbricazione e assemblaggio
- i dettagli dell'interfaccia package-dispositivo (CRITICO)

Si utilizza poi un tappo in metallo per proteggere la matrice e fornire l'accesso alla pressione. Viene aggiunto un gel protettivo di silicio dopo la calibrazione (il cui effetto va considerato nella calibrazione!).

DETTAGLI

PACKAGING A LIVELLO DEL WAFER

- Chip del sensore legato alla sua base posteriore al livello del wafer (prima della separazione die)
- Per ridurre espansione-mismatch-stress termico viene selezionato un backplane di silicio
- Il legame di fusione ad alta temperatura potrebbe non essere usato in presenza di circuiti integrati
- Potrebbe andare bene il legame anodico
- Viene usato un legame vetro-marzacotto perché è in grado di non considerare la deviazione dalla piatezza del wafer perfetto
- Legame vetro-marzacotto viene incendiato a 400-500°C (non introduce stress inaccettabili e deve rispettare un livello di purezza superiore per preservare i circuiti integrati)

STAMPAGGIO IN PLASTICA DELL'ALLOGGIAMENTO

I primi packages erano termoplastici stampati ad iniezione quali i poliesteri (caratterizzati da resistenza a condizioni calde&umide e sviluppo delle fuoriuscite).

I materiali epossidici furono usati dopo.

Recentemente Motorola è tornata indietro verso imballaggi stampati ad iniezione a costo inferiore fatti a partire dal PPS (polisolfuro di fenilene).

DIE ATTACH

I dies separati vengono piazzati su un pad quadrato di gel di silicio che attacca il die al package. Questo adesivo che attacca il die non trasmette forti stress dal package al die. Questi materiali hanno però grandi variazioni.

WIRE BONDING

I die danno qualche problema sulle piattaforme morbide per quanto riguarda il wire bonding a causa dell'energia ultrasonica necessaria nella regione di legame.

Il trasferimento di calore attraverso il die attach è relativamente povero, rendendo quindi il legame termo-sonico difficile da controllare.

La Motorola ha sviluppato un impianto che usa il telaio principale per assistere nella conduzione di calore nell'imballaggio durante il wire bonding.

TRIM TECHNOLOGY (tecnologia di regolazione)

I resistori sul chip sono regolati dal un sensore calibrato. Essi sono stati tagliati dal laser fino al 300%, fornendo un grosso range di aggiustamento.

MA il laser trimming ha dei problemi:

- è costoso
- genera calore, quindi va effettuato prima dell'incapsulamento → il dispositivo è vulnerabile ai piccoli shifts nella calibrazione prodotti dagli sforzi post-trimming

Il problema cresce a causa dell'integrazione del circuito integrato (IC)

Recentemente sono stati usate tecnologie EPROM per contenere informazioni di calibrazione immagazzinate dopo una calibrazione dell'intero dispositivo imballato.

La tecnologia EPROM aiuta a compensare gli effetti della cover protettiva in gel silicico.

LIVELLO SUCCESSIVO DI ASSEMBLAGGIO