



Corso Luigi Einaudi, 55/B - Torino

Appunti universitari

Tesi di laurea

Cartoleria e cancelleria

Stampa file e fotocopie

Print on demand

Rilegature

NUMERO: 1606A -

ANNO: 2015

A P P U N T I

STUDENTE: Coppolino

MATERIA: Elettronica Applicata + Eserc. Prof.Sansoè

Il presente lavoro nasce dall'impegno dell'autore ed è distribuito in accordo con il Centro Appunti.

Tutti i diritti sono riservati. È vietata qualsiasi riproduzione, copia totale o parziale, dei contenuti inseriti nel presente volume, ivi inclusa la memorizzazione, rielaborazione, diffusione o distribuzione dei contenuti stessi mediante qualunque supporto magnetico o cartaceo, piattaforma tecnologica o rete telematica, senza previa autorizzazione scritta dell'autore.

**ATTENZIONE: QUESTI APPUNTI SONO FATTI DA STUDENTIE NON SONO STATI VISIONATI DAL DOCENTE.
IL NOME DEL PROFESSORE, SERVE SOLO PER IDENTIFICARE IL CORSO.**

Appunti di Elettronica Applicata

A.A. 2014/2015

Gabriele
Coppolino

191228

[Essendo A_d infinito, è giustificato il fatto che $0_d \rightarrow 0$, in quanto il prodotto $A_d \cdot 0_d$ deve essere finito]

$I = \frac{V_i}{R_1}$ e scrivendo l'equazione alla maglia troviamo che $V_u = I \cdot R_2 + V_i$

$\Rightarrow V_u = \frac{V_i}{R_1} \cdot R_2 + V_i = V_i \left(1 + \frac{R_2}{R_1} \right)$

$\frac{V_u}{V_i} = 1 + \frac{R_2}{R_1} = A_v$ guadagno in tensione [nota: non abbiamo usato la 3) !!!]

Per essere un buon amplificatore di tensione, deve avere l'impedenza di ingresso Z_{in} alta, mentre abbiamo bisogno di un'impedenza d'uscita Z_{out} bassa (si trovano applicando generatori di prova).

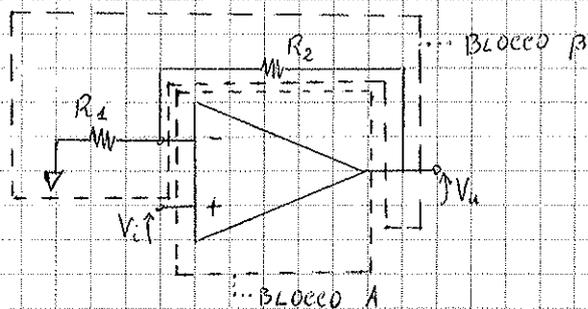
In questo sistema si può facilmente osservare che $Z_{in} \rightarrow \infty$ e $Z_{out} \rightarrow 0$.

Comunque, cercheremo di togliere le condizioni di idealità, così da verificare se realmente può essere usato come amplificatore di tensione.

R_2 è tra il morsetto \ominus e l'uscita: abbiamo fatto una reazione negativa (o controreazione)

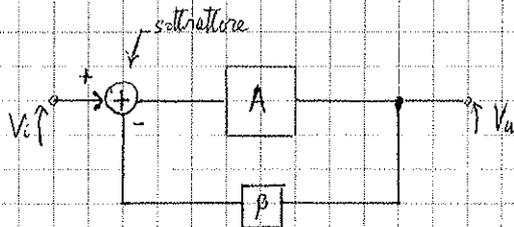
Se invece la resistenza si trova tra il morsetto \oplus e l'uscita, avremo una reazione positiva.

Normalmente quella negativa è stabile; viceversa quella positiva è instabile solitamente (vedremo che ^{sempre} non è così), andando ad ottenere ad esempio un comparatore di soglia.



- Blocco A (di amplificazione): amplifica il segnale di ingresso
- Blocco B (di attenuazione): (generalmente) riporta attenuato sull'ingresso il segnale di uscita.

Quando, otterremo il seguente diagramma a blocchi:

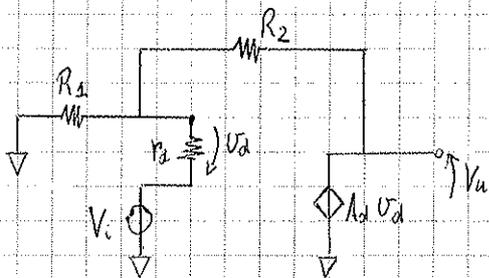


[È in realtà un sottrattore in quanto stiamo considerando la nostra reazione negativa]

Generalmente $\beta \cdot A_d \gg 1$ quindi $\frac{\beta A_d}{1 + \beta A_d} \approx 1$

→ il guadagno è circa quello ideale $\frac{1}{\beta}$, perciò $A_d \rightarrow \infty$ è una buona ipotesi!

■ r_d finita

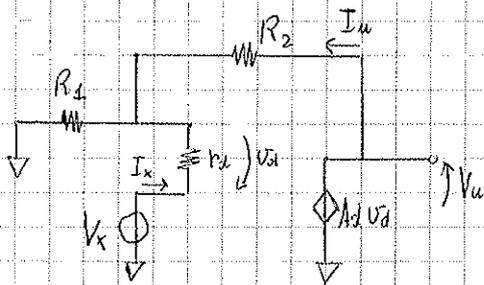


Avremo che se A_d è molto grande e l'uscita vale pochi Volt, v_d è comunque molto piccola!

Quindi il guadagno del sistema non cambia molto!

La presenza di r_d non cambierà tanto il guadagno quanto Z_{in} .

Mettiamo un generatore di prova...



Le correnti che scorrono su R_2 vale $I_u + I_x$

Scrivendo l'equazione alle maglie, troviamo che $V_x = I_x \cdot r_d + R_2 (I_u + I_x)$ (*)

Ma abbiamo anche che $v_d = r_d \cdot I_x$ e $V_u = A_d \cdot v_d = A_d r_d \cdot I_x$

$V_u = R_2 \cdot I_u + R_2 (I_u + I_x)$ delle maglie esterne

Quindi abbiamo che $A_d r_d I_x = R_2 I_u + R_2 (I_u + I_x)$

$$\Rightarrow I_u = \frac{A_d r_d I_x - R_2 I_x}{R_1 + R_2}$$

Mettiamo l'equazione appena trovata in (*) e ricaviamo V_x :

$$V_x = I_x r_d + R_2 I_x + R_2 \left(\frac{A_d r_d I_x - R_2 I_x}{R_1 + R_2} \right)$$

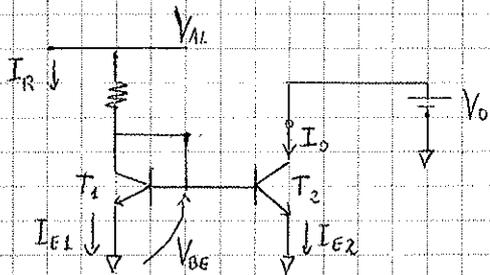
$$\dots \text{quindi} \quad V_x = I_x \cdot r_d + \underbrace{\frac{R_1}{R_1 + R_2}}_{\beta} \cdot A_d r_d I_x + \frac{R_1 \cdot R_2}{R_1 + R_2} \cdot I_x$$

30/09/2014

SPECCHIO DI CORRENTE

Si tratta di un circuito in grado di fornire una corrente d'uscita uguale (o proporzionale) alle correnti d'ingresso ("di riferimento"). Può essere realizzato tramite BJT's o tramite MOSFET's.

■ Specchio di corrente con BJT's



T_1 è in "modalità diodo" perché $V_B = V_E$.
 La corrente deve essere tale da garantire la linearità del transistor T_2 .
 ↳ Allora si comporta come un GENERATORE DI CORRENTE, infatti le V_{BE} dei due transistor sono le stesse.

$$I_{E1} = I_{S1} \cdot \left(e^{\frac{V_{BE}}{V_T}} - 1 \right) \approx I_{S1} \cdot e^{\frac{V_{BE}}{V_T}}$$

↑ corrente di saturazione
↑ trascurabile

[A temperatura ambiente, $V_T \approx 26 \text{ mV}$ per il Silicio]

Ipotesi: il guadagno dei transistor è molto alto

Possiamo quindi trascurare le correnti di base di T_1 e T_2 , ottenendo che:

$$I_{E1} \approx I_R \quad I_{E2} \approx I_{S2} \cdot e^{\frac{V_{BE}}{V_T}} \approx I_O$$

$$\frac{I_R}{I_O} = \frac{I_{S1}}{I_{S2}} = \frac{A_1}{A_2}$$

dove A_1 e A_2 sono le aree dei due transistori.

La corrente inversa di saturazione dipende dalla struttura del transistor e dalla temperatura (raddoppia ogni aumento di 10°C a partire da T_{amb}) \Rightarrow non è costante!

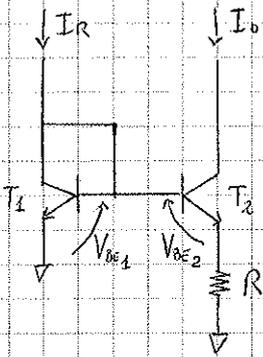
Se li costruiamo vicini ($\approx 2 \text{ micron}$) o li si interconnettono con metodi interdigitali, T_1 e T_2 aumenteranno con la temperatura allo stesso modo.

$$\Rightarrow I_O = I_R \cdot \frac{A_2}{A_1}$$

Lo specchio non funzionerà in modo altrettanto ideale nel caso di due o più transistori discreti, a causa appunto delle diverse temperature delle giunzioni.

- Circuito per elevato rapporto tra corrente di ingresso e di uscita

Introducendo una resistenza sull'emittore di T_2 , provochiamo una differenza di caduta di tensione base-emettitore tra i due transistor, con la conseguente diminuzione delle correnti di emettitore di T_2 : così facendo, stiamo realizzando uno specchio attenuatore. Inoltre possiamo modulare la corrente in uscita grazie alla resistenza R .



$$V_{BE1} \neq V_{BE2}$$

$$I_0 = \frac{V_{BE1} - V_{BE2}}{R} \quad (*)$$

$$I_R = I_{S1} \cdot e^{\frac{V_{BE1}}{V_T}} \rightarrow V_{BE1} = V_T \ln\left(\frac{I_R}{I_{S1}}\right)$$

Analogamente si trova $V_{BE2} = V_T \ln\left(\frac{I_0}{I_{S2}}\right)$

Quindi, possiamo ricavare la (*) in questo modo:

$$I_0 \cdot R = V_T \ln\left(\frac{I_R}{I_{S1}}\right) - V_T \ln\left(\frac{I_0}{I_{S2}}\right) = V_T \ln\left(\frac{I_R}{I_{S1}} \cdot \frac{I_{S2}}{I_0}\right)$$

Sappiamo adesso che $I_{S1} \approx I_{S2}$, e troviamo che:

$$I_0 \cdot R = V_T \ln\left(\frac{I_R}{I_0}\right)$$

$$\Rightarrow R = \frac{V_T}{I_0} \ln\left(\frac{I_R}{I_0}\right)$$

In questo modo riusciremo a ricavare la resistenza R ed a progettare lo specchio di corrente (si usano metodi iterativi).

Si possono anche realizzare specchi di corrente amplificatori, ma in questo caso si può solamente modificare le aree di giunzione dei transistor. Tuttavia ciò è sconsigliato in quanto la minimizzazione di T_2 è vista come una priorità.

[Abbiamo omissso per semplicità grafica la tensione di alimentazione e la resistenza in ingresso] e lo faremo spesso!

Quindi otteniamo che

$$I_{B3} \approx \frac{2 I_0}{\beta}$$

Inoltre possiamo scrivere che

$$I_{E1} = \underbrace{(I_R - I_{B3})}_{\text{corrente di collettore di } T_1} + I_{B1}$$

mentre $I_{E2} = I_0 + I_{B2}$

Utilizzando nuovamente il fatto che possiamo scrivere che:

$$V_{BE1} = V_{BE2} = V_{BE}, \text{ e che } I_{E1} = I_{E2}$$

$$\underbrace{I_R - I_{B3}}_{I_{E1}} + \underbrace{I_{B1}}_{\frac{I_R - I_{B3}}{\beta}} = \underbrace{I_0}_{I_{E2}} + \underbrace{I_{B2}}_{\frac{I_{E2}}{\beta} = \frac{I_0}{\beta}}$$

$$\Rightarrow \begin{cases} I_R - I_{B3} + I_{B1} = (I_R - I_{B3}) \cdot \left(1 + \frac{1}{\beta}\right) \\ I_0 + I_{B2} = I_0 \left(1 + \frac{1}{\beta}\right) \end{cases}$$

Da cui: $\left(I_R - \frac{2 I_0}{\beta}\right) \left(1 + \frac{1}{\beta}\right) = I_0 \left(1 + \frac{1}{\beta}\right)$

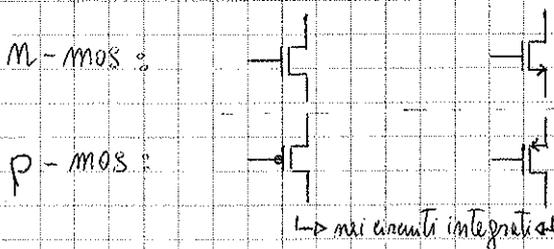
Dalla relazione $I_B \approx \frac{I_R}{\beta}$ otteniamo che

$$I_R \left(1 - \frac{2}{\beta^2}\right) = I_0$$

Il termine di errore è passato da $\frac{2}{\beta}$ a $\frac{2}{\beta^2}$

↳ essendo β anche molto grande, la sua influenza è così diminuita di molto!

■ Ripasso sulle notazioni dei MOSFETs



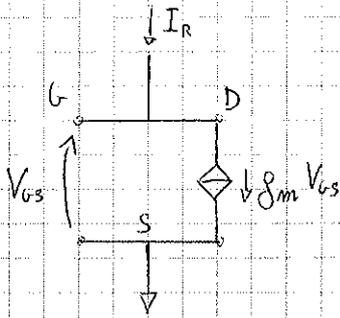
È questa distinzione perché, per quelli di potenza il transistor sarebbe con un 4° filo che però è costantemente sicuro e drain non sono scambiabili

applicazioni di potenza

01/10/2014

• Impedenza di ingresso

[g_m = transconduttanza]



$$Z_m = \frac{1}{g_m}$$

$$g_m = \frac{\partial I_D}{\partial V_{gs}} = ?$$

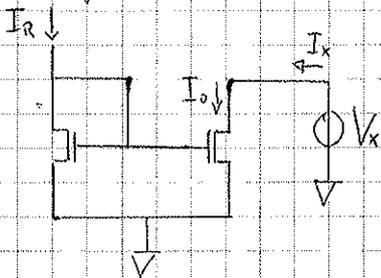
Per trovare g_m , scriviamo prima la definizione di I_D ...

$$I_D = \frac{1}{2} K_1 (V_{gs} - V_{Tn})^2 = I_R$$

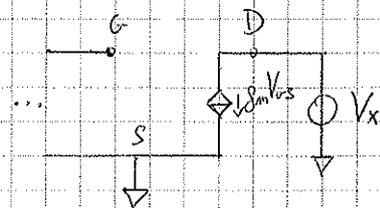
$$\frac{\partial I_D}{\partial V_{gs}} = g_m = K_1 \cdot (V_{gs} - V_{Tn}) \quad \text{ma vale anche che } g_m = \frac{2 I_R}{V_{gs} - V_{Tn}}$$

$$\Rightarrow Z_i = \frac{1}{K_1 \cdot (V_{gs} - V_{Tn})} = \frac{V_{gs} - V_{Tn}}{2 I_R}$$

• Impedenza d'uscita

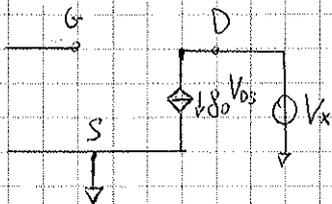


Modello di piccolo segnale \Rightarrow



$$I_D = \frac{K_2}{2} (V_{gs} - V_{Tn})^2 (1 + \lambda V_{ds})$$

senza questo termine, $Z_o = \infty \Rightarrow$ ridisegniamo il circuito



$$g_o = \frac{\partial I_D}{\partial V_{ds}} = \lambda \frac{K_2}{2} (V_{gs} - V_{Tn})^2 \approx \lambda I_0$$

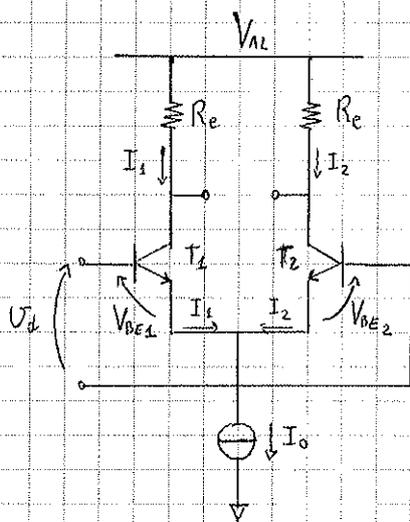
$$\Rightarrow Z_o = \frac{1}{\lambda I_0}$$

Se Z_o non è sufficientemente alta, si può sempre ricorrere a configurazioni cascode.

e quindi l'abilità di dipendere soltanto dal modo differenziale.

→ Sarà un buon amplificatore differenziale se non violiamo le dimenche di ingresso, delle quali ne abbiamo due: quelle per il modo differenziale (che di fatto ci interesserà pochissimo) e quelle per il modo comune. Soltanto se ci metteremo all'interno di queste dimenche saremo davvero un amplificatore differenziale.

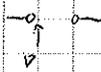
■ Stadio differenziale a BJT



In generale, le resistenze R_e possono essere diverse, ma per semplicità le porremo uguali. Inoltre, esse sono una modellizzazione di tutto ciò che ci potrebbe essere tra i transistor e la tensione di alimentazione.

Possiamo avere due tipi di uscite:

1- single-handed: l'uscita è su uno solo dei due collettori → un'uscita è riferita alle tensione di riferimento



2- differenziale: se prendiamo come uscita la differenza di tensione tra i collettori

$$V_d = V_{BE1} - V_{BE2}$$

$$I_o = I_1 + I_2 \quad (\text{Trascurando } I_o)$$

Possiamo ricavare le V_{BE} dalle equazioni di funzionamento dei BJT in relazione alle correnti:

$$I_1 = I_{S1} \cdot e^{\frac{V_{BE1}}{V_T}}$$

$$I_2 = I_{S2} \cdot e^{\frac{V_{BE2}}{V_T}}$$

(abbiamo trascurato il "-1")

Notiamo che $\frac{I_1}{I_2} = \frac{I_{S1}}{I_{S2}} \cdot e^{\frac{(V_{BE1} - V_{BE2})}{V_T}} = \frac{I_{S1}}{I_{S2}} \cdot e^{\frac{V_d}{V_T}}$

Se i due transistor fossero sullo stesso circuito integrato ed avessero dimensioni circa uguali, si avrebbe che $I_{S1} \approx I_{S2}$

→ è uno stadio differenziale solo per piccolissimi valori di v_d ! (ma ciò è turba poco)
 La pendenza di queste curve è la transconduttanza g_m .

$$I_1 \approx \frac{I_0}{2} + \underbrace{\frac{\partial I_1}{\partial v_d} \Big|_{v_d=0}}_{g_{m,d}} \cdot v_d = \frac{I_0}{2} + g_{m,d} v_d$$

Se I_1 ha queste espressioni, allora necessariamente $I_2 = \frac{I_0}{2} - g_{m,d} \cdot v_d$

Vogliamo trovare $g_{m,d}$, e notiamo che:

$$I_1 - \frac{I_0}{2} = \frac{I_1 - I_2}{2} = \frac{I_0}{2} \frac{e^{v_d/V_T} - 1}{e^{v_d/V_T} + 1} = \frac{I_0}{2} \cdot \tanh\left(\frac{v_d}{2V_T}\right)$$

ricordando che $\frac{e^{2x} - 1}{e^{2x} + 1} = \tanh(x)$

$$\text{Quindi, } I_1 = \frac{I_0}{2} \left[1 + \tanh\left(\frac{v_d}{2V_T}\right) \right]$$

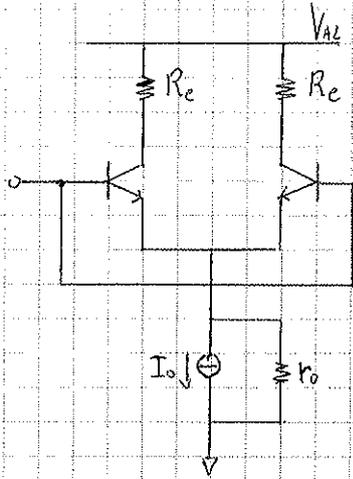
Sviluppando in serie di Taylor la tangente iperbolica in un intorno di x si ha che:

$$\tanh(x) \approx x - \frac{x^3}{3} + \frac{2}{15} x^5 \dots$$

$$\hookrightarrow I_1 \approx \frac{I_0}{2} + \frac{I_0}{4V_T} \cdot v_d$$

$$\Rightarrow \boxed{g_{m,d} = \frac{I_0}{4V_T}}$$

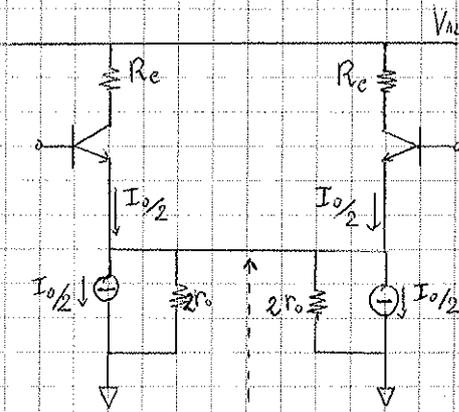
Vediamo adesso il modo comune...



Il guadagno di modo comune A_c è nullo solo se il generatore di corrente è ideale!

Abbiamo visto che nello specchio di corrente avevamo le resistenze \rightarrow in questo modello, introduciamo r_0 .

Notiamo che possiamo riscrivere il circuito così:

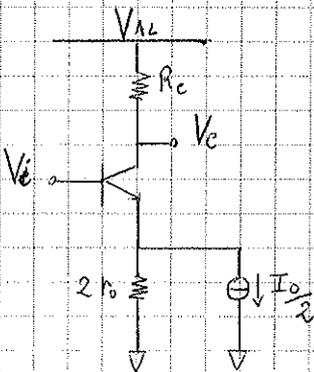


non servono correnti!

Sono simmetriche e non dipendono l'uno dall'altro, perciò ne possiamo scrivere solo una...

Essendo uno stadio di amplificazione comune, trascurerò r_0 si ha che:

$$A_c \approx - \frac{R_e}{2r_0}$$



Possiamo trovare il CMRR.

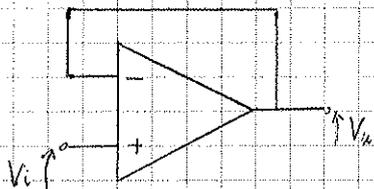
$$CMRR = 20 \log_{10} \left| \frac{A_d}{A_c} \right| = 20 \log_{10} \frac{R_e \cdot g_{m0}}{R_e / 2r_0}$$

$$\Rightarrow CMRR = 20 \log_{10} (2 g_{m0} r_0)$$

Dobbiamo ancora cercare di capire come scegliere le resistenze R_1 ed R_2 , in quanto $A_v = 1 + \frac{R_2}{R_1}$ è troppo poco restrittivo (con lo stesso guadagno, potremmo avere resistenze di pochi ohm o di gigaohm). Dobbiamo quindi trovare altri parametri che ci permettano di valutare la migliore configurazione.

Esiste un caso limite in cui $R_2 = 0$ ed $R_1 = \infty \Rightarrow$ abbiamo un guadagno unitario ($A_v = 1$), e si ottiene eliminando le resistenze.

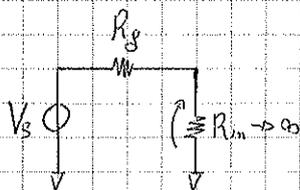
■ Voltage Follower



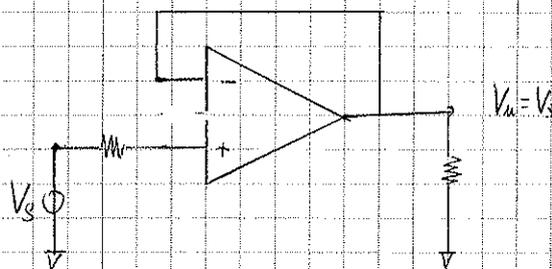
$$A_v = \frac{V_u}{V_i} = 1 \Rightarrow V_u = V_i$$

Con questa configurazione, abbiamo la massima retroazione possibile ($\beta = 1$).

Il guadagno è unitario, ma il guadagno d'anello è il più alto possibile in quanto $R_{in} \rightarrow +\infty$ e quindi, assorbendo pochissime correnti in ingresso, sarà quasi un generatore ideale di tensione.



\Rightarrow



Possiamo quindi fornire un equivalente Thevenin che, con buona approssimazione, sarà semplicemente:



Un generatore ideale di tensione!

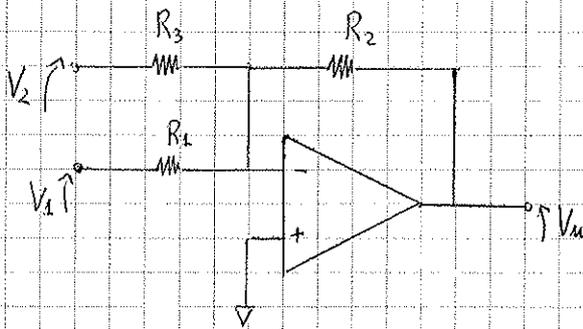
$$\Rightarrow \frac{V_i}{R_1} + \frac{V_u}{A_d R_1} = - \frac{V_u}{A_d R_2} - \frac{V_u}{R_2} \Rightarrow V_i = - V_u \left(\frac{R_1}{R_2} + \frac{R_1 + R_2}{A_d R_2} \right)$$

Ricordandoci che $\beta = \frac{R_1}{R_1 + R_2}$

ottemo che:

$$\frac{V_u}{V_i} = - \frac{R_2}{R_1} \left(\frac{1}{1 + 1/A_d \beta} \right) = \left(1 - \frac{1}{\beta} \right) \cdot \frac{T}{1+T} \quad \text{dove } T = \beta \cdot A_d$$

■ Sommatore invertente



Tutte le correnti generate dai rami aggiuntivi verranno sommate al morsetto invertente e convertite in tensione all'uscita.

Per trovare l'espressione di V_u , ricorriamo al principio di sovrapposizione degli effetti.

• Solo il contributo di V_1

R_3 è come se non ci fosse perché è a massa virtuale.

$$V_u' = - V_1 \cdot \frac{R_2}{R_1}$$

• Solo il contributo di V_2

$$V_u'' = - V_2 \cdot \frac{R_2}{R_3}$$

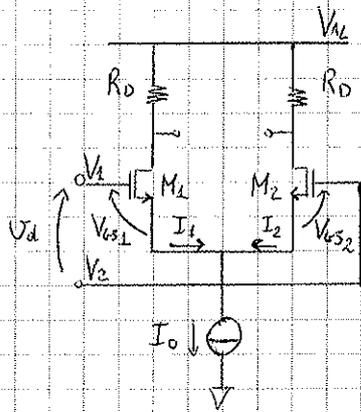
$$\Rightarrow V_u = V_u' + V_u'' = - V_1 \frac{R_2}{R_1} - V_2 \frac{R_2}{R_3}$$

↳ due generatori di tensione non si influenzano (e ciò è una cosa positiva)!

Grazie a questa proprietà, possiamo aggiungere altri rami, tanto non si influenzano.

06/10/2014

■ Stadio differenziale a MOSFET



$$v_d = V_1 - V_2 = V_{gs1} - V_{gs2}$$

$$I_o = I_1 + I_2$$

Ipotesi: i MOSFETs sono uguali

$$\hookrightarrow K_{m1} = K_{m2} = K_m ; V_{th1} = V_{th2} = V_{th}$$

Assumiamo di lavorare in zona di saturazione di canale, per avere la linearità.

$$I_1 = \frac{1}{2} K_m (V_{gs1} - V_{th})^2$$

$$I_2 = \frac{1}{2} K_m (V_{gs2} - V_{th})^2$$

Vogliamo un'espressione con v_d , quindi procediamo così:

$$\sqrt{I_1} = \sqrt{\frac{K_m}{2}} (V_{gs1} - V_{th})$$

$$\sqrt{I_2} = \sqrt{\frac{K_m}{2}} (V_{gs2} - V_{th})$$

$$\Rightarrow \sqrt{I_1} - \sqrt{I_2} = \sqrt{\frac{K_m}{2}} (V_{gs1} - V_{th} - V_{gs2} + V_{th}) = \sqrt{\frac{K_m}{2}} \cdot v_d$$

Elevando al quadrato entrambi i membri, si ottiene che:

$$I_1 + I_2 - 2\sqrt{I_1 \cdot I_2} = \frac{K_m}{2} \cdot v_d^2$$

sapendo che $\begin{cases} I_o = I_1 + I_2 \\ I_2 = I_o - I_1 \end{cases}$ si trovano i seguenti risultati:

$$I_o - 2\sqrt{I_1 \cdot (I_o - I_1)} = \frac{K_m}{2} \cdot v_d^2$$

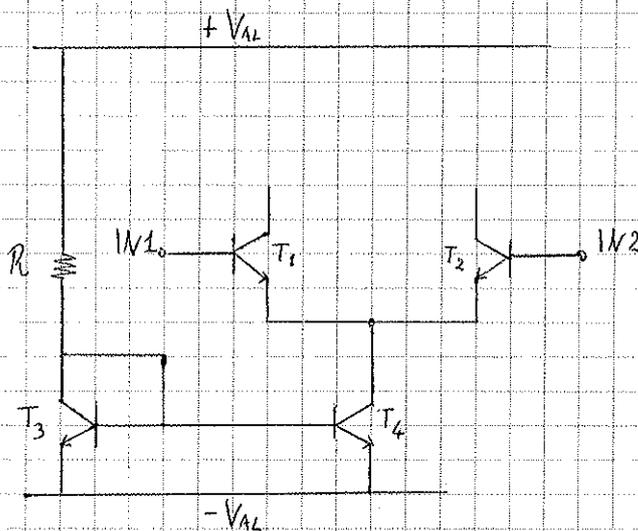
$$\Rightarrow \begin{cases} I_1 = \frac{I_o}{2} + \sqrt{K_m I_o} \cdot \frac{v_d}{2} \sqrt{1 - \frac{K_m}{I_o} \left(\frac{v_d}{2}\right)^2} \\ I_2 = \frac{I_o}{2} - \sqrt{K_m I_o} \cdot \frac{v_d}{2} \sqrt{1 - \frac{K_m}{I_o} \left(\frac{v_d}{2}\right)^2} \end{cases}$$

Non c'è una dipendenza lineare con v_d !

Il circuito con i MOSFETs ha un comportamento molto simile a quello dello stadio differenziale con i BJT, tuttavia, vi è una differenza: quest'ultimo non errobbe correnti continue degli ingressi.

A questo punto, abbiamo tutte le basi per poter iniziare a parlare di amplificatore differenziale (lo faremo a BJT).

■ Amplificatore differenziale



Sui collettori di T_1 e T_2 noi avevamo messo delle resistenze, le quali ci creavano qualche problema a causa della loro caduta di tensione. Perciò, le sostituiamo con qualcosa con p_{ce} , o nulla, cadute di tensione: prendiamo come uscita di questo stadio, la differenza di correnti tra I_1 e I_2 .

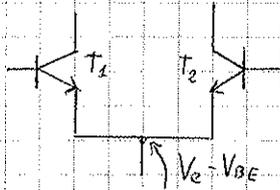
Agiamo così: prendiamo il collettore di T_1 e lo colleghiamo a $+V_{AL}$ con un pnp (sarà il ramo debole dello specchio di correnti), mentre dall'altra parte, su T_2 , mettiamo il ramo forte dello specchio. Per farlo funzionare, dovremo mettere un'ulteriore nodo (di uscite) dove vi scorrerà corrente proprio pari a $I_1 - I_2$. Questa nuova uscita, si potrebbe usare per alimentare delle basi un altro transistor, che però potrà essere solamente un pnp (per motivi che vedremo più avanti).

C'è un problema: solitamente, i pnp guadagnano meno dei npn, ma noi vogliamo un guadagno alto. Possiamo usare un Darlington!

Per quanto riguarda T_1 , la tensione di ingresso, finquando valì che $V_e < V_{AL} - 2V_{BE}$, fa funzionare l'amplificatore.

C'è anche un limite inferiore!

T_1 e T_2 hanno entrambi caduta di tensione tra emettitore e base pari a V_{BE} .



Ma sulle base di T_2 cade una tensione costante pari a $-V_{AL} + V_{BE}$, quindi per far funzionare lo specchio di corrente T_2 deve essere in linearità.

⇒ la tensione di collettore deve essere maggiore di $-V_{AL} + V_{BE}$, perciò:

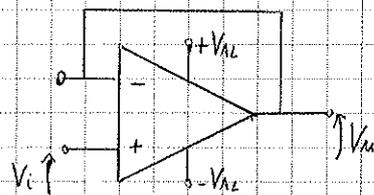
$$V_e > -V_{AL} + 2V_{BE}$$

Ma prima avavamo detto che $V_e < V_{AL} - 2V_{BE}$ a cause del Darlington

$$\begin{cases} V_e > -V_{AL} + 2V_{BE} \\ V_e < V_{AL} - 2V_{BE} \end{cases}$$

Il problema è la dinamica del modo comune!

Se guardiamo la configurazione del voltage follower:



Possiamo notare che anche se il guadagno è (quasi) 1 ed è alimentato tra $+V_{AL}$ e $-V_{AL}$ (ad esempio 15V e -15V rispettivamente), in realtà funziona se V_i è compreso tra -13,5V e +13,5V. V_u non arriverà mai ai 15V perché quando vedo fuori da questa dinamica, alcuni core smettono di funzionare correttamente.

• Ci sono dei circuiti in cui la dinamica di modo comune non è importante? SI

▪ Amplificatore di potenza : classi di potenza

Li useremo sia all'interno di operazioni, sia all'esterno, per amplificare potenze molto più grosse.

Per semplicità, li faremo solo a BJT.

Gli amplificatori di potenza hanno lo scopo di fornire potenze al carico.

Definiamo il rendimento così:

$$\text{Rendimento } \eta = \frac{P_u}{P_A} = \frac{P_u}{P_u + P_D} < 1 \text{ sempre}$$

dove $P_u = P_{uscita}$, $P_A = \text{potenza fornita dall'alimentatore}$, $P_D = P_{dissipata}$

Il rendimento η è direttamente legato alle topologie del circuito.

Ci sono altri parametri, tra cui la distorsione (di cui non diamo adesso la definizione esatta), o la massima potenza del circuito...

Gli amplificatori sono quindi classificati (per costruzione interne) così:

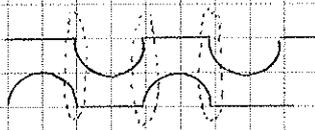
[supponiamo che in ingresso abbiamo un segnale sinusoidale]

- CLASSE A

C'è un unico elemento che conduce per 360° (ovvero per tutto il periodo della sinusoidale), che è quindi attivo per tutte le fasi. Potrebbe essere un qualunque transistor polarizzato opportunamente.

- CLASSE B

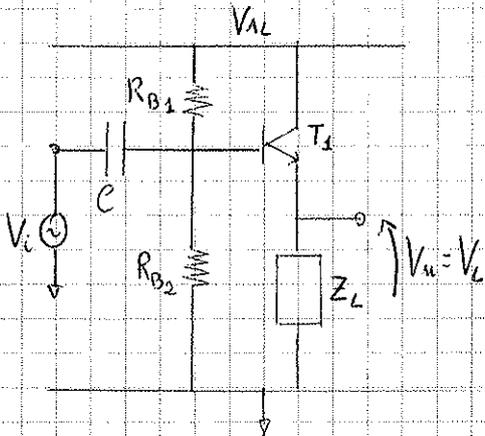
Ci sono due elementi, ognuno dei quali conduce per circa 180° .



Si verificano fenomeni di distorsione di crossover.

• Classe A (stadio a collettore comune)

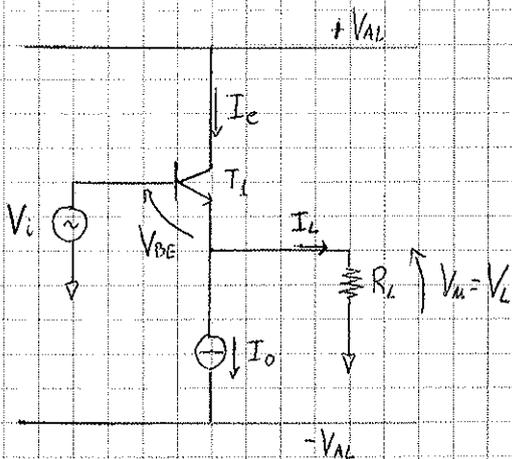
Proviamo a fare la bozza di un circuito. Qualunque transistor collegato a emettitore comune o a collettore comune, se polarizzato correttamente, può essere usato come amplificatore di classe A.



Non possiamo permetterci circuiti così, infatti c'è la capacità C che elimina le componenti in continua, che noi vogliamo!

Dobbiamo derivare da questo un'altro schema, cambiando la polarizzazione. Non cambia assolutamente niente per quanto riguarda i rendimenti degli amplificatori di classe A!

Costruiamolo così:



Prendiamo un ingresso di tipo sinusoidale

$$V_L = V_u = V_i - V_{BE}$$

Facciamo finta che V_{BE} sia molto piccolo rispetto alle tensioni con cui lavoriamo.

$$\text{Quindi, } \frac{V_u}{V_i} = A_v = 1$$

Qual è la $V_{i,max}$ che posso applicare, tenendo conto del fatto che T_1 deve rimanere in linearità?

$$V_{i,max} = +V_{AL} = V_{L,max} \Rightarrow V_{AL} \text{ è il limite superiore della dinamica}$$

Se applicassimo $V_{i,max}$, avremmo che $I_L = I_{L,max} = \frac{V_{AL}}{R_L}$

Ma quale sarà il limite inferiore della dinamica?

Dipenderà dal valore di tensione di ingresso che produce una corrente nulla nel collettore. Infatti, $I_c \geq 0$ sempre. Se la corrente nel collettore è nulla ($I_c = 0$), allora

Dall'elettrotecnica sappiamo che $P_L = \frac{V_P \cdot I_P}{2} = \frac{V_P^2}{2R_L}$ (si trova come $P_L = \int_0^T \frac{1}{T} R_L (I_P \sin(\omega t))^2 dt$)

Quindi, se che abbiamo tutti i contributi, possiamo trovare il rendimento.

$$\eta = \frac{P_L}{P_{AL}} = \frac{V_P^2}{2R_L} \cdot \frac{R_L}{2V_{AL}^2} = \frac{V_P^2}{4V_{AL}^2}$$

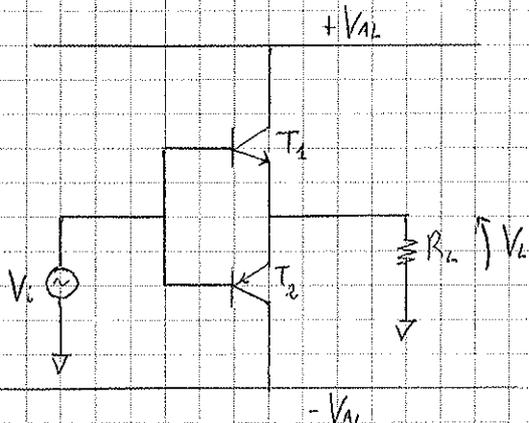
• se $V_{Pmax} = V_{AL}$, $\eta_{max} = \frac{1}{4} = 25\%$ che è molto basso!

• se anche avessimo $I_L = 0$, $P_{AL} = 2 \frac{V_{AL}^2}{R_L}$ che è quella dell'amplificatore in stand-by, ed è comunque elevata!

Gli amplificatori di classe A hanno basso rendimento e consumano molto in quanto la potenza dissipata, se è in stand-by, è molto alta!

La soluzione potrebbe essere quella di cercare di avere il generatore di corrente I_0 che ci serviva a polarizzare T_1 per lavorare a 360° . Aggiungiamo un altro transistor (pnp): cerchiamo così un amplificatore di classe B.

• Classe B



T_1 amplifica per le semisinusoidi positive, T_2 per quelle negative.

A causa di V_{EB} e di V_{BE} , abbiamo però distorsioni di crossover!

Il risultato esterno finale dovrebbe essere quello di vedere un solo emitter follower.

Notiamo che, per simmetria, $P_{AL^-} = P_{AL^+}$

Quindi,

$$P_{AL} = 2 \frac{V_{AL} \cdot I_P}{\pi}$$

P_L è uguale all'^{caso precedente} ovvero $P_L = \frac{V_P \cdot I_P}{2}$ e quindi il rendimento è uguale a:

$$\eta = \frac{V_P \cdot I_P}{2} \cdot \frac{\pi}{2 V_{AL} \cdot I_P} = \frac{V_P}{V_{AL}} \cdot \frac{\pi}{4}$$

• se $V_P = V_{AL}$, si ha che $\eta = \eta_{max} = \frac{\pi}{4} \approx 0.78$

Siamo passati da $\eta = 25\%$ a $\eta = 78\%$! Ed in più, $P_{AL} = 0$ quando I_P o V_{AL} sono nulli: sono aspetti molto positivi!

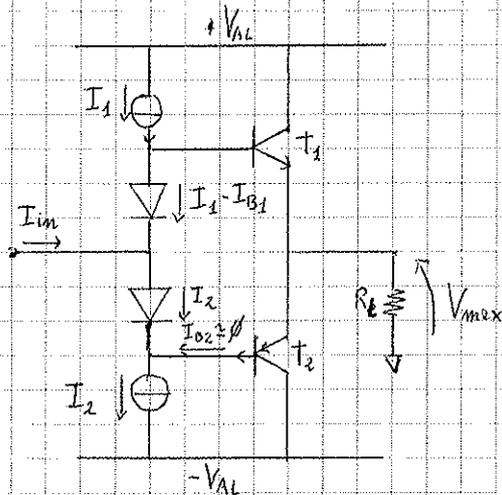
- Ho migliorato di un fattore 3 il rendimento rispetto ad un amplificatore di classe A;
- Dall'alimentazione viene prelevata potenza solo quando serve.

Tuttavia, abbiamo un "piccolo" problema: nel circuito reale, emendiamo V_{BE} come « tensione di soglia », c'è la distorsione da crossover. Lo risolveremo con l'introduzione della classe AB.

Per fare qualcosa di più vicino al caso ideale, possiamo mettere due diodi al posto delle batterie, in quanto V_D può essere molto simile a V_{BE} .

Inoltre dobbiamo aggiungere un circuito di polarizzazione ai transistor poiché i diodi permettono il passaggio di corrente solo in un verso: mettiamo un generatore di corrente (per adesso non ci preoccupiamo di come realizzarli)

▀ Polarizzazione con i diodi



Qual è la massima corrente possibile?

$$\text{Cerchiamo } I_{max} = \frac{V_{max}}{R_L}$$

$$I_{B_{max}} = \frac{I_{max}}{\beta + 1}$$

↳ devo dimensionare I_1 (ed analogamente anche fatto anche per I_2) in modo tale

che $I_1 > I_{B_{max}}$, così che i diodi siano polarizzati.

Sappiamo per costruzione che per far funzionare bene ogni transistor, si ha un certo β_{min} ed un β_{max} [$\beta = h_{FE}$] per ogni valore di corrente. Ovviamente noi sceglieremo β_{min} per trovare i nostri parametri, perché, con $\beta = \beta_{min}$, I_B è proprio $\frac{I_{max}}{\beta_{min} + 1} = I_{B_{max}}$

Facciamo i conti con $V_{cc} = V_{max}$: T_1 è in conduzione, mentre T_2 no $\rightarrow I_{B_2} \approx 0$

Definiamo I_{in} come:

$$I_{in} = I_2 - I_1 + I_{B_1} \quad (\text{corrente d'ingresso})$$

Normalmente T_1 e T_2 sono uguali [in realtà il primo è npn, il secondo è pnp, quindi si parlerebbe di coppia complementare (o matchad)]. $\Rightarrow I_1 = I_2$, $\beta_1 = \beta_{min}$

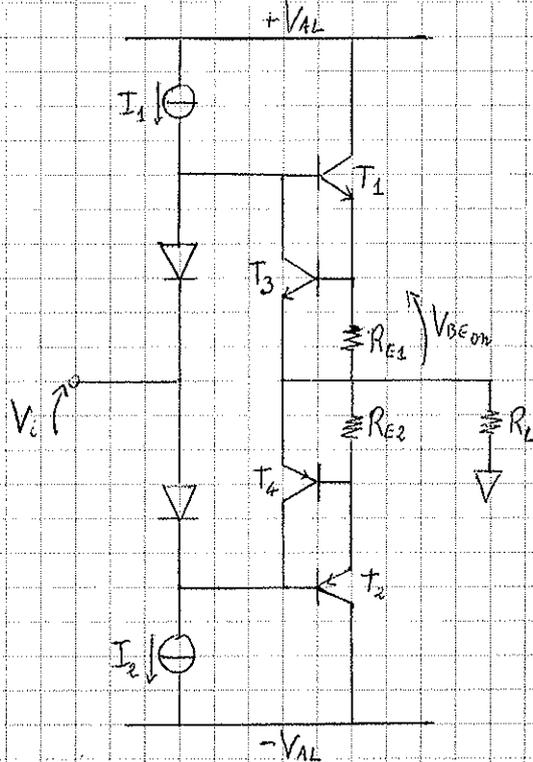
$$\Rightarrow I_{in} = I_{B_1}$$

Dobbiamo fare in modo che i diodi siano alla stessa temperatura di giunzione dei BJTs. Se è un circuito integrato, non c'è problema poiché grazie alla piccola distanza (25 micron) ed alle proprietà conduttive del silicio non vi è una differenza di temperatura. Ma se sono esterni, vi sarà un gradiente e quindi anche le correnti possono essere diverse: 5A in

Inoltre, la R_{E1} può servire da protezione nel caso in cui ho il carico cortocircuitato a massa. Dobbiamo quindi trovare un valore ideale di R_{E1} (spesso non accade) per prevenire entrambi i fenomeni.

A volte questo problema non ha soluzione, ma noi decidiamo di metterle comunque! Ci basta aggiungere un altro transistor per parte, così:

[in realtà, ci sono problemi di interazione del circuito, ma li ignoriamo]



Se la tensione su R_{E1} è maggiore di V_{BEon} del transistor $T3$, questo entra in conduzione, assorbe una piccola corrente di base che, moltiplicata per β , diventa grande. \Rightarrow viene assorbita un po' di I_{B1} , che di conseguenza è come se bloccasse $T1$.

Perciò, se R_{E1} fosse piccola, potremmo limitare la massima corrente d'uscita dell'amplificatore senza avere una grossa riaccaduta ai suoi capi, e senza limitare quindi la dinamica d'uscita del circuito.

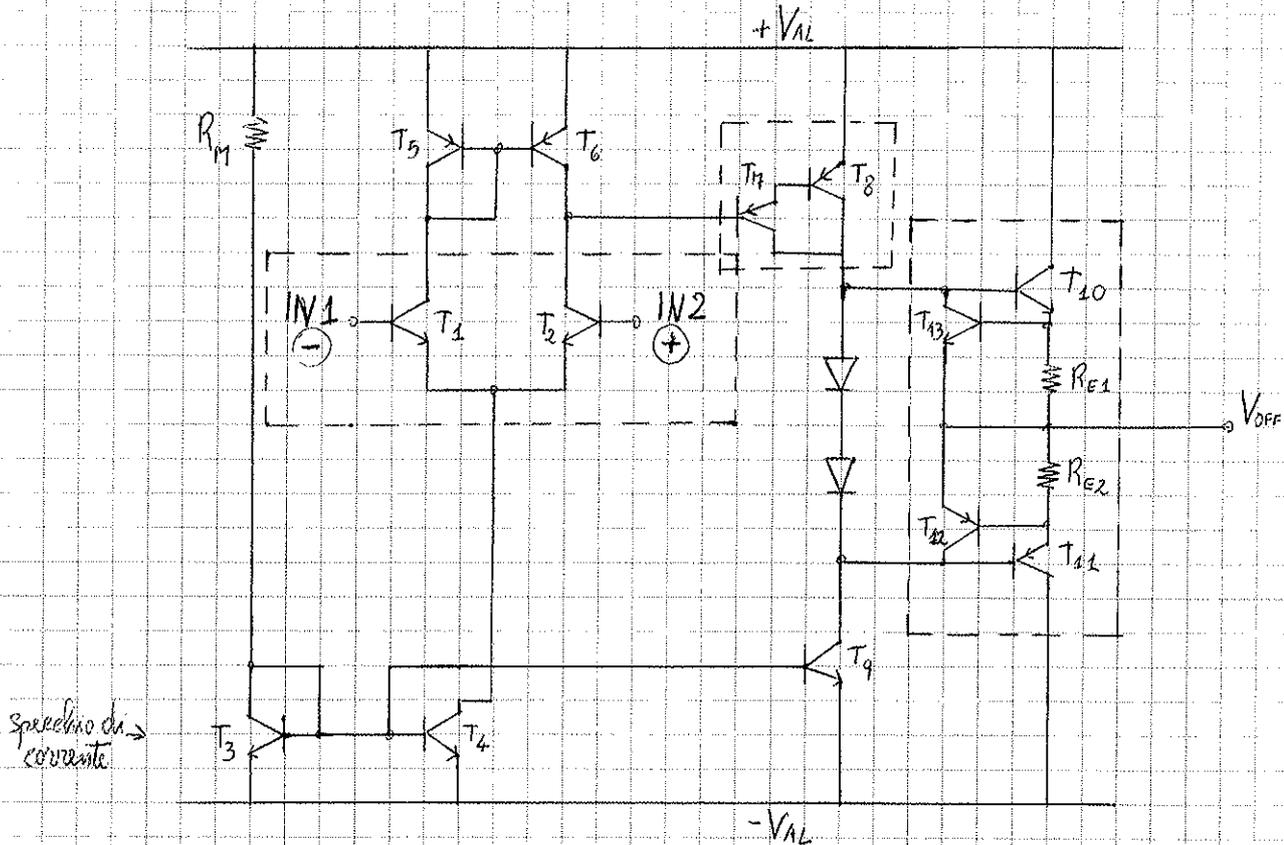
Se chiamiamo I_{Lmax} la massima corrente che vogliamo sul carico, allora:

$$I_{Lmax} = \frac{V_{Lmax}}{R_L}$$

Se adesso volessimo incrementare I_{Lmax} , ad esempio con $I'_{Lmax} = I_{Lmax} \cdot 1,3$, dovremmo fare comunque in modo che prima di $I_{Lmax} \cdot 1,29$ non funzioni $T3$. Poi, se ad esempio I_{B1} supera del 30% la I_{Lmax} , $T3$ si accende ed interviene. Ma c'è un problema: questo meccanismo deve funzionare per ogni temperatura.

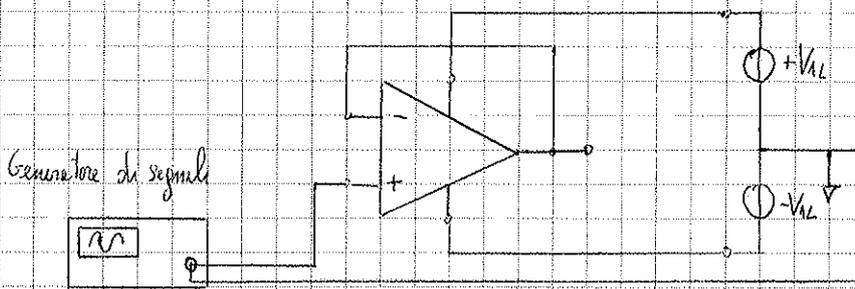
Devo dimensionare R_{E1} affinché qualunque sia la temperatura ambiente, $T3$ si accenda quando vogliamo noi: $T1$ deve essere progettato appositamente per il valore massimo possibile di temperatura ambiente per sicurezza.

Modello di amplificatore operazionale



Nota: non c'è il piedino di massa, lo "0 Volt" di tutto il sistema deve essere collegato insieme!

Nota: avremo in linea generale un circuito del genere [prendiamo un voltage follower]



Prendiamo ad esempio $V_{AL} = 15V$: sono misurate rispetto allo "massa" (è una definizione impropria).

L'ingresso dell'amplificatore è collegato al generatore di segnali tramite un cavo coassiale, costituito da un'anima, che porta il segnale, e da una calza, che porta il riferimento ancora lo 0 Volt. Se non colleghiamo l'uscita del generatore di segnali allo 0V, esso non funzionerebbe perché, in realtà, è un generatore di tensione, o più precisamente di "differenze di potenziale", come ad esempio i 15V da V_{AL} .

Il problema è che vi è "comunicazione" tra i vari strumenti, per via del loro chassis o altro.

V_{off} è quindi la tensione che devo applicare per avere uscita nulla. I costruttori danno direttamente i parametri I_{Bias} , V_{off} e I_{off} . Per modellare un amplificatore operazionale reale facciamo quindi quello ideale con 3 generatori, due di corrente e gli ingressi ed uno di tensione in serie agli ingressi. Sono parametri in continua, ma ciò non vuole dire che siano costanti! Ad esempio, dipendono dalla Temperatura di set-point.

DERIVE TERMICHE: fenomeno che si ha in quanto i parametri dipendono dalla Temperatura.

Esistono altri tipi di derive, come ad esempio quelle dipendenti dall'invecchiamento del circuito.

• Dinamica di uscita

T_{10} e T_{11} non possono avere tensione di base superiore a $+V_{AL}$, ed in ogni caso non arriveranno mai a V_{AL} per le varie cadute di tensione (qualche V_{BE}) lungo il cammino.

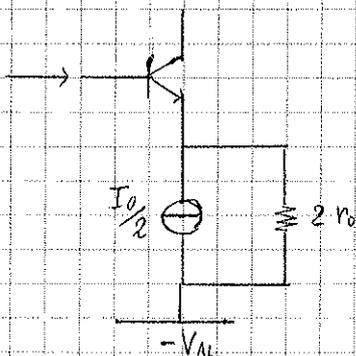
L'uscita non è simmetrica, anche se di poco, infatti la base di T_{11} è collegata a T_3 , che vuole, anch'esso, una sua tensione V_{BE} → abbiamo circa $V_{AL} - 2V_{BE}$ e dunque la tensione ha un limite inferiore un po' più basso di quanto sia quello superiore.

Riassumendo, gli amplificatori operazionali "normali" hanno una dinamica d'uscita che è in un intervallo un po' più stretto rispetto a quello delle tensioni di alimentazione.

Ci sono altri circuiti che permettono di avere delle dinamiche di uscita più ampie.

Abbiamo visto che l'impedenza di stadio differenziale è l'impedenza che c'è tra gli ingressi, ma andando a considerare il modello di piccolo segnale, è $\approx 2r_{\pi}$.

Impedenza di ingresso di modo comune:



$$Z_{in} = 2r_{\pi} \cdot (1 + \beta)$$

vorremmo che non fosse troppo elevata. facciamola trascurabile ($\leq \frac{1}{10}$) rispetto ai 5mA.

→ manteniamo $I_F < 0.5 \text{ mA}$

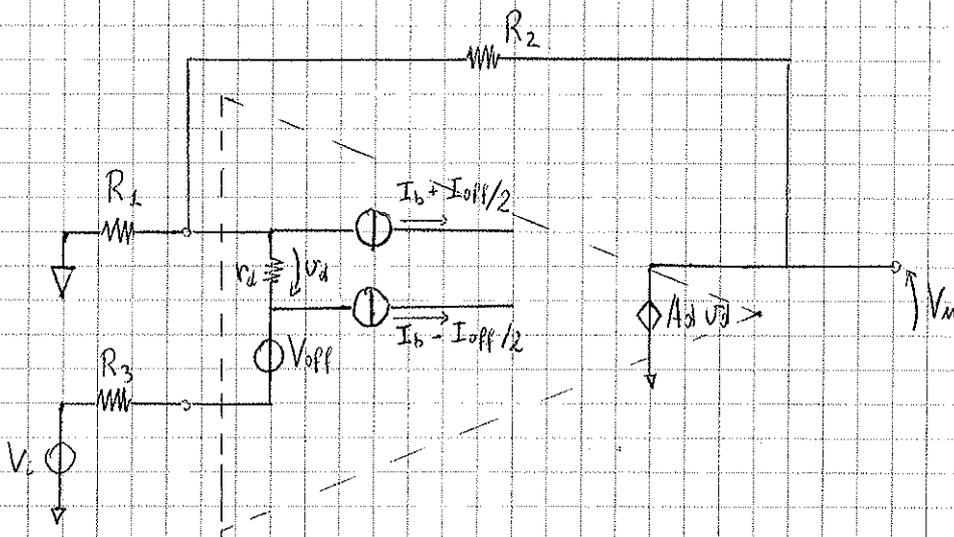
$I_F + I_L < 3 \text{ mA}$ → abbiamo un margine di 2 mA, che è accettabile anche andando a considerare le tolleranze.

Troviamo adesso R_1 ed R_2 ...

$I_F = \frac{V_u}{R_1 + R_2}$ ma $R_2 \gg R_1$ $\{ R_2 = 9 R_1 \}$ quindi consideriamo

$I_F \approx \frac{V_u}{R_2}$, da cui $R_2 > \frac{10 \text{ V}}{0.5 \text{ mA}} = 20 \text{ k}\Omega$; $R_1 < 2.2 \text{ k}\Omega$

Teniamo conto adesso dei parametri parassiti...



Usiamo la sovrapposizione degli effetti.

• V_{off}

È un amplificatore operazionale ideale → in r_{id} non c'è corrente e quindi $v_{id} = 0$

Dunque, $V_{u|V_{off}} = V_{off} \left(1 + \frac{R_2}{R_1} \right)$

• $I_+ = I_b - I_{off}/2$

In R_3 scorre $I_b - I_{off}/2$

$V_+ = -R_3 \left(I_b - I_{off}/2 \right)$ → $V_{u|I_+} = -R_3 \left(I_b - I_{off}/2 \right) \left(1 + \frac{R_2}{R_1} \right)$

13/10/2014

Risposta in frequenza di un amplificatore operazionale

Ogni stadio di amplificazione (per amplificatori elementari) ha un suo limite di funzionamento in termini di frequenza.

Ogni transistor ha associati dei capacitori; non andremo a vedere la natura di questi capacitori, né quale effetto capacitivo predomina sugli altri, ma associeremo un polo ad ogni stadio.

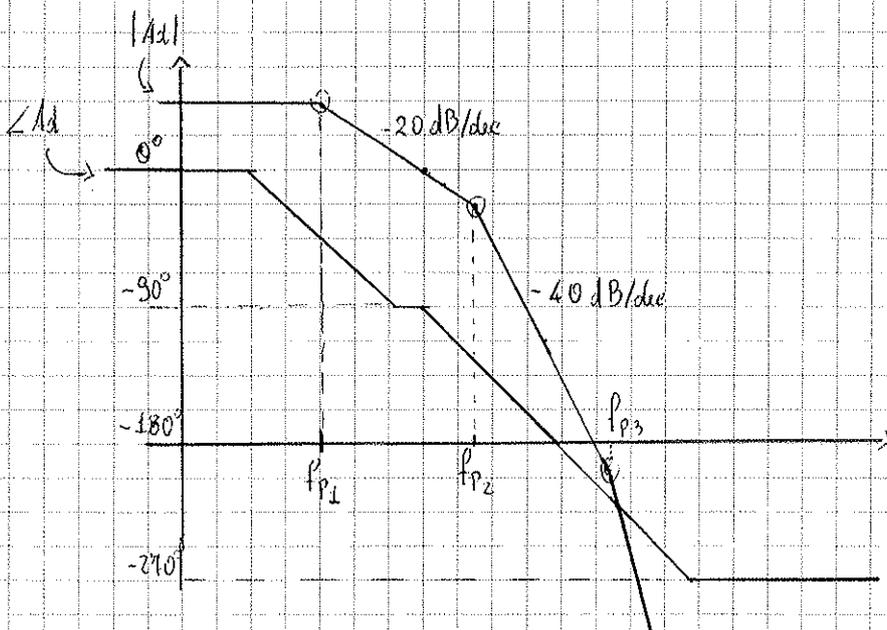
Per il bipolare, il modello in frequenza di un amplificatore operazionale sarà:



C_1 e C_2 sono "passabassi", mentre C_3 ci interessa poco, anche perché ha la maggiore banda passante.

Abbiamo 3 poli! (In realtà ci sarebbero, oltre ai poli, anche gli zeri, ma tutto sarebbe più complicato). Infatti, non modellizziamo gli zeri perché non siamo interessati a frequenze particolari, ma ci interessano i limiti delle frequenze.

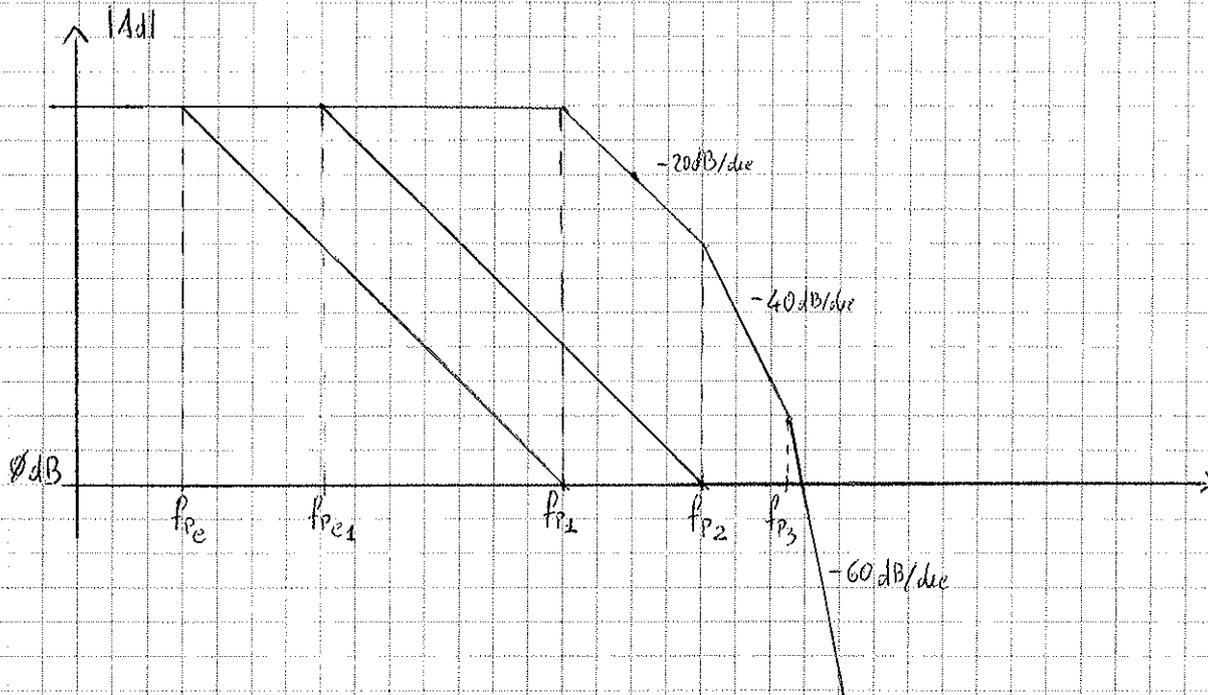
Disegniamo il diagramma di Bode (del modulo di A_d)...



Assumiamo che il primo polo, p_{p1} , sia quello associato allo stadio differenziale.

Quindi, dobbiamo trovare un'altra soluzione.

Ci serve un diagramma di Bode con un solo polo prima dell'attraversamento dell'asse a 0 dB , e che attraversi 0 dB in corrispondenza del secondo polo dell'amplificatore, perché così avremmo ancora un margine di fase di 45° del primo polo, e 45° del secondo \rightarrow abbiamo ancora 45° di margine di fase che è un valore accettabile.

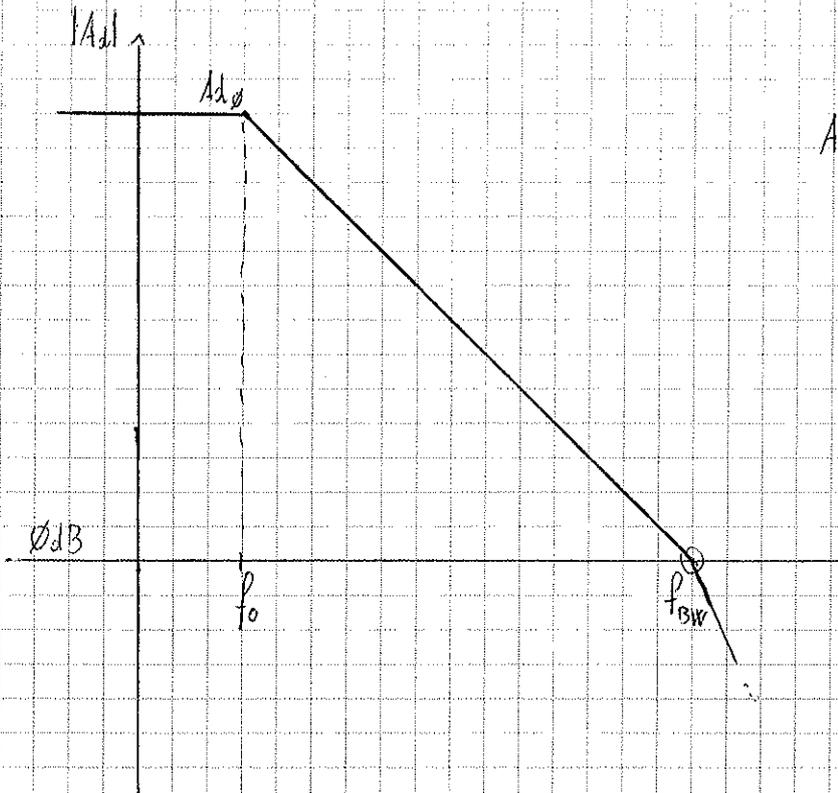


- [Se il circuito è integrato, possiamo solo aggiungere un ulteriore polo a frequenza molto bassa sull'uscita (filtro passabasso), facendo in modo che il secondo polo si trovi a 0 dB .]
- Procedimento: tiriamo la linea fino ad incontrare gli 0 dB del primo polo, e dal punto che troviamo, torniamo indietro a -20 dB/dec finché non incontriamo il diagramma di Bode originario. La frequenza cercata è quella corrispondente a quest'ultimo punto di intersezione. Da notare è di quanto si è ridotta la banda passante! Queste frequenze si chiamano "di compensazione".
- Oppure, possiamo aggiungere un condensatore in parallelo alla fine del primo stadio, abbastanza grande (μF), obbligatoriamente dall'esterno anche se scomodo.



Partendo dal secondo polo, tiriamo la linea a -20 dB/dec e, andando a vedere la nuova intersezione, si trova il nuovo polo!

☛ Vogliamo capire qual è la banda passante



$$A_d(jf) = \frac{A_{d0}}{1 + jf/f_0}$$

Vogliamo trovare la banda passante per un amplificatore reazionato con rate β (non invertente)

$$A_v = \left(\frac{1}{\beta}\right) \cdot \frac{1}{1 + 1/f} \quad \text{altrimenti} \quad \left(\frac{\beta-1}{\beta}\right) \cdot \frac{1}{1 + 1/f}$$

↖ configurazione invertente

↖ è la stessa, ed è ciò che ci interessa

$$\rightarrow A_v = \frac{1}{\beta} \cdot \frac{1}{1 + \frac{1}{A_{d0} \cdot \beta}} = \frac{1}{\beta} \cdot \frac{A_{d0} \cdot \beta}{A_{d0} \cdot \beta \left(1 + \frac{1}{A_{d0} \cdot \beta} + \frac{jf}{A_{d0} \cdot \beta}\right)} \approx \frac{1}{\beta} \cdot \frac{1}{1 + \frac{jf}{A_{d0} \cdot \beta \cdot f_0}}$$

in fatti, essendo normalmente $A_{d0} \cdot \beta \gg 1 \rightarrow \frac{1}{A_{d0} \cdot \beta} \ll 1$

Chiamiamo $f_{BW} = A_{d0} \cdot f_0$, ovvero la frequenza corrispondente all'incrocio delle caratteristiche di $|A_d|$ con l'asse a 0 dB, sul diagramma di Bode.

Quindi, la frequenza di taglio a -3dB (f_T) è:

$$f_T = f_{BW} \cdot \beta$$

di C_e .

La massima corrente disponibile a sinistra di C_e è I_o (positiva o negativa): se usso questa per caricarla, la variazione di tensione per unità di tempo sarà:

$$\Delta V_{e_{max}} = \frac{I_o}{C_e} \cdot \Delta t = \Delta V_u$$

$$\Rightarrow \frac{\Delta V_u}{\Delta t_{max}} = \frac{I_o}{C_e}$$

$\frac{I_o}{C_e} \left[\frac{V}{secondi} \right]$ è chiamato SLEW RATE (SR).

Per definizione, è la massima velocità di variazione del segnale d'uscita dell'amplificatore.

Lo slew rate dipende dalla capacità: $C_e \uparrow \Rightarrow SR \downarrow$

È un altro motivo per mettere la capacità integrata, essendo più piccole!

Se prendiamo un'uscita sinusoidale $V_u(t) = V_{PK} \sin(\omega t)$, si ha che:

$$\left. \frac{\partial V_u}{\partial t} \right|_{max} = \omega V_{PK} \cos(\omega t) \Big|_{max} = \omega V_{PK} \quad \rightarrow \text{lo slew rate dipende dall'ampiezza e dalle frequenze!}$$

• Esempio 1

Supponiamo di leggere sul datasheet che lo slew rate sia di $0.5 \text{ V}/\mu\text{s}$ e di avere $V_{PK} = 10\text{V}$

$$SR_{segnale} = 10V \cdot \omega$$

$$\text{facciamo } 10V \cdot \omega < 0.5 \text{ V}/\mu\text{s} \Rightarrow \omega < \frac{0.5}{10} \left[\frac{1}{\mu\text{s}} \right] = 50 \text{ [kHz]}$$

• Esempio 2 [TL082]

$$SR = 13 \text{ V}/\mu\text{s} \quad \omega = 400 \text{ kHz} \cdot 2\pi \quad V_{PK} = ? \quad \text{Inoltre, } f_{BW} = 4 \text{ MHz} \quad \text{e } \beta = 1$$

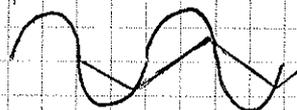
$$\omega \cdot V_{PK} < 13 \text{ V}/\mu\text{s} \quad ; \quad V_{PK} < \frac{13 \text{ V}}{0.4 \cdot 2\pi} = 5.17 \text{ V}$$

Lo voltage follower

Siamo ad $\frac{1}{10}$ della frequenza massima, infatti $f_T = 4 \text{ MHz} \cdot 1 = 4 \text{ MHz}$, ma V_{PK} è solo 5.17 V .

Per frequenze superiori, non avremo più una sinusoidale, ma diventerà un'onda triangolare!

L'amplificatore non ce la fa e "regura" il segnale ed andrà in limitazione di segnale.



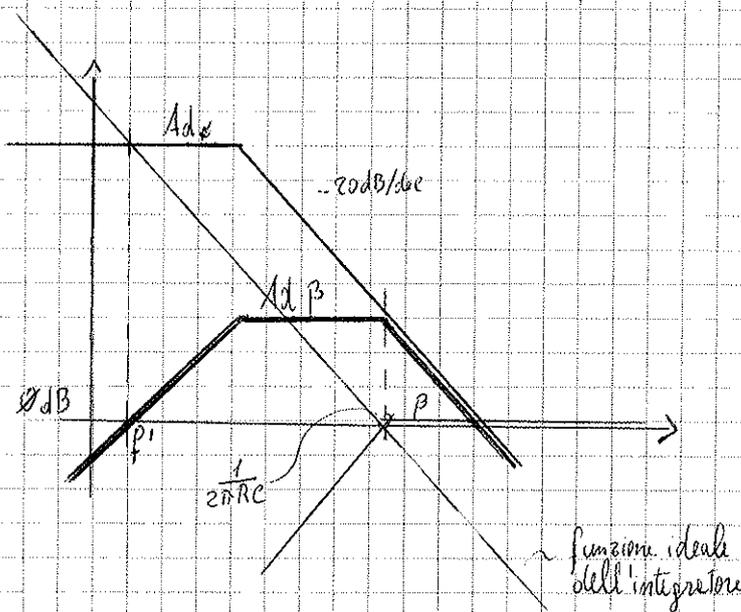
Anche se metto $V_i = 0$, in uscita non avrò $V_u = 0$, ma un valore che varia a seconda della tensione di offset.

Nello specifico, se $V_i = 0$ troviamo $V_u = \text{costante}$ (di integrazione) \rightarrow ma questo non succede perché ci sono gli offset.

Supponendo di risolvere il problema delle continue, possiamo almeno vedere se il circuito è stabile... (β cambia con la frequenza, in modulo e fase)

$$\beta = \frac{Z_1}{Z_1 + Z_2} = \frac{R}{R + \frac{1}{sC}} = \frac{sRC}{1 + sRC}$$

Per la stabilità, dobbiamo studiare il guadagno d'anello e quindi il diagramma di $A_d \cdot \beta$



Ho uno zero all'origine, all'origine ed un polo alla "frequenza di guadagno unitario" $f_p = \frac{1}{2\pi RC}$ ed è la stessa frequenza del polo della rete di reazione! Da questa frequenza in poi, il guadagno sarà lo stesso di A_d e quindi il grafico di $A_d \cdot \beta$ sarà sovrapposto. A questa frequenza succede che devo sommare la linea di A_d che sta scendendo con pendenza -20 dB/dec con una che sta salendo con pendenza $+20 \text{ dB/dec}$ \rightarrow sarà costante fin dove A_d decresce.

Per le alte frequenze, il guadagno d'anello non è modificato dal β \rightarrow ha la stessa stabilità del corrispondente voltage follower.

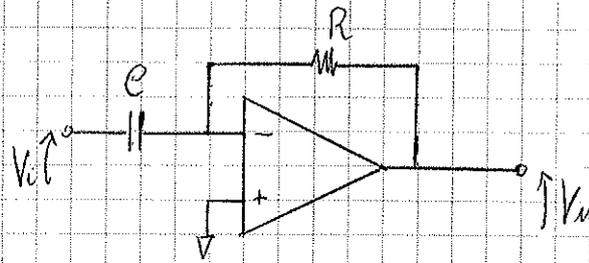
A frequenze basse invece il comportamento sarà diverso da quello di un integratore. Peraltro, in continua un integratore dovrebbe avere guadagno ∞ .

Per $f > \frac{1}{2\pi RC}$ ha lo stesso andamento di un integratore, ma ovviamente per f basse è un amplificatore normale, che amplifica di $-\frac{R_2}{R_1}$.

Rispetto ad un filtro passivo, c'è il vantaggio che ha guadagno > 1 , e poi l'impedenza d'uscita è praticamente nulla e quindi se cerchiamo l'uscita del filtro passivo, non avremo influenza sulla sua funzione di trasferimento a parte del carico.

⇒ se l'amplificatore con cui viene fatto è stabile, lo sarà anche l'integratore!

■ Possiamo mettere un condensatore al posto di R_1 ?



$$\frac{V_u}{V_i} = -sRC$$

Nel dominio di Laplace, moltiplicare per s equivale a derivare.

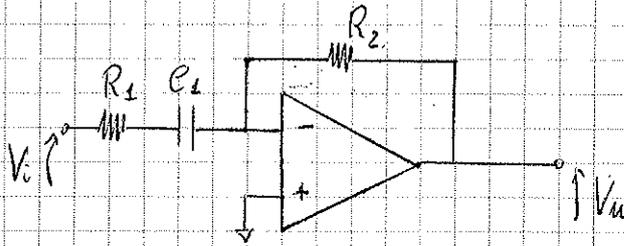
⇒ abbiamo fatto un DERIVATORE!

Ma il guadagno è proporzionale alla frequenza, ma non posso guadagnare ∞ .

↳ Anche qui ci sono dei limiti di funzionamento (per frequenze molto alte)

Se ad esempio manda un gradino in ingresso, l'uscita avrà un overshoot ovvero una serie di oscillazioni, che magari poi si smorzano riducendo l'instabilità.

A parte il problema delle alte frequenze, il derivatore è principalmente INSTABILE. Dobbiamo modificare il circuito in modo che faccia da derivatore solo in un ristretto intervallo di banda. Mettiamo quindi un condensatore in serie alle resistenze.



$$\frac{V_u}{V_i} = - \frac{Z_2}{Z_1}$$

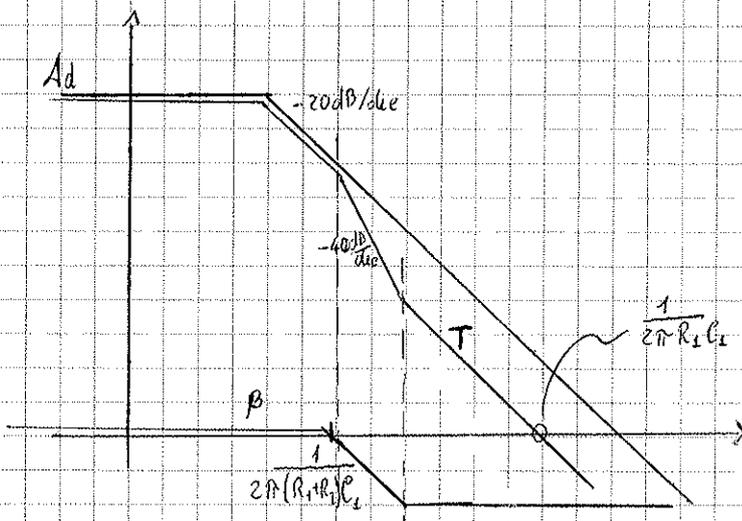
$$Z_1 = R_1 + \frac{1}{sC_1} = \frac{1 + sR_1C_1}{sC_1} \quad \Rightarrow \quad \frac{V_u}{V_i} = - \frac{Z_2}{Z_1} = \frac{-sR_2C_1}{1 + sR_1C_1}$$

Se facciamo il limite per $s \rightarrow +\infty$, $\frac{V_u}{V_i} = - \frac{R_2}{R_1} = A_v \rightarrow$ è realizzabile!

Il nuovo β sarà:

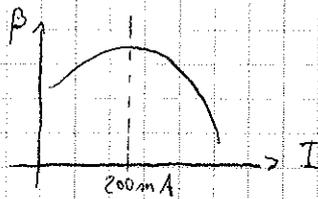
$$\beta = \frac{1 + sR_1C_1}{sC_1 \left(\frac{1 + sR_1C_1}{sC_1} + R_2 \right)} = \frac{1 + sR_1C_1}{1 + s(R_1 + R_2)C_1}$$

Se lo confrontiamo con quello precedente, adesso abbiamo anche uno zero, ed è a frequenze più alte del polo.



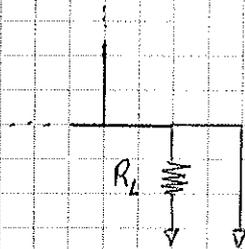
Ad $f = \frac{1}{2\pi R_1 C_1}$, $|T|$ ritorna a pendenza -20dB/dec e la fase ritorna a -30° a cause dello zero.

comportamento di β , che dal datasheet è:



→ prendiamo $\beta_{min} = 40$

Se c'è un cortocircuito sul carico, V_m non può superare gli ϕV .



Non sappiamo quale corrente può fluire nel sistema, e quindi neanche β_{min} .

Se lo prendiamo = 40, allora β_{max} sarà molto più grande.

Ma abbiamo messo le due R_E proprio per limitare le correnti: dimensioniamole.

Sul carico, $I_{max} = 200 \text{ mA}$, ma lo limitiamo ad un valore un po' maggiore per prendere un certo margine, a causa della tolleranza dei valori. Inoltre la V_{BEon} di T_3 non è costante, anzi varia con la temperatura. Si deve imporre che $R_E \cdot I_{L,max} = V_{BE_{T_3}} = V_{BEon}$, da cui:

$$I_{L,max} = \frac{V_{BEon}}{R_E}$$

Prendiamo $I_{max} = 300 \text{ mA}$ anche se sono troppi (220 mA già andrebbero bene)

$$V_{CE,max} = 15 \text{ V} \quad \rightarrow \quad P_{D,max} = 15 \text{ V} \cdot 300 \text{ mA} = 4.5 \text{ W}$$

Sul datasheet abbiamo visto che per $P_D > 2 \text{ W}$ c'è bisogno di un DISSIPATORE, che dobbiamo includere.

V_{BEon} è minima quando la temperatura è più alta possibile, infatti:

$$V_{BEon}(50^\circ\text{C}) = V_{BEon}(25^\circ\text{C}) - 2,5 \text{ mV} \times \Delta T$$

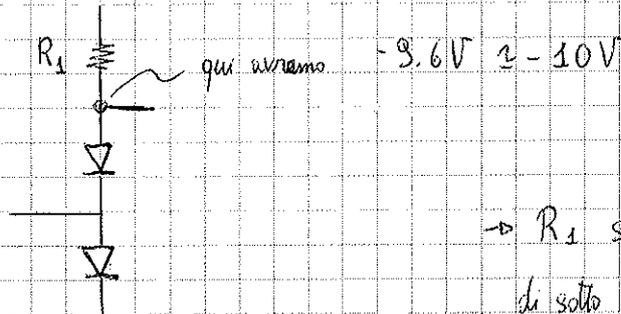
$\Delta T = 25^\circ\text{C}$ approssimativamente

$$\Rightarrow V_{BEon,min} = V_{BEon}(50^\circ\text{C}) \approx 0,5 \text{ V}$$

15/10/2014

Abbiamo detto che avevamo bisogno di 5 mA sulla base di T_1 , e che su R_1 , quando $V_u = V_{u_{max}}$, cedono 4 V . Avevamo anche deciso di dare correnti in più in modo da polarizzare correttamente i diodi, per un totale di $I_1 = 6\text{ mA}$.

Quando $V_u = V_{u_{min}} = -10\text{ V}$ sul cerchio ($R_2 = 50\ \Omega$), avrò -11 V "prima di R_2 ".
Ma quindi i diodi faranno cadere 0.7 V ciascuno.



$\rightarrow R_1$ si trova ad avere $+V_{CC} = +15\text{ V}$ di sopra e -10 V di sotto \rightarrow su di esso cadono $\approx 25\text{ V}$

$$\Rightarrow I_{R_1} = \frac{25\text{ V}}{560\ \Omega} = 44.6\text{ mA}$$

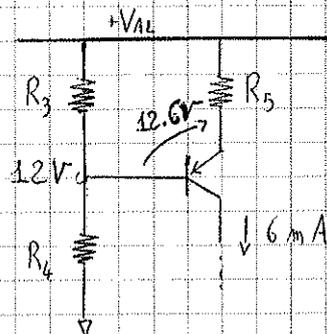
1 mA va verso i diodi, ed il resto sull' amplificatore, ma per questa corrente non va bene l' amplificatore scelto! Il circuito così non funziona.

Se avessimo avuto dei generatori di corrente ideali, avrebbe funzionato ragionevolmente.

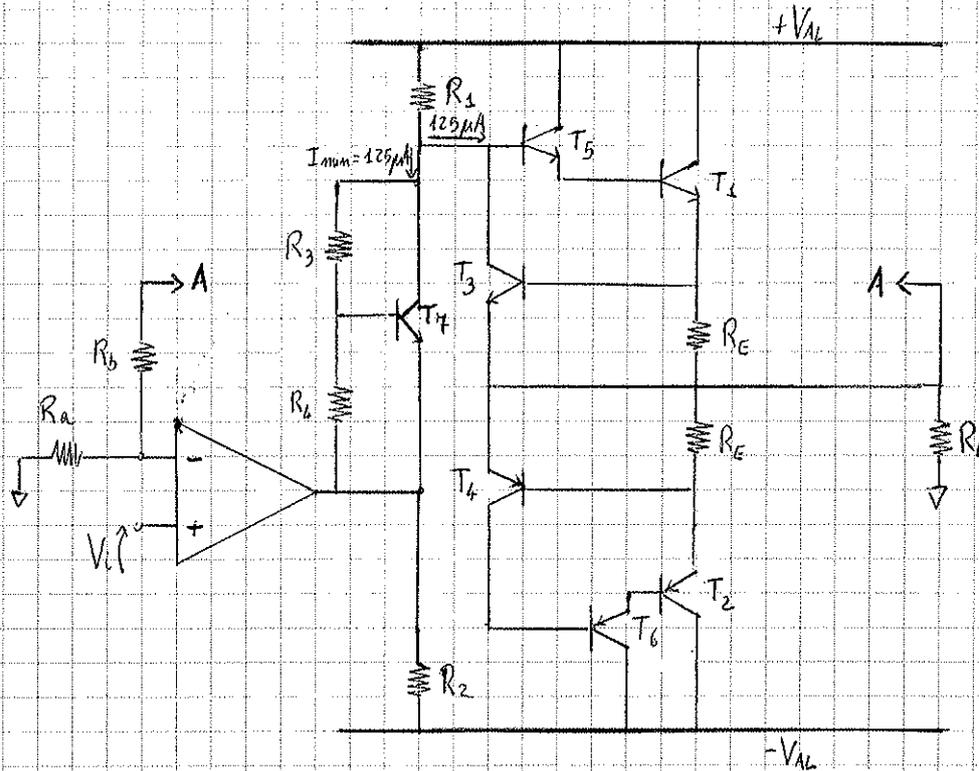
Con i generatori di corrente, l' amplificatore avrebbe dovuto fornire I_B .

Sappiamo che $I_{B_{max}} = 5\text{ mA}$, che è anche la corrente massima che riesce a fornire l' LM741 \rightarrow saremmo esattamente al limite del funzionamento se avessimo dei generatori di corrente ideali. Non è il caso di usare gli specchi di corrente perché non stiamo facendo un circuito a componenti discreti. Come lo facciamo allora?

Una soluzione è usare un pnp in configurazione self-bias.



Otteniamo quindi questa nuova configurazione:



T_5 e T_6 non saranno TIP31 perché dovranno sostenere al massimo 5 mA, perciò ne mettiamo di più piccoli (\rightarrow meno costosi, con guadagno più alto).

Sulla base di T_5 , deve essere:

$$I_{B5 \max} = \frac{5 \text{ mA}}{\beta_{T5 \max}} = \frac{5 \text{ mA}}{40} = 0.125 \mu\text{A}$$

\uparrow prendiamo lo stesso $\beta_{T5 \min} = 40$

Dobbiamo dimensionare R_3 ed R_4 , su cui esistono $V_{BE} \times \left(1 + \frac{R_3}{R_4}\right)$ e vogliamo che sia $\pm 4 V_{BE}$, guardando la topologie del circuito.

$$\cancel{V_{BE} \times \left(1 + \frac{R_3}{R_4}\right)} = 4 V_{BE} \quad ; \quad \frac{R_3}{R_4} = 3 \quad \rightarrow \quad R_3 = 3 R_4$$

Quante corrente facciamo passare in T_7 ? Trascuriamo le correnti di base...

Va da un minimo di $125 \mu\text{A}$ a $250 \mu\text{A}$ (quando T_5 è spento) \rightarrow prendiamo I_{\min}

Quali saranno le correnti che scorreranno su R_3 e su R_4 ? E' lo stesso se trascuriamo la corrente di base. Diciamo che $50 \mu\text{A}$ (perché deve essere più piccolo di $125 \mu\text{A}$) vanno su

ne le derivate e poniamo uguale a 0.

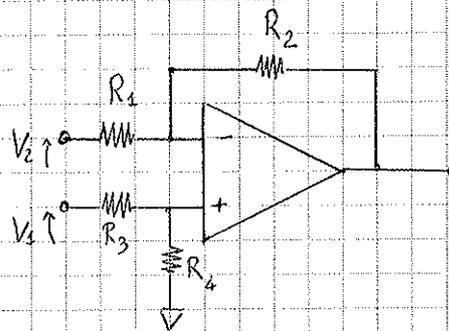
$$\frac{V_{AL}}{R_L} - \frac{2V_L}{R_L} = 0 \rightarrow V_L = \frac{V_{AL}}{2}$$

Quando $V_L = 7,5 V$ sul carico, $P_D = P_{Dmax}$!

$$P_{Dmax} = (V_{AL} - V_L) \cdot \frac{V_L}{R_L} = \frac{V_{AL}^2}{4R_L} = \frac{15^2}{200} W = 1,125 W$$

Amplificatore differenziale

→ amplifica le differenze!

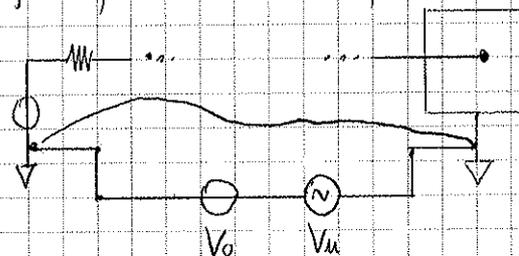


Ragioniamo prima sul generatore di segnali...

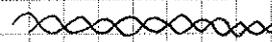


Non sempre le tensioni di riferimento corrispondono! Ciò è dovuto a molti fattori, come il rumore. Pensiamolo come equivalente Thevenin.

Introduciamo un altro filo per evitare tensioni parassite..



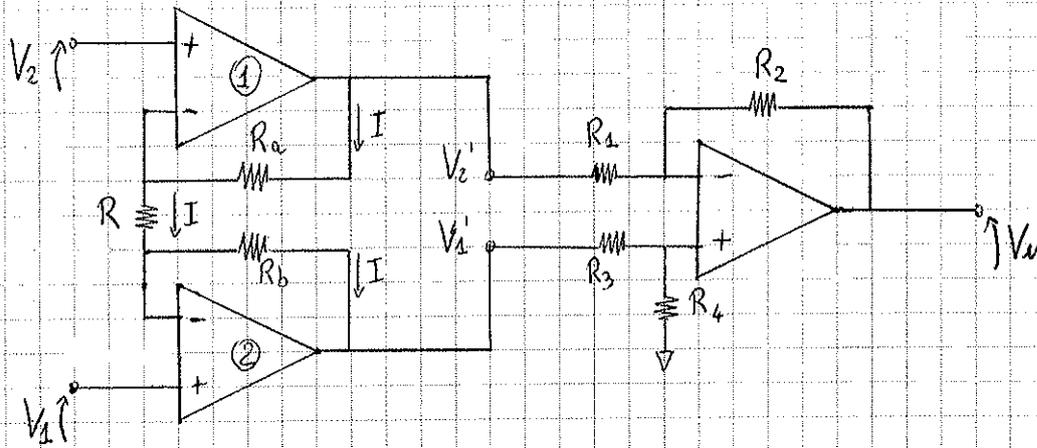
Spesso, al posto dei fili vengono usati anche doppini ma bisogna prestare attenzione a non creare antenne.



• Amplificatore di strumentazione

(ce ne sono altre configurazioni)

Questa versione ha CMRR elevatissimo e guadagno variabile con estrema semplicità.



Facciamone le analisi come se fossero amplificatori operazionali ideali: nessuna corrente nei morsetti di ingresso.

$$I = \frac{(V_2 - V_1)}{R}$$

In ingresso avremo che:

$$V_2' - V_1' = \frac{V_2 - V_1}{R} \cdot (R + R_a + R_b)$$

Da notare che le differenze $(V_2' - V_1')$, fissate le resistenze, dipende solo dalla differenza $(V_2 - V_1)$!

Invece, per l'uscita:

$$V_u = \frac{V_2 - V_1}{R} \cdot (R + R_a + R_b) \cdot \frac{R_2}{R_1}$$

↳ Guadagno dell'amplificatore operazionale (invertente)
 Il segno "-" è nella differenza $V_2 - V_1$.

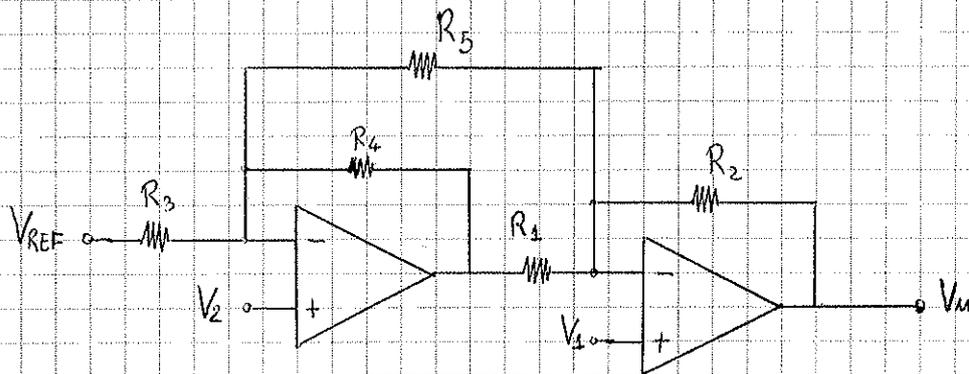
- Sostanzialmente, anche se cambio R, l'amplificatore rimane differenziale.
- Il valore di amplificazione dipende anche da un singolo componente.
- Vengono portati sull'uscita i due terminali ai capi di R, in modo da mettere altre

tra l'uscita dell'amplificatore e l'ingresso, ma avendo R_2 integrate nel sistema, questo non potremmo farlo se non portando il terminale di R_2 a disposizione dell'utente.

Il voltage follower serve perché potremmo di nuovo avere problemi dovuti all'impedenza del carico \rightarrow vorremmo poter modificare R_2 .

Gli amplificatori da strumentazione hanno una rete di reazione interna e sono costruiti a volte con, altre volte con schemi equivalenti che comunque garantiscono Z_{in} uguale sui due ingressi e guadagno il più possibile solamente di tipo differenziale (e quindi con un EMRR molto elevato).

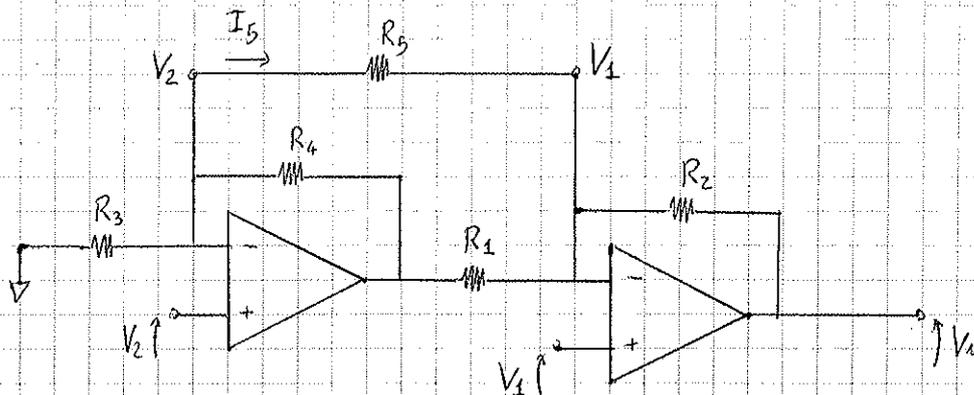
- Amplificatore da strumentazione con solamente due amplificatori



V_1 e V_2 entrano sui morsetti \oplus , dunque non abbiamo problemi di impedenze di ingresso.

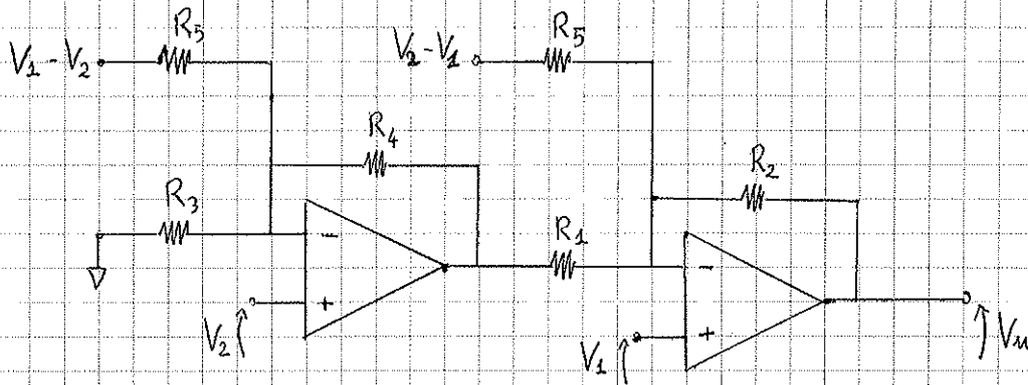
Dobbiamo trovare i valori di resistenza per renderlo differenziale!

Aggiungendo il ramo con R_5 , è possibile dimostrare che cambia solo il guadagno differenziale.



$$I_5 = \frac{V_2 - V_1}{R_5}$$

Passiamo ad un circuito equivalente, sovrapposendo la resistenza R_5 , in cui nei due nodi \ominus scorre la stessa corrente (entrante).



Usando nuovamente la sovrapposizione degli effetti, si ha che:

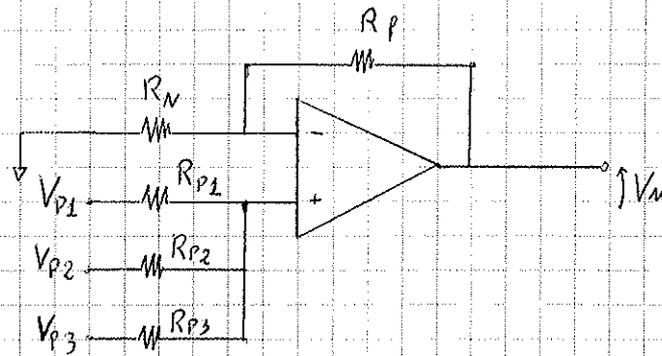
$$V_u = -(V_2 - V_1) \cdot \frac{R_2}{R_5} + (V_1 - V_2) \cdot \frac{R_4}{R_5} \cdot \frac{R_2}{R_1} + \underbrace{(V_1 - V_2) \left(1 + \frac{R_2}{R_1} \right)}_{\text{la vecchia } V_u}$$

Facciamo la stessa ipotesi $\begin{cases} R_1 = R_4 \\ R_2 = R_3 \end{cases}$ si ottiene:

$$V_u = (V_1 - V_2) \left[1 + \frac{R_2}{R_1} + 2 \frac{R_2}{R_5} \right]$$

↳ grazie a questo termine, migliora il guadagno!

■ Sommatore non invertente



Usiamo nuovamente la sovrapposizione degli effetti per trovare il guadagno.

$$\frac{V_u}{V_{P1}} = V_{P1} \cdot \frac{R_{P2} \parallel R_{P3}}{R_{P1} + R_{P2} \parallel R_{P3}} \cdot \left(1 + \frac{R_P}{R_N}\right) \rightarrow \text{è un partitore!}$$

I vari ingressi interagiscono tra di loro, perché il guadagno relativo ad un ingresso dipende anche dagli altri.

Riscriviamo il guadagno in modo diverso...

$$R_P = R_{P1} \parallel R_{P2} \parallel R_{P3}$$

avendo poi $A_N = G_N \cdot R_N = \sum_{j=1}^n A_{N_j}$ si ottiene che:

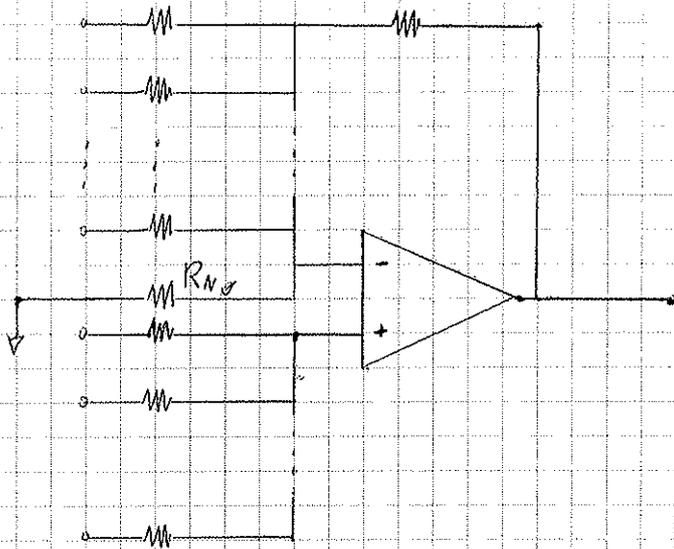
$$\frac{V_u}{V_{P1}} = V_{P1} \cdot \frac{R_P}{R_{P1}} \cdot (A_N + 1)$$

$$\frac{V_u}{V_{P2}} = V_{P2} \cdot \frac{R_P}{R_{P2}} \cdot (A_N + 1)$$

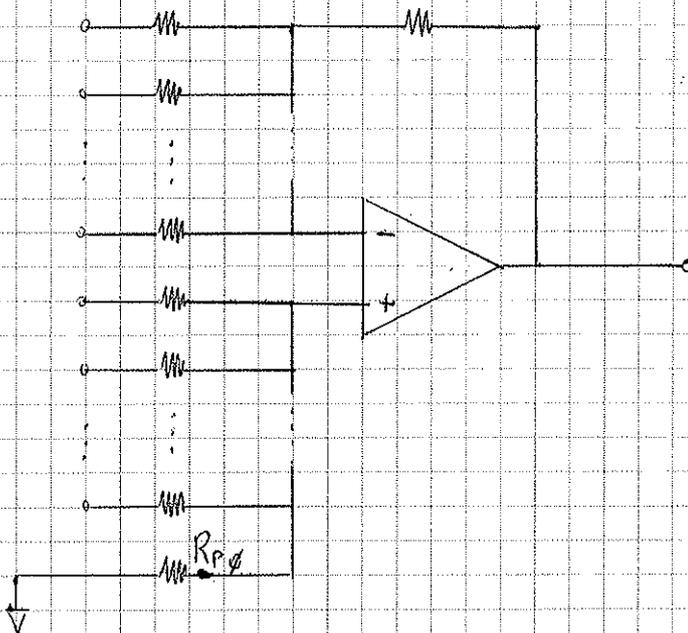
$$\frac{V_u}{V_{P3}} = V_{P3} \cdot \frac{R_P}{R_{P3}} \cdot (A_N + 1)$$

$$\rightarrow V_u = V_{P1} \cdot \frac{R_P}{R_{P1}} (A_N + 1) + V_{P2} \cdot \frac{R_P}{R_{P2}} (A_N + 1) + V_{P3} \cdot \frac{R_P}{R_{P3}} (A_N + 1)$$

- Se $A_N < A_P - 1$, vuol dire che dobbiamo aumentare il "guadagno invertente"



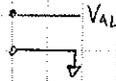
- Se $A_N > A_P - 1$, invece dobbiamo aumentare il "guadagno non invertente"



→ Fare sempre prima il calcolo di A_P ed A_N e confrontarli ←

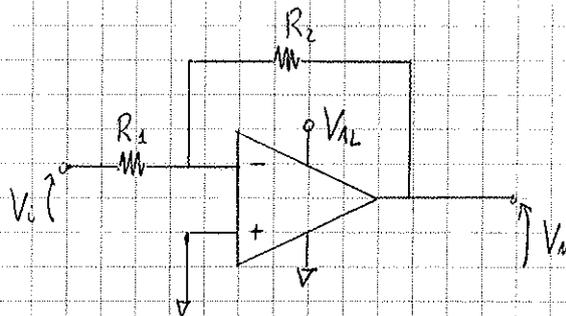
■ Sistemi ad alimentazione singola (single supply)

Non sempre è possibile avere una tensione di alimentazione duale, ad esempio una batteria con solamente due morsetti.



È comunque fattibile, ma dobbiamo stare attenti alle dinamiche.

Proviamo a fare un amplificatore invertente...



[Con \downarrow indichiamo $0V$]

Se su V_i ci fosse una tensione positiva, sull'uscita avremmo una V_u negativa, ma se l'amplificatore è alimentato tra $0V$ e $+V_{AL}$ (ad esempio $+4.5V$), come facciamo?

Inoltre ai due morsetti ci sono zero volt (il \ominus è a massa virtuale), quindi dobbiamo stare attenti a vedere se lo $0V$ fa parte delle dinamiche di ingresso. Se usiamo un operazionale studiato per alimentazioni singole a volte non ne fa parte ed a massa non funziona più il circuito.

Allora, ad esempio sommiamo al segnale una certa quantità di tensione in modo da avere l'uscita all'interno della dinamica dell'amplificatore operazionale, verificando che anche le dinamiche di ingresso vada bene.

Se avessimo bisogno di gestire una continua con un amplificatore invertente, non potremmo mettere il morsetto \oplus a $0V$ normalmente, dunque lo mettiamo ad una certa tensione di riferimento. Come la scegliamo?

Il nostro circuito diventa un sommatore generalizzato, infatti sommeremo il contributo della tensione di ingresso con quella della V_{ref} (che generalmente la deriviamo dalla tensione di alimentazione). Per fare in modo di rimanere nella dinamica di ingresso, dovremo mettere un

Filtri attivi

La differenza tra filtro attivo e passivo è che quello attivo, normalmente, si fa con un amplificatore operazionale ed altri componenti passivi in reazione, l'uscita ha il vantaggio di avere un'impedenza praticamente nulla e quindi la caratteristica del filtro attivo non viene modificata dal carico che colleghiamo \rightarrow non cambia la funzione di trasferimento. Inoltre non si usano le induttanze, che risultano particolarmente problematiche da impiegare. Nel dominio di Laplace sono in grado di realizzare $H(s)$ come rapporto di polinomi del tipo:

$$H(s) = \frac{N(s)}{D(s)}$$

Possiamo poi scrivere ogni polinomio come prodotto di altri polinomi del I o del II ordine (scomposizione):

$$H(s) = \frac{N_1}{D_1} \frac{N_2}{D_2} \dots$$

In questo modo, suddividiamo il problema in altri più semplici.

L'ordine del denominatore è l'ordine del filtro.

Con questo metodo, per fare un filtro qualsiasi dobbiamo saper sintetizzare solo filtri del I e del II ordine.

Inoltre, saremo in grado di fare filtri del III ordine senza induttori, ma solo con amplificatori, resistenze e capacità. Infatti gli induttori alle basse frequenze avrebbero valori molto alti, e quindi sarebbero ingombranti per peso e dimensioni.

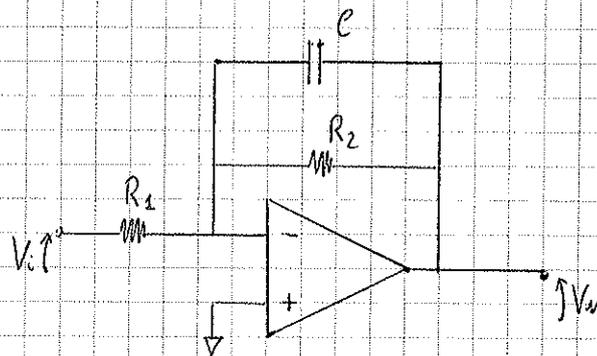
- **FILTRO PASSATUTTO** (o giratore di fase) : agiscono solamente sulla fase e non sul modulo.

■ Filtri del I ordine

"Veri" filtri del I ordine sono solo due, poi ci sarebbero anche il giratore di fase e tutte le combinazioni di questi.

- **PASSA BASSO DEL I ORDINE**

In realtà lo abbiamo già costruito, mettendo in parallelo di una resistenza e di una capacità in parallelo.



Si nota che è un filtro passabasso del I ordine calcolando la funzione di trasferimento H_{LP}

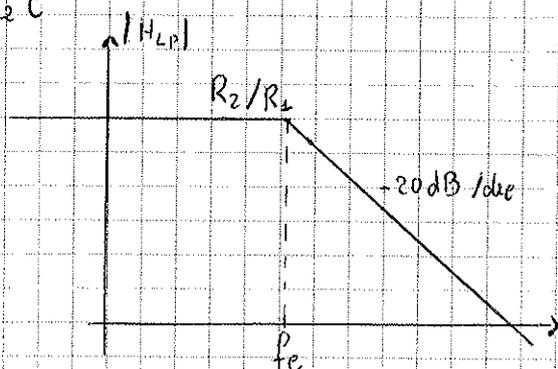
$$\frac{V_u}{V_i} = \frac{-Z_2}{Z_1} \quad \text{con } Z_2 = \frac{R_2}{1 + sCR_2} \quad \text{e } Z_1 = R_1$$

$$\rightarrow H_{LP} = \frac{V_u}{V_i} = - \frac{R_2}{R_1} \cdot \frac{1}{1 + sCR_2} \quad \leftarrow \text{è un polinomio del I ordine}$$

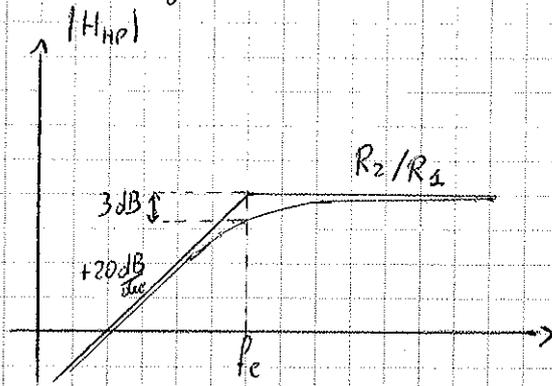
C'è un polo alla frequenza $f_c = \frac{1}{2\pi R_2 C}$

Tracciamo il diagramma di Bode...

Questo è il comportamento ideale!



Tracciamo il diagramma di Bode.



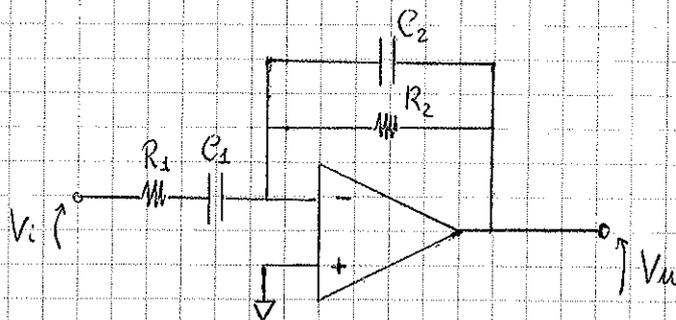
$$H(jf) = H_0 \cdot \frac{1}{1 + j f/f_0}$$

$$H_0 = \frac{R_2}{R_1}$$

• PASSABANDA DI I ORDINE

(è impropriamente detto del I ordine perché in realtà è del II)

È una composizione del passa alto e del passa basso.



$$\frac{V_u}{V_i} = \frac{-s R_2 C_1}{(s R_2 C_2 + 1)(s R_1 C_1 + 1)}$$

Può essere scomposto in due polinomi del I ordine (il denominatore ha radici reali)

Fattore di merito Q: vale al massimo 0.5 [definiremo dopo cos'è]

infatti le due radici sono coincidenti, in tutti gli altri casi $Q < 0.5$

Avendo al massimo $Q = 0.5$, è detto anche filtro a banda larga.

che $A_d = -1$ perché R_1 è cortocircuitato

$$A_d = -\frac{R_2}{R_2} = -1 \quad \text{"- voltage follower"}$$

Il guadagno in modulo è comunque unitario, ma sarà così per tutte le frequenze?
Facciamo i conti considerando i due percorsi separati.

$$V_{u1}^I = V_i \cdot \frac{1}{sR_1C + 1} \cdot \left(1 + \frac{R_2}{R_2}\right) \quad \text{sul morsetto } \oplus$$

$$V_{u1}^{II} = V_i \cdot \left(-\frac{R_2}{R_2}\right) \quad \text{sul morsetto } \ominus$$

$$\rightarrow V_u = V_{u1}^I + V_{u1}^{II} = V_i \left(\frac{2 - sR_1C - 1}{sR_1C} \right) = V_i \cdot \frac{1 - sR_1C}{1 + sR_1C}$$

Lo zero è nel semipiano di destra!

f_{zero} ed f_{polo} coincidono, quindi l'uscita è bilanciata e rimane piatta, ed il modulo vale 1.

Per quanto concerne il modulo, lo zero non fa distinzione se si trova nel semipiano di destra o di sinistra, per tutte le frequenze.

Per la fase invece, ha una rotazione totale negativa di 30° per lo zero a destra, più altri -90° per il polo $\Rightarrow -180^\circ$

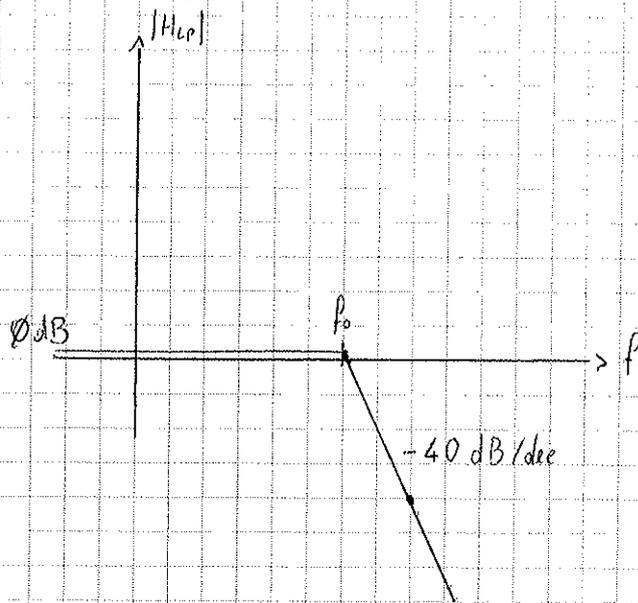
La fase incomincia a ruotare una decade prima del polo/zero. A $f_c = \frac{1}{2\pi R_1 C}$ abbiamo metà della rotazione complessiva (-90°), mentre una decade dopo siamo a -180° .

Quindi, passo di fase 0° a -180° in due decadi, centrate ad $f_c = \frac{1}{2\pi R_1 C}$, e da qui il nome "filtro rotatore di fase".

È chiamato "filtro passa tutto" perché il modulo è sempre unitario.

$$H(s, f) = \frac{1 - s/f_c}{1 + s/f_c}$$

Costruiamo un diagramma asintotico...



Cerchiamo ora di capire come influenza la Q.

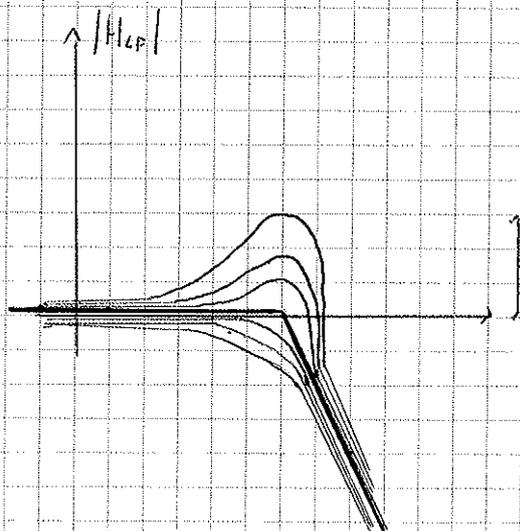
$$H(j\omega) \Big|_{\omega_0} = H(j\omega_0) = \frac{\omega_0^2}{-\omega_0^2 + \frac{j}{Q} \omega_0^2 + \omega_0^2} = \frac{Q}{j} = -jQ$$

$$\rightarrow |H(j\omega_0)| = |-jQ| = |Q| = Q \quad \text{poiché } Q > 0$$

Abbiamo scoperto che per $\omega = \omega_0$, il modulo di H_{LP} vale esattamente Q.

La frequenza $f = f_0$ è quella dove si incontrano gli asintoti \rightarrow abbiamo due classi di funzioni: una che sta sopra gli asintoti e l'altra che sta sotto.

A seconda del valore di Q, avremo situazioni di vario genere.



Le funzioni che stanno sopra gli asintoti hanno un picco!

La derivata della funzione si annulla per

$$Q = \frac{\sqrt{2}}{2}$$

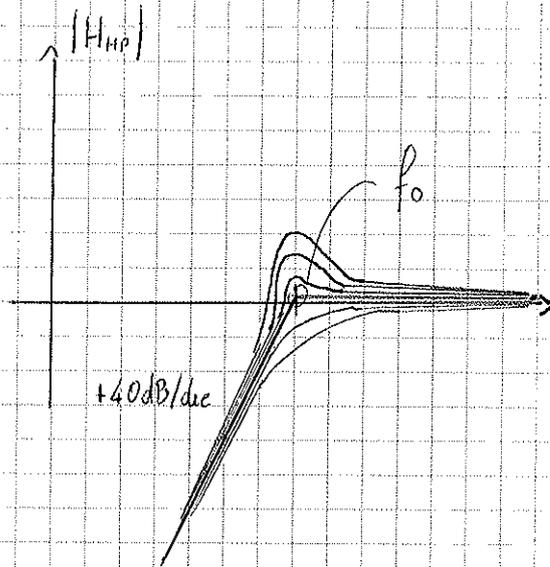
Se $Q > \frac{\sqrt{2}}{2} \approx 0.707$ ci sarà il picco; se $Q < \frac{\sqrt{2}}{2}$, saremo nel caso sotto gli asintoti

22/10/2014

• HIGH PASS

$$H_{HP}(s) = \frac{s^2}{s^2 + \frac{\omega_0}{Q}s + \omega_0^2}$$

← ha lo stesso denominatore del passa basso



C'è un asintoto orizzontale a partire dalle pulsazioni ω_0

Anche qui c'è il contributo di Q . Per valori di Q elevati avremo funzioni con un picco e surrullo sopra gli asintoti (per $Q > \frac{\sqrt{2}}{2}$).

La rotazione di fase totale è anche qui -180° .

La velocità di rotazione di fase è direttamente proporzionale a Q .

Alle pulsazioni ω_0 , è avvenuta metà della rotazione di fase totale (quindi -90°), dunque la rotazione inizia una decade prima e finisce una decade dopo.

Novamente, per $Q = \frac{\sqrt{2}}{2}$ la funzione associata è quella "di Butterworth" o "massimamente piatta".

• PASSA BANDA

$$H_{BP}(s) = \frac{\frac{\omega_0}{Q} \cdot s}{s^2 + \frac{\omega_0}{Q}s + \omega_0^2}$$

← ancora lo stesso denominatore

Per $\omega \rightarrow \infty$, $H_{BP}(j\omega) \rightarrow -\frac{j\omega_0}{\omega Q}$: è una retta con pendenza -20 dB/dec

Per $\omega \rightarrow 0$, $H_{BP}(j\omega) \rightarrow \frac{j\omega}{Q\omega_0}$: è una retta con pendenza $+20$ dB/dec

Per sapere la larghezza di banda, possiamo trovare il modulo delle funzione di Trasferimento e lo imponiamo uguale a $\frac{\sqrt{2}}{2}$, trovando così i due punti dove la funzione perde più -3dB.

Troviamo i seguenti punti:

$$\frac{f_L}{f_0} = \sqrt{1 + \frac{1}{4Q^2}} - \frac{1}{2Q}$$

$$\frac{f_H}{f_0} = \sqrt{1 + \frac{1}{4Q^2}} + \frac{1}{2Q}$$

f_L : frequenza di taglio inferiore a -3dB

f_H : frequenza di taglio superiore a -3dB

Faccendo il prodotto membro a membro delle due espressioni, troviamo che:

$$\frac{f_L \cdot f_H}{f_0^2} = 1$$

$$\Rightarrow \boxed{f_0 = \sqrt{f_L \cdot f_H}}$$

f_0 è la media geometrica delle due frequenze di taglio a -3dB.

Se invece ne facciamo la differenza:

$$\underline{f_H - f_L = BW : \text{larghezza di banda}}$$

Da cui:

$$Q = \frac{f_0}{BW}$$

È per questo che Q è chiamato "fattore di merito", infatti ci dice, in termini relativi, quanto è larga la banda.

Q alto \rightarrow banda stretta

Q basso \rightarrow banda larga

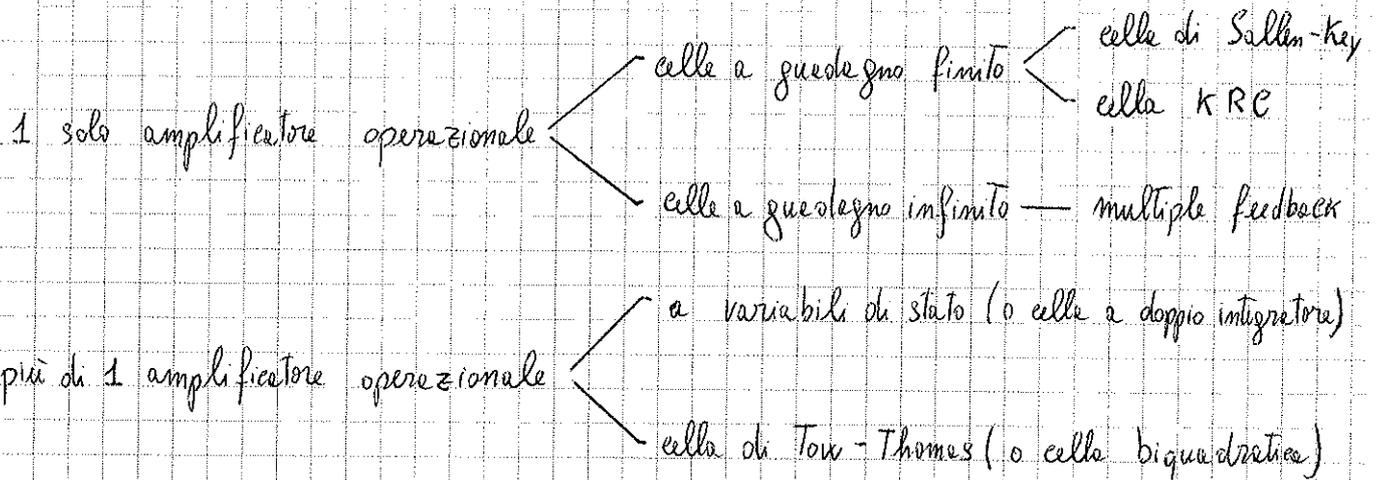
$Q_{max} = 0.5 \rightarrow$ si osserva dal fatto che il filtro è realizzato come composizione di un passa basso e di un passa alto. Essendo 0.5 un valore basso, il filtro passabanda è appunto detto "a banda larga".

Ad esempio, con i filtri di I ordine non possiamo farne a banda stretta!

Abbiamo a questo punto fatto tutte le analisi (teoriche) matematiche dei filtri di II ordine, quindi possiamo passare alla loro realizzazione.

Ci sono molti modi per farli, ma non li vedremo tutti.

Si parlerà di CELLA come funzione del filtro.



Forse, vedremo anche una cella ad induttanza simulata.

■ Celle a singolo operazionale

Se vogliamo guadagno unitario ($= 1$) \rightarrow Sallen-Key

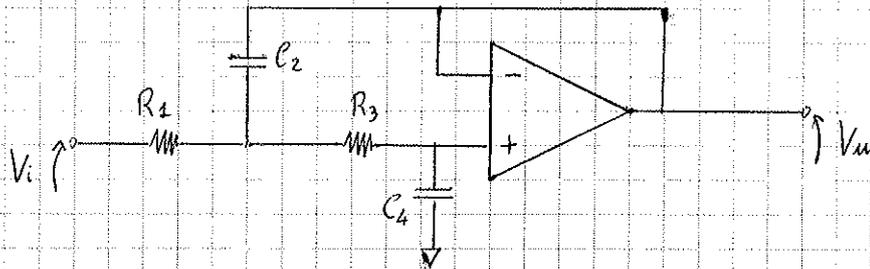
Se vogliamo guadagno non unitario ($\neq 1$) \rightarrow KRC

(alcuni li chiamano tutti "filtri di Sallen-Key")

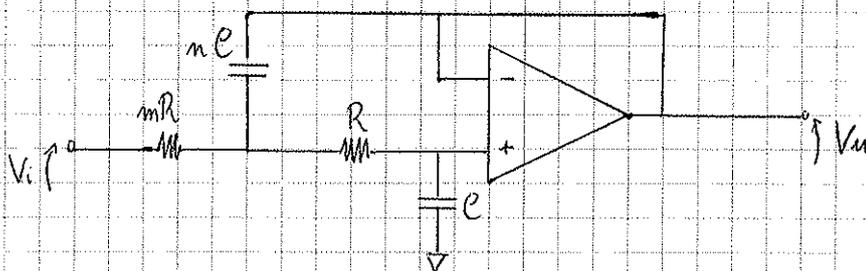
Per le celle a guadagno infinito avremo l'amplificatore non reazionato, a cui aggiungeremo una rete di reazione per farlo diventare un filtro.

• Filtro passa basso di Sallen-Key

È basato sul voltage follower. Per adesso partiamo considerando generiche ammettenze, in quanto viene meglio per fare le equazioni vedendosi subito poli e zeri; in seguito, sceglieremo come farle.



C_4 lo chiamiamo C ; C_2 lo chiamiamo mC
 R_1 la chiamiamo mR ; R_3 la chiamiamo R



$$\rightarrow Y_1 = \frac{1}{mR} ; Y_2 = sC ; Y_3 = \frac{1}{R} ; Y_4 = smC$$

$$\Rightarrow \frac{V_u}{V_i} = \frac{1}{s^2 m m R^2 C^2 + s R C (m+1) + 1}$$

Confrontando quest'espressione con quella canonica risultata, $H_{LP}(s) = \frac{1}{\left(\frac{s}{\omega_0}\right)^2 + \frac{s}{\omega_0 Q} + 1}$

si trova che:

$$\omega_0 = \frac{1}{\sqrt{m \cdot m} R C} ; f_0 = \frac{1}{2\pi \sqrt{m \cdot m} R C}$$

Poi facciamo $R C (m+1) = \frac{1}{\omega_0 Q}$ e si ha che $Q = \frac{\sqrt{m \cdot m}}{m+1}$

Se dobbiamo progettare una cella filtrante e ci vengono dati f_0 e Q , posso realizzare il filtro!

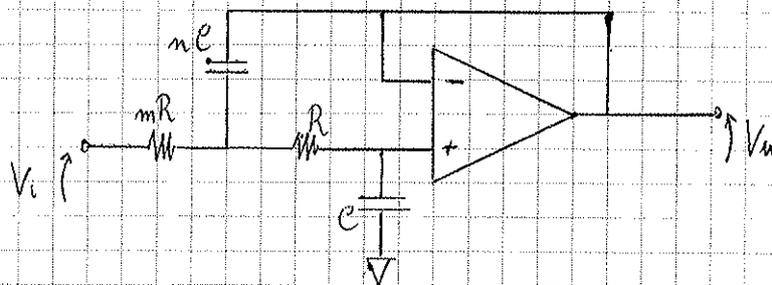
- Il passabanda non si può fare con Sallen-Key perché richiederebbe un altro componente.

• Progetto di un filtro Sallen-Key (passa basso)

Specifiche: $f_0 = 2 \text{ kHz}$ $Q = 2$

[f_0 non è la frequenza di taglio a -3 dB]

Utilizzo di condensatori delle serie E12 e resistenze delle serie E12 o di precisione (E96)



$$f_0 = \frac{1}{2\pi \sqrt{m n} R C}$$

$$Q = \frac{\sqrt{m n}}{m + 1}$$

Serie E12: 10% di tolleranza, 12 valori diversi all'interno di una decade

Si parte sempre dallo scegliere i condensatori, in quanto sono meno "variogati".

Quindi, si sceglie R e si valutano f_0 e Q "attesi" considerando anche le tolleranze.

[Un'altro metodo è usare la simulazione MonteCarlo su LTspice]

Facciamo un'ipotesi iniziale: le resistenze sono uguali ($m=1$) ed appartengono ad una gamma accettabile (da 10 a 100 kΩ) per l'amplificatore operazionale.

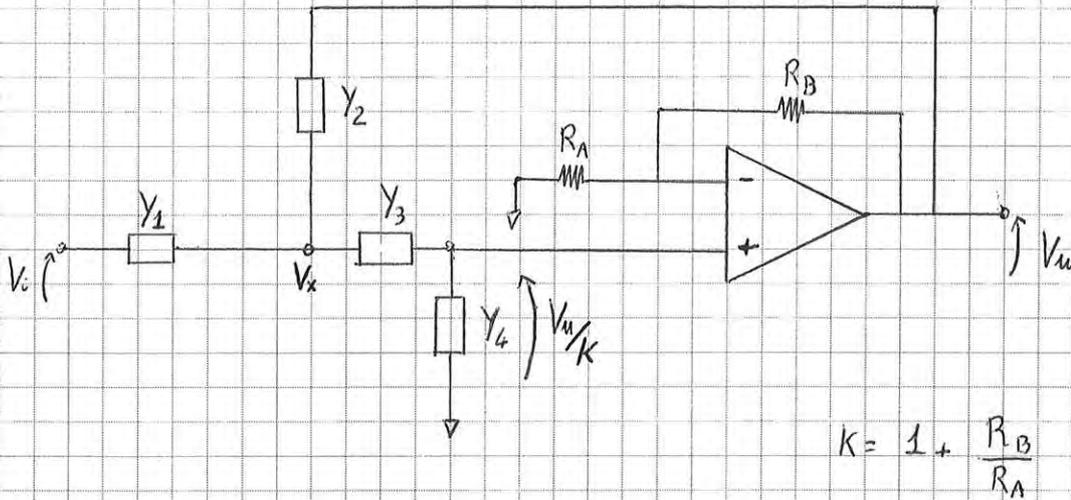
Prendiamo quindi $R = 22 \text{ k}\Omega$ (poi vedremo che dovremo cambiare m)

$$\Rightarrow C = \frac{1}{2\pi \sqrt{m} \cdot 22 \text{ k}\Omega \cdot f_0}$$

$$Q = 2 = \frac{\sqrt{m}}{2} \quad \left[\rightarrow \sqrt{m} = 4; \quad m = 16 \right] \quad \text{da cui } C = \frac{1}{4 \cdot 22 \text{ k}\Omega \cdot 2 \text{ kHz}} = 30 \text{ nF}$$

• Celle KRC

Si utilizza un amplificatore di guadagno K .



Scriviamo le equazioni:

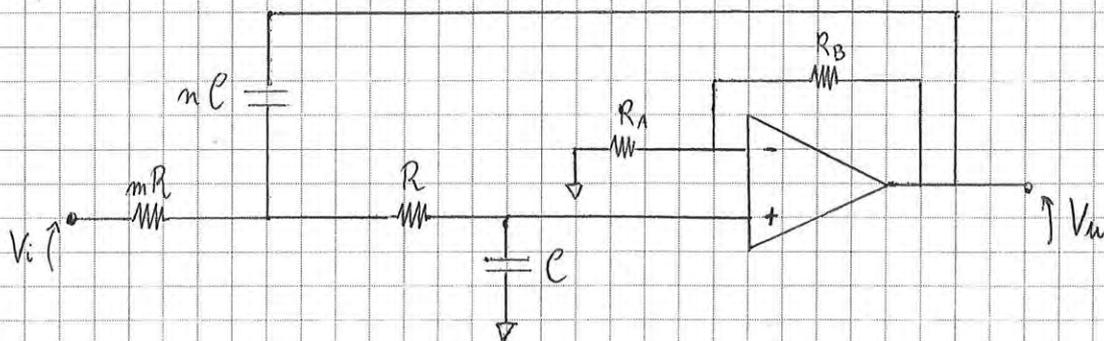
$$\begin{cases} (V_i - V_x) Y_1 = (V_x - V_m) Y_2 + (V_x - \frac{V_m}{K}) Y_3 \\ Y_3 (V_x - \frac{V_m}{K}) = \frac{V_m}{K} \cdot Y_4 \end{cases} \leftarrow \text{su } Y_3 \text{ e su } Y_4 \text{ scorre la stessa corrente}$$

Dalle seconde, si trova V_x ; mettendolo nella prima, si ottiene che:

$$\frac{V_m}{V_i} = \frac{K Y_1 Y_2}{Y_4 (Y_1 + Y_2 + Y_3) + (1-K) Y_2 Y_3 + Y_1 Y_2}$$

Notiamo subito che se $K=1$ ritroviamo l'espressione per le celle Sallen-Key!
Abbiamo un grado di libertà in più dovuto alla K per progettare il filtro.

• Filtro passa basso KRC

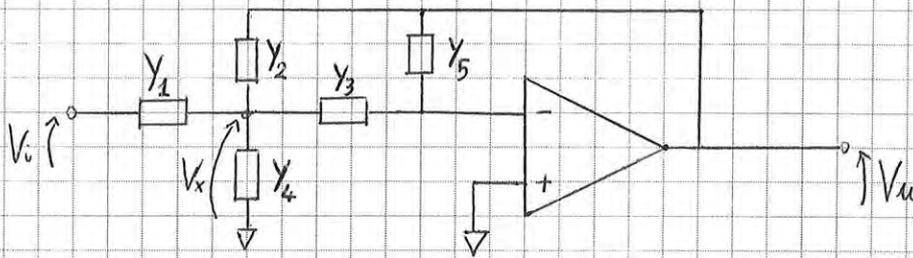


■ Celle a guadagno infinito

Non reazioniamo il circuito prima in quanto la reazione contribuirà al guadagno voluto.

• Multiple feedback (MF)

Si chiama così perché ho due contributi di feedback.



È invariante!

$$\left\{ \begin{aligned} (V_i - V_x) \cdot Y_1 &= V_x (Y_4 + Y_3) + (V_x - V_u) \cdot Y_2 \end{aligned} \right.$$

← perché è uno zero virtuale

$$\left\{ \begin{aligned} V_x \cdot Y_3 &= -Y_5 \cdot V_u \end{aligned} \right. \leftarrow \text{le correnti in } Y_3 \text{ e } Y_5 \text{ sono le stesse che scorre in } Y_5$$

Trovando V_x dalla seconda equazione e sostituendola nella prima, si ottiene che:

$$\frac{V_u}{V_i} = \frac{Y_1 \cdot Y_3}{Y_5 (Y_1 + Y_2 + Y_3 + Y_4) + Y_2 \cdot Y_3}$$

Si possono fare filtri passa basso, passa alto e passa bande: essendo che i primi due li abbiamo visti già con le configurazioni a guadagno finito, facciamo il passa bande.

• Filtro passa bande con multiple feedback

L'equazione canonica per il passa bande è:

$$\frac{V_u}{V_i} = \frac{\frac{\omega_0}{Q} \cdot s}{s^2 + \frac{\omega_0}{Q} s + \omega_0^2}$$

→ I ordine
→ II ordine

Essendo il numeratore di I grado, o Y_4 o Y_3 , in modo esclusivo, devono essere un

Potendo fare, prendiamo $C_2 = C_3 = C$, così da semplificare le espressioni facendo eliminando le resistenze R_4 .

$$f_0 = \frac{1}{2\pi C \sqrt{R_5 \cdot R_1}}$$

$$Q = \frac{1}{2} \sqrt{\frac{R_5}{R_1}}$$

$$H_0 = -\frac{R_5}{2R_1}$$

Ci sono però due problemi:

- 1- Q dipende solo da R_5 ed R_1 , ma anche f_0 : ci saranno problemi nel dimensionamento.
- 2- se confrontiamo Q ed H_0 , possiamo notare che vi è la relazione:

$$H_0 = -2Q^2$$

quindi se $Q = 10$, allora $H_0 = -200$

Aggiungendo R_4 , vedremo come si attenuerà il segnale, in quanto f_0 è il portatore di ingresso.

Potremmo scrivere che:

$$\frac{V_{HP}}{V_i} = - \frac{B_2 s^2}{A_2 s^2 + A_1 s + A_0}$$

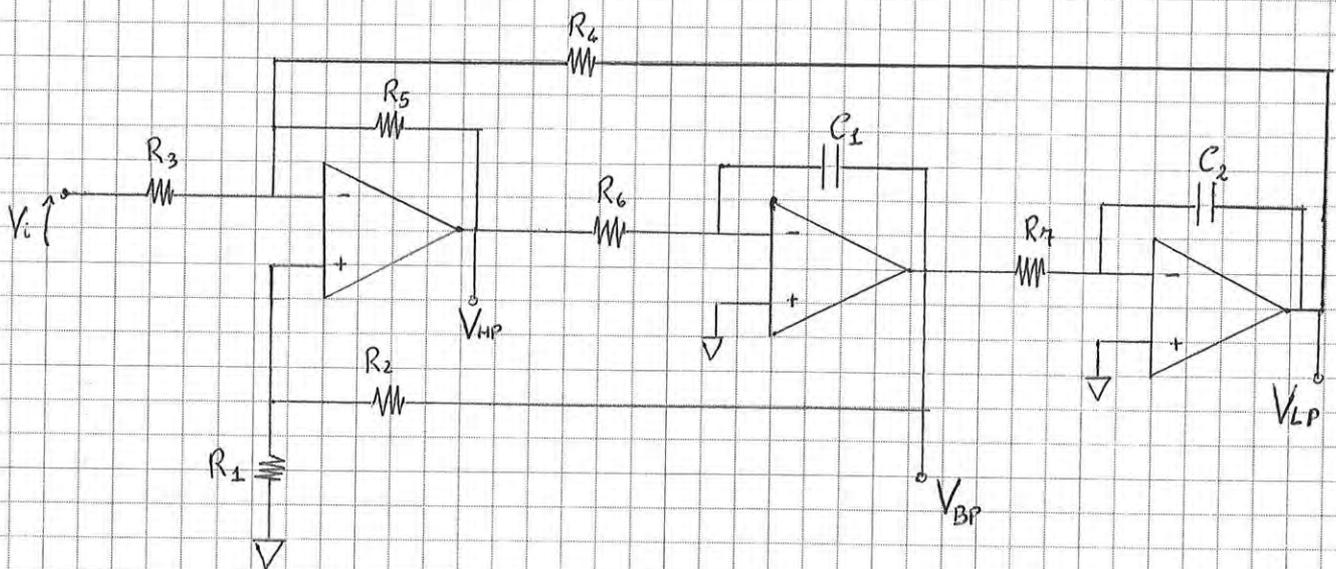
$$\frac{V_{BP}}{V_i} = - \frac{B_1 s}{A_2 s^2 + A_1 s + A_0}$$

$$\frac{V_{LP}}{V_i} = - \frac{B_0}{A_2 s^2 + A_1 s + A_0}$$

→ Siamo riusciti a fare 3 filtri in uno, che hanno ragionevolmente la stessa frequenza di taglio ma hanno 3 comportamenti (moduli) diversi: passa alto, passa banda e passa basso.

Come realizzare il circuito?

Per il sommatore non c'è problema, ma in generale gli integratori non invertenti (non li abbiamo fatti) hanno problemi di stabilità e dunque non si usano. Fortunatamente, mettendone due in serie si risolve questo problema e quindi, in questo caso, li useremo.



Di solito, quello che si fa è prendere:

$$C_1 = C_2 = C$$

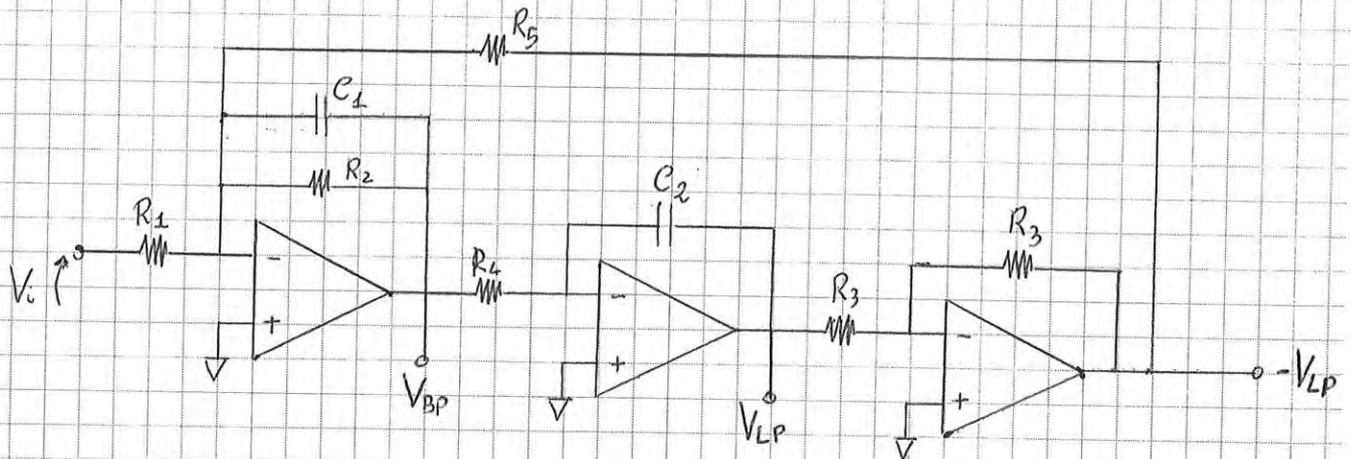
$$R_6 = R_7 = R$$

$$R_3 = R_4 = R_5$$

mentre R_1 ed R_2 si lasciano diverse.

• Cella di Tow-Thomas o biquadratica

Permette di fare da passa basso e passa banda utilizzando due sommatore. E' chiamato anche "filtro risonante".



Abbiamo aggiunto C_1 perché tanto non ci serve fare il passa alto e così, oltre a fare da sommatore, fa anche da integratore. Vedendo appunto l'amplificatore a sinistra come un integratore (invertevole), si ottiene che:

$$V_{BP} = -\frac{1}{sC_1 R_1} \cdot V_i - \frac{1}{sC_1 R_2} \cdot V_{BP} - \frac{1}{sC_1 R_5} \cdot V_{LP}$$

ma $V_{LP} = -\frac{1}{sC_2 R_4} \cdot V_{BP} \rightarrow V_{BP} = -\frac{1}{sC_1 R_1} \cdot V_i - \frac{1}{sC_1 R_2} \cdot V_{BP} - \frac{V_{BP}}{s^2 C_1 C_2 R_4 R_5}$

$$\rightarrow \frac{V_{BP}}{V_i} = -\frac{R_2}{R_1} \frac{s R_4 R_5 C_2 / R_2}{s^2 R_4 R_5 C_1 C_2 + s R_4 R_5 C_2 / R_2 + 1}$$

Si trova che:

$$f_0 = \frac{1}{2\pi \sqrt{C_1 C_2 R_4 R_5}}$$

$$Q = \sqrt{\frac{R_2^2 C_1}{R_4 R_5 C_2}}$$

$$H_{0BP} = -\frac{R_2}{R_1}$$

$$H_{0LP} = \frac{R_5}{R_1}$$

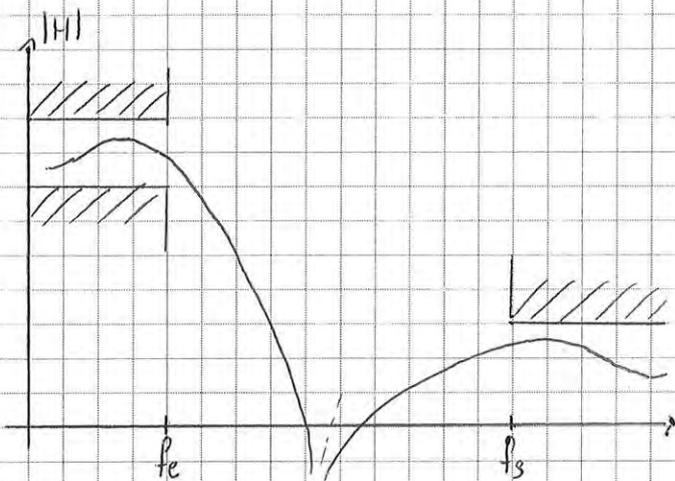
E' una cella usata moltissimo! Inoltre notiamo che se tutte le resistenze fossero uguali, tutto si semplificherebbe moltissimo.

In bande passante sono ottimi, ma richiedono un numero elevato di poli se vogliono una rille quasi perpendicolari, e quindi spesso sono irrealizzabili!

I filtri che hanno il comportamento monotono "migliore", sia in banda attenuata che in banda passante, ma non hanno la fase lineare, sono i FILTRI DI BUTTERWORTH e sono anche più semplici da realizzare.

Un altro ancora è il FILTRO DI CHEBYSHEV, il quale ha ripple limitato in banda passante (ovvero $|H|$ non è costante né monotono, ma possiamo scegliere un intervallo di valori su cui variare) ed ha $|H|$ monotono in banda attenuata. Esso ci permette di scegliere l'ampiezza, l'attenuazione e da quando quest'ultima deve entrare in gioco.

Poi c'è il FILTRO ELLITTICO (ha un'alta velocità di transizione e usa delle celle eliminate banda) che garantisce solamente un ripple limitato sia in banda passante, sia in banda attenuata. Si fa come combinazione di filtri passa basso e filtri elimina banda.



	BANDA PASSANTE	BANDA ATTENUATA
Bessel	monotono, fase lineare	monotono
Butterworth	monotono	monotono
Chebyshev	ripple limitato	monotono
Ellittico	ripple limitato	ripple limitato

$$f_0 = \frac{1}{2\pi R C_2} \longrightarrow f_0 = \frac{C_1 \cdot f_{clk}}{2\pi C_2}$$

In un doppio integratore, f_{clk} sarebbe la frequenza caratteristica

Notiamo che sia la funzione di trasferimento, sia f_0 , non dipendono tanto dei valori di C_1 e di C_2 quanto del loro rapporto!

Se volessimo $A_v = 1$ ed $f_0 = 1 \text{ kHz}$, avremmo due possibilità:

- $R = 100 \text{ k}\Omega$

$$C_2 = \frac{1}{2\pi \cdot 100^3 \cdot 10^2 \cdot 10^3} = \frac{10^3}{2\pi} \approx 1.59 \text{ mF} \rightarrow \text{è "grosso" e quindi difficilmente inseribile}$$

- $f_{clk} = 100 \text{ kHz}$

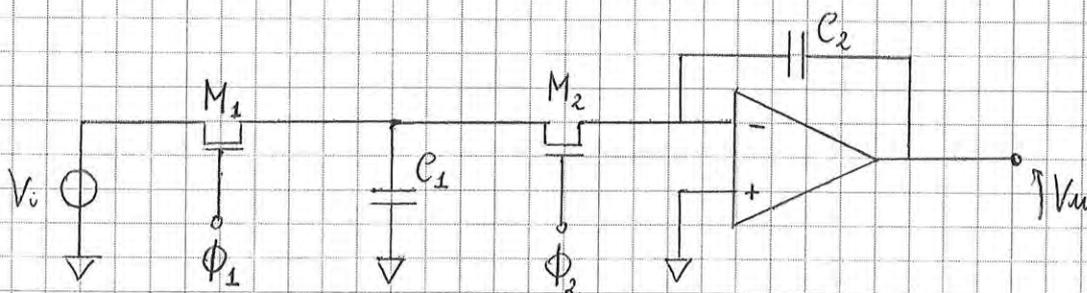
$$\frac{C_1}{C_2} = \frac{2\pi f_0}{f_{clk}} \approx \frac{6.28 \times 10^3}{10^5} = 6.28 \times 10^{-2} = 0.0628$$

$$\frac{C_2}{C_1} = (0.0628)^{-1} = 15.9$$

Potremmo prendere $C_1 = 1 \text{ pF}$ e $C_2 = 15.9 \text{ pF}$ impiegando in tutto solamente $\sim 17 \text{ pF}$ e costruendo esattamente lo stesso circuito.

Se volessimo cambiare qualche parametro, non dovremmo fare alcuna modifica hardware, ma solamente cambiare le frequenze di clock, che è molto più facile, e sarà anche molto preciso.

In realtà, non si usa esattamente questo schema ma lo vedremo dopo aver visto cosa mettere al posto degli interruptori: usiamo degli n-MOS.

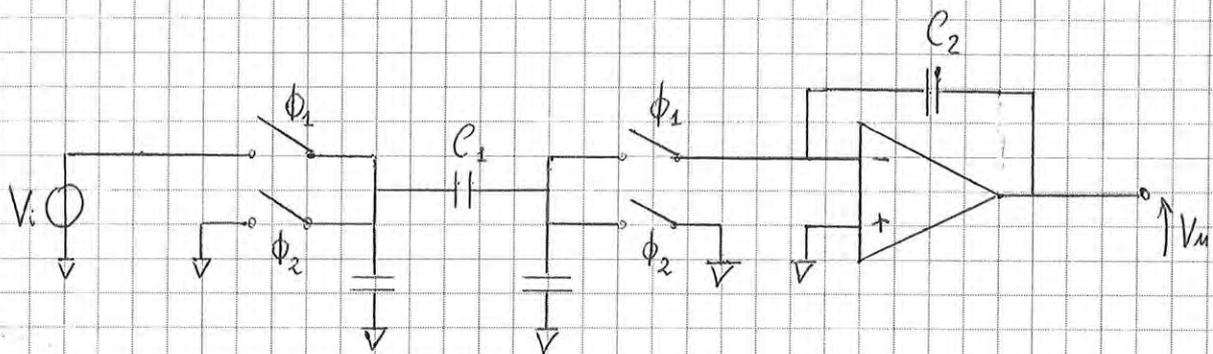


Nelle fase ϕ_1 C_1 viene caricato con la stessa carica di prima, ma poi viene scaricato nella fase ϕ_2 . Essendo che durante ϕ_1 la corrente scorre tra l'uscita dell'amplificatore operazionale ed il punto di messa virtuale, in C_2 la quantità di carica accumulata per il fatto che C_2 prima era scarico e poi si carica a tensione V_i , è la stessa.

I due circuiti sono equivalenti!

E' quindi un integratore invertente a capacità commutate.

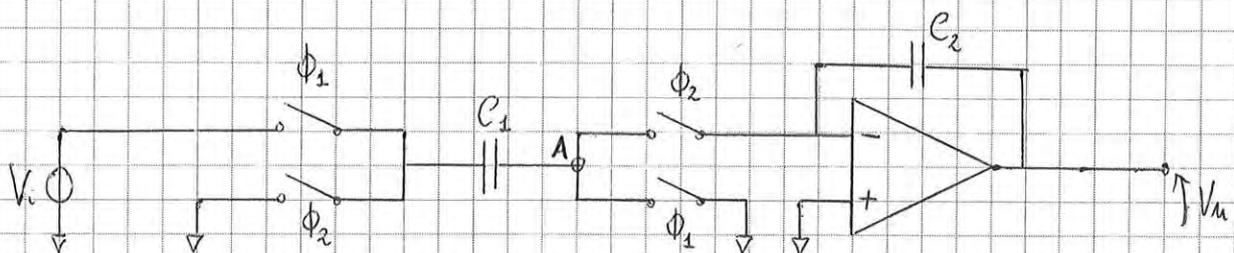
Non e' più il problema di prima delle capacità parassite di MOSFET perché adesso non si trovano più in posizioni "problematiche".



Adesso le capacità parassite sono collegate o a ϕ_2 (\rightarrow a messa) o a ϕ (\rightarrow a V_i); faranno in modo che da V_i scorra una certa corrente, ma questa poi non influenzerà l'uscita del sistema!

E' un "integratore a capacità commutate" insensibile alle capacità parassite (in inglese, STRAY INSENSITIVE)

- Modifichiamo ora il nostro circuito invertendo ϕ_1 e ϕ_2 nella parte di destra



E' ancora un integratore a capacità commutate? Sì, ma è un po' diverso.

Tra Z_2 e Z_3 , e tra Z_4 e Z_5 , c'è una tensione V_x .

Quanto vale I_x ?

$$I_x = \frac{V_x - V_{A1}}{Z_1}$$

Poi abbiamo anche che $\frac{V_{A1} - V_x}{Z_2} = \frac{V_x - V_{A2}}{Z_3}$ e $\frac{V_{A2} - V_x}{Z_4} = \frac{V_x}{Z_5}$

Abbiamo 3 equazioni, quindi possiamo trovare $V_x(I_x)$.

$$\frac{V_x}{I_x} = \frac{Z_1 \cdot Z_3 \cdot Z_5}{Z_2 \cdot Z_4} = Z$$

↑
deve essere un'induttanza

Ad esempio, Z_2 deve essere un condensatore e tutte le altre resistenze. Otterremmo che:

$$Z = s \frac{R_1 R_3 R_5 C_2}{R_4} \rightarrow \text{abbiamo il nostro "induttore"}$$

Potremmo anche prendere $Z_1 = \frac{1}{sC_1}$ e $Z_3 = \frac{1}{sC_5}$ (\rightarrow condensatori);

otterremmo un "componente passivo" che non esiste in natura, ovvero una resistenza negativa! (da guardare con l'analisi di Fourier)

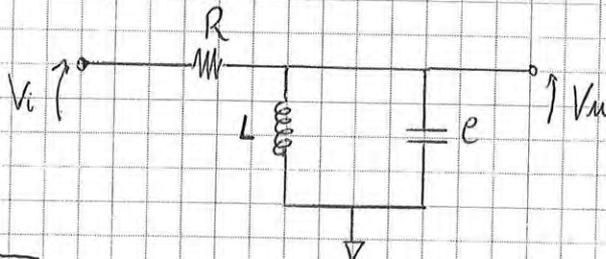
$$Z = \frac{R_3}{s^2 C_1 C_5 R_4 R_2}$$

Si chiama FDNR (frequency dependent negative resistance).

Ad esempio, si può usare per simulare un risonatore LC.

• Risonatore parallelo

È un passa banda del II ordine!



$$f_0 = \frac{1}{2\pi \sqrt{LC}} \quad Q = R \sqrt{\frac{C}{L}}$$

■ AMPLIFICATORI NON LINEARI

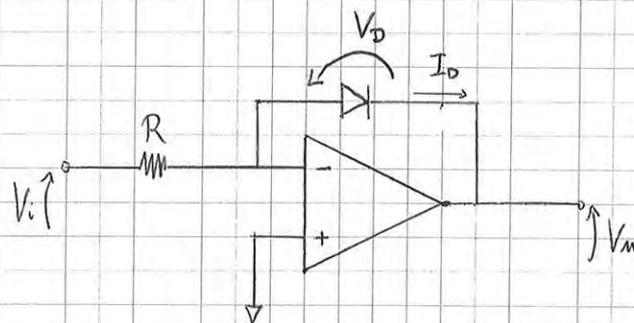
Se nelle reti di reazione mettessimo componenti non lineari (diodi, transistor) creeremmo un amplificatore non lineare: logaritmico, espansore o compressore di dinamica, esponenziale, ...

Oppure, si possono fare gli amplificatori lineari a tratti: utilizzando circuiti lineari a tratti con più diodi, possiamo approssimare, quasi, qualsiasi funzione di trasferimento.

Ormai non si usano più per via del costo (e poi funzionano peggio per via della dipendenza dalle temperature).

L'obiettivo è avere una $\frac{V_u}{V_i}$ non lineare con la tensione.

- La cosa più semplice è mettere un componente non lineare nelle reti di reazione di un amplificatore operazionale invertevole: un diodo.



Osserviamo che

$$\begin{cases} V_D = -V_u \\ I_D = I_S \left(e^{\frac{V_D}{\eta V_T}} - 1 \right) \approx I_S \left(e^{\frac{V_D}{\eta V_T}} \right) \end{cases}$$

$$\text{Inoltre, } \frac{V_i}{R} = I_S \cdot e^{\frac{V_D}{\eta V_T}} \quad \Rightarrow \quad \ln \frac{V_i}{R \cdot I_S} = \frac{V_D}{\eta V_T}$$

$$\Rightarrow V_u = -\eta V_T \ln \frac{V_i}{R \cdot I_S}$$

Essendo $V_u \propto \ln(V_i)$, il circuito non è lineare! È un amplificatore logaritmico.

Guardando la tensione $V_{u'}$, notiamo che:

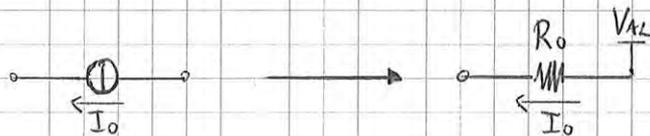
$$V_{u'} = V_u + V_{BE2}$$

$$\rightarrow V_{u'} = V_T \ln \frac{I_0}{I_S} - V_T \ln \frac{V_i}{R \cdot I_S} = -V_T \ln \left(\frac{V_i}{R \cdot I_S} \frac{I_S}{I_0} \right) = -V_T \ln \frac{V_i}{R \cdot I_0}$$

Sostituiamo il generatore di corrente I_0 con una resistenza, infatti $V_{u'}$ sarà variabile, ma di molto poco! Infatti, guardando le V_{BE1} e partendo da ϕV , avremo che:

$-V_{BE1} + V_{BE2} \rightarrow$ saranno poche centinaia di millivolt, che approssimiamo

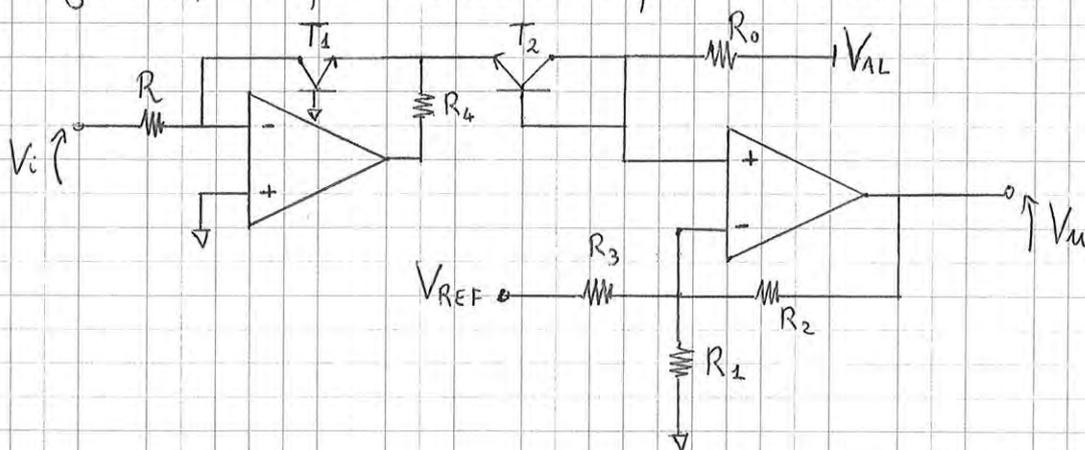
a ϕV . Quindi, questo circuito ha un basso guadagno.



La corrente I_0 che scorrerà sulla resistenza sarà circa costante, pari a

$$I_0 = \frac{V_{AL}}{R_0}$$

Inoltre, se il carico del sistema è su $V_{u'}$, roviniamo tutto, perché c'è un'altissima impedenza. Quello che possiamo fare è mettere un buffer (un amplificatore operazionale non invertente, e normalmente anche una resistenza in più per traslare la caratteristica) perché, avendo $A_V = 1$, non conviene mettere un voltage follower. Mettiamo una resistenza in più perché non cambia nulla per quanto già visto, ma potrebbe essere utile per la stabilità del sistema: R_4 .



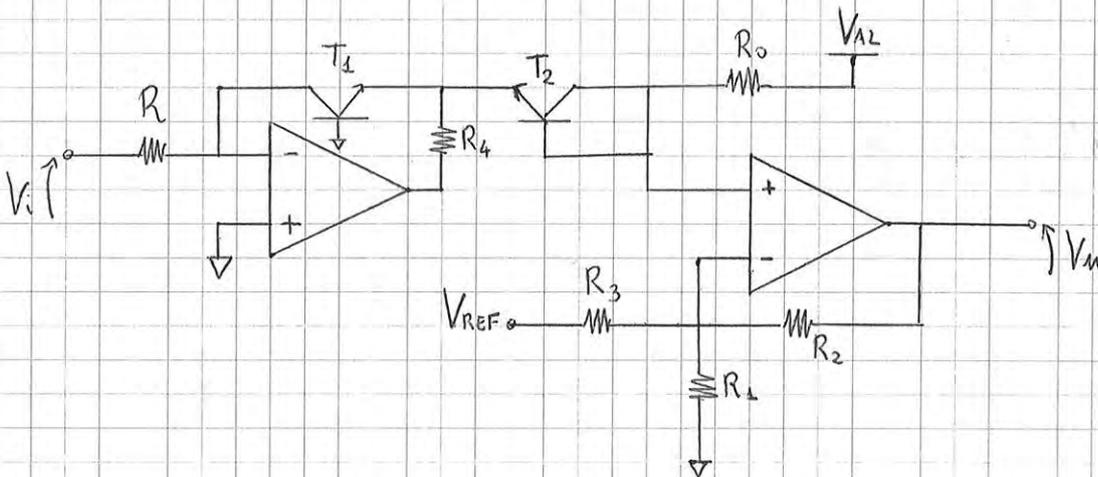
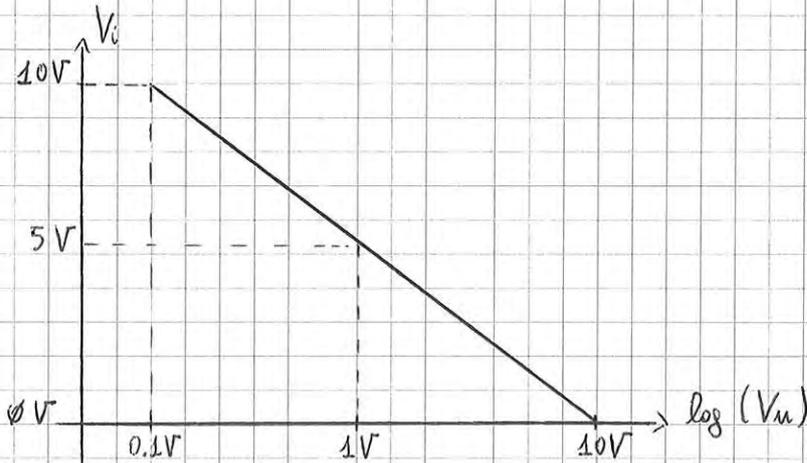
29/10/2014

• Dimensionamento di un amplificatore logaritmico

LM741

$V_{AL} = \pm 15V$

Dinamica:



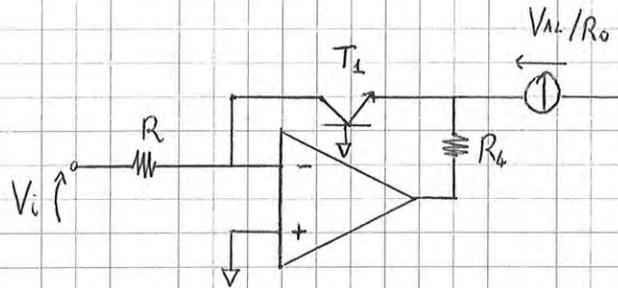
$$V_u = - \left(1 + \frac{R_2}{R_1 \parallel R_3} \right) \cdot V_T \ln \frac{V_i \cdot R_0}{R \cdot V_{AL}} - V_{REF} \cdot \frac{R_2}{R_3}$$

V_u deve passare per i punti $(0.1V, 10V)$ mentre V_i per $(10V, 0V)$
 Come progettare in modo ottimale?

Notiamo che V_T dipende dalla temperatura assoluta (per piccole variazioni, cambierà anche A_v del sistema).

C'è comunque un punto per il quale passa la retta per ogni temperatura:

silicio va bene)



Se T_1 scorre $I_i = \frac{V_i}{R}$ → nell'uscita scorre $I_u = I_i + I_o$

(non teniamo conto del segno), con $I_o = \frac{V_{Al}}{R_o}$

$$\rightarrow I_i = I_u - I_o$$

Quindi, I_u sarà massima quando I_i sarà anch'essa massima.

La $I_{u\max}$ possibile per l'amplificatore operazionale è di 5 mA
 [assumiamo che tutte le correnti di I_u contribuiranno ad I_i]

$$\rightarrow I_{i\max} \leq \frac{V_{i\max}}{R} \leq \frac{I_{u\max} - I_o}{I_{u\max} - \frac{V_{Al}}{15R}} \quad \text{ma } R = \frac{R_o}{15}$$

$$\frac{10V}{R} \leq 5mA - \frac{1V}{R} \quad \Rightarrow R \geq \frac{11V}{5mA} = 2.2k\Omega \quad \rightarrow R \geq 2.2k\Omega$$

Cerchiamo altre condizioni dei parametri di offset...

Non c'è nessuna resistenza sul morsetto ⊕, quindi

$$\downarrow \text{ sul morsetto } \ominus$$

$$I_{OFF}^- = I_B + \frac{I_{OFF}}{2}$$

in realtà è ±, non sappiamo i segni, ma per fare il limite superiore prendiamo il +

Quando $V_i = V_{i\min}$, avremo comunque una corrente entrante pari a $I_B + \frac{I_{OFF}}{2}$, ma noi

vogliamo che la corrente che scorre nel circuito,

ed in R , sia molto più grande della corrente che viene assorbita sul morsetto ⊖.

$$\rightarrow \frac{V_{i\min}}{R} \gg I_B + \frac{I_{OFF}}{2} \quad \Rightarrow R \ll \frac{V_{i\min}}{0.6\mu A} = \frac{0.1V}{0.6\mu A} = 167k\Omega$$

amplificatore operazionale non invertente, ecc... si ottiene che:

$$R_2 = 82 \text{ k}\Omega$$

$$R_1 = 1 \text{ k}\Omega$$

$$R_3 = 3 \cdot R_2 = 246 \text{ k}\Omega \rightarrow R_3 = 270 \text{ k}\Omega \quad \text{normalizzati}$$

(il discostamento di R_3 ci porterà un errore non trascurabile sul guadagno)

Per quanto riguarda R_4 , abbiamo detto che la tensione sull'emettitore del transistor T_1 è negativa, di valore pari a $-V_{BE}$ (per eccesso, in modulo al max = $1V$). Se la corrente massima dell'amplificatore operazionale è 5 mA , allora la minima tensione in uscita dall'operazionale sarà $-10V$, con $-1V$ sull'emettitore di T_1 . Perciò, su R_4 al massimo possono essere $9V$.

$$R_4 \cdot \overset{\substack{\uparrow \\ \text{corrente di} \\ \text{ingresso} \\ + \\ I_0}}{I} = \left(\frac{V_{i\text{max}}}{R} + I_0 \right) \cdot R_4 < 9V$$

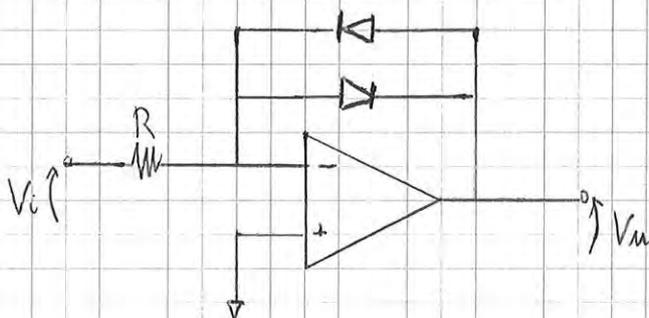
$$I_0 = \frac{V_{AL}}{R_0} = \frac{V_{AL}}{15R}$$

$$\rightarrow R_4 < \frac{9V}{11V} \cdot 15 \text{ k}\Omega = 12.3 \text{ k}\Omega \rightarrow \text{normalizzando, } R_4 = 10 \text{ k}\Omega$$

Cosa succederebbe se mandassimo una tensione negativa in ingresso? Il transistor non condurrebbe e V_u saturerebbe alla tensione di alimentazione.

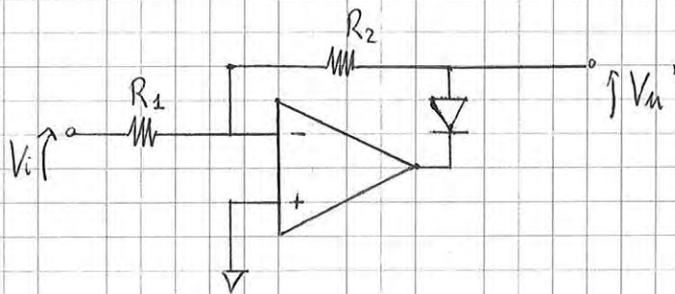
• Compressore di dinamiche

Nessuno viete di mettere due diodi, così da permettere tensioni di ingresso negative.



È usato spesso per comprimere il segnale vocale.

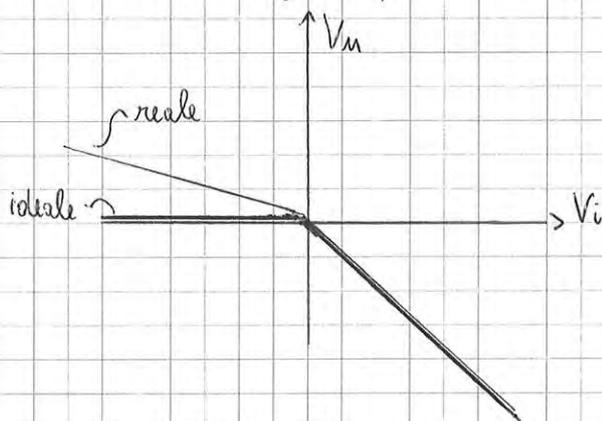
Prendiamo l'uscita V_u' .



Coni, capite che effettivamente la V_o non è più nella caratteristica, e quando la tensione di ingresso è positiva, la tensione d'uscita è:

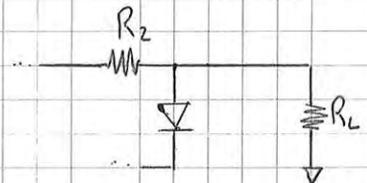
$$V_u' = -\frac{R_2}{R_1} V_i$$

Ma se $V_i < 0$, capite che V_u' tenderà da sinistra ad un valore limite "alto" V_{OH} . V_i sarà collegato prima ad R_1 e poi ad R_2 .



Se non passa corrente nel morsetto \ominus e quindi nelle resistenze, $V_u' = V_i$ e non sarà un redrizzatore! Non avremmo neanche più il punto di bassa impedenza.

Facciamo così: se mettiamo il carico (R_L) su V_u' :

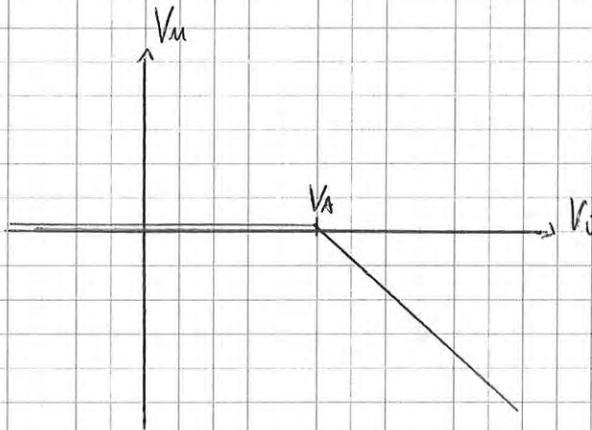


avremo un partitore tra R_L ed R_1 e R_2

→ la pendenza della retta sarà ancora più bassa, ma non sarà ancora come quella del diodo ideale. Cosa fare per averle?

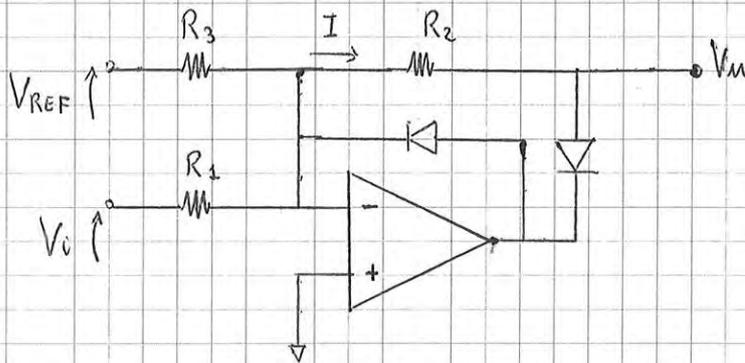
Dobbiamo chiudere la reazione anche per $V_i < 0$

↳ mettiamo un altro diodo.



Pero, non mettere mai nulla sul morsetto \oplus dell'amplificatore! Deve rimanere a $\emptyset V$.

Facciamolo sul morsetto \ominus ...



Le correnti I deve essere positive.

Siamo riusciti a spostare il punto angolare, infatti

$$\frac{V_i}{R_1} = I_1 \qquad \frac{V_{REF}}{R_3} = I_3$$

$V_u \neq \emptyset$ solo se $I_1 + I_3 > \emptyset$

Chiamiamo V_A la tensione che produce il punto angolare.

Si ha che:

$$\frac{V_A}{R_1} + \frac{V_{REF}}{R_3} = \emptyset \qquad \rightarrow \qquad V_A = -V_{REF} \frac{R_1}{R_3}$$

Per avere $V_A > \emptyset$ (a destra nel grafico), $V_{REF} < \emptyset$.

viceversa, per avere $V_A < \emptyset$, $V_{REF} > \emptyset$.

Al punto angoloso del grafico bisogna sommare la caratteristica del diodo ideale (con pendenza positiva) con quella con pendenza negativa. Si avrà che:

• se $V_i < 0$, $V_D = 0$ $V_u = -\frac{R_4}{R_5} \cdot V_i - 0 \cdot \frac{R_4}{R_3} = -\frac{R_4}{R_5} \cdot V_i$

• se $V_i > 0$, $V_D = -\frac{R_2}{R_1} V_i$ $V_u = -\frac{R_4}{R_5} \cdot V_i + \frac{R_4}{R_3} \cdot \frac{R_2}{R_1} V_i = V_i \left(\frac{R_4}{R_3} \cdot \frac{R_2}{R_1} - \frac{R_4}{R_5} \right)$

Dobbiamo "giocare" sui guadagni!

Per $A_v = 1$ dobbiamo far sì che $\frac{R_4}{R_5} = 1 \rightarrow R_4 = R_5$

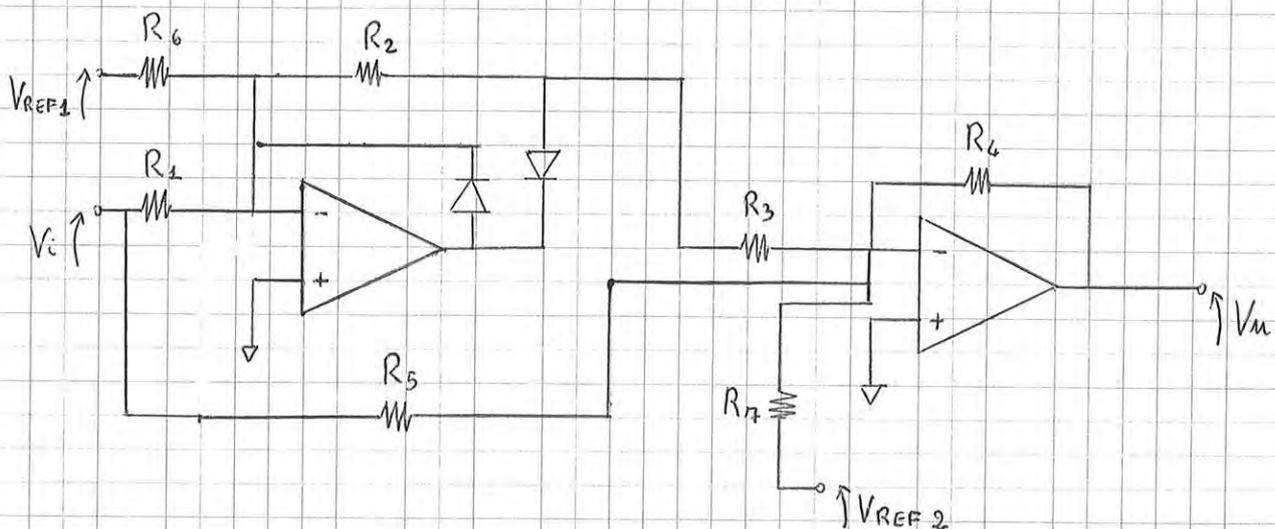
Per avere il punto angoloso più a sinistra, $\frac{R_4}{R_3} \cdot \frac{R_2}{R_1} - \frac{R_4}{R_5} = 1 \rightarrow \frac{R_4}{R_3} \cdot \frac{R_2}{R_1} = 2$
 $\underbrace{\hspace{1cm}}_{=1}$

→ abbiamo fatto un redattore ideale a doppia semionda!

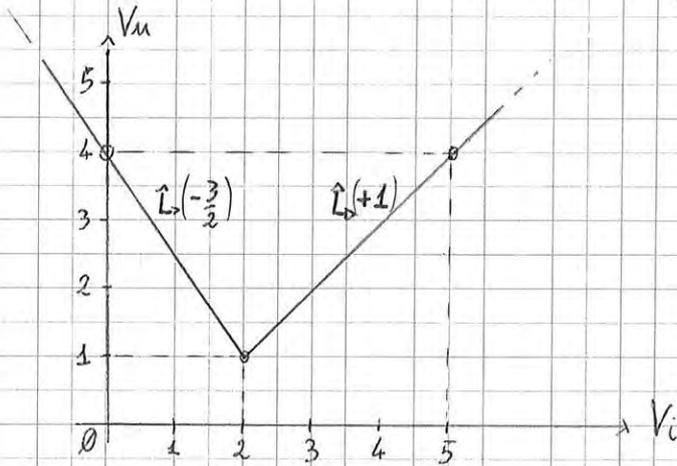
Non si usano due redattori a singola semionda con i diodi girati, anche perché poi li dovremmo invertire ed avremmo bisogno anche di altri due amplificatori operazionali.

Questo circuito può fare anche altre cose. Per esempio, potremmo avere dei guadagni non unitari, o i due rami della caratteristica con pendenze diverse, o ancora potremmo volere il punto angoloso spostato su qualsiasi punto del piano.

■ Redattore generalizzato a doppia semionda



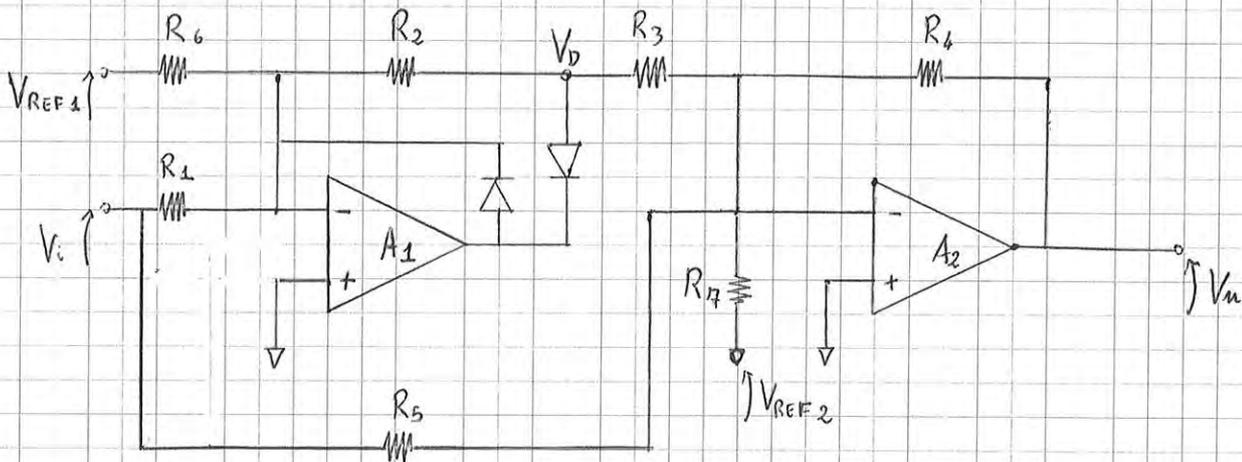
• Dimensionamento di un raddrizzatore generalizzato a doppia risonanza



LM741

$V_{AL} = \pm 15V$

→ Vogliamo ottenere questa caratteristi-
ce.



Pensiamo dapprima il punto angolare come nell'origine; poi, lo trasliamo.
Cominciamo con la parte a sinistra (è più facile)

$$-\frac{R_4}{R_5} = -\frac{3}{2}$$

$$\text{Poi, } \frac{R_4}{R_3} \cdot \frac{R_2}{R_1} - \frac{R_4}{R_5} = +1 \quad \rightarrow \quad \frac{R_4}{R_3} \cdot \frac{R_2}{R_1} = \frac{R_4}{R_5} + 1 = \frac{3}{2} + 1 = \frac{5}{2}$$

Si potrebbe fare in tanti modi, ma la cosa più giusta è valutare le condizioni al contorno, ad esempio se volessimo la dinamica d'uscita più ampia possibile.

L'amplificatore A_2 non ha problemi di questo genere.

Facciamo un'ipotesi: 10V di dinamica d'uscita dei due amplificatori operazionali.
Se abbiamo 5V in ingresso, ci saranno problemi di dinamica d'uscita? Ovvio, saremo

$$V_{REF1} = -V_{A1} = -15V$$

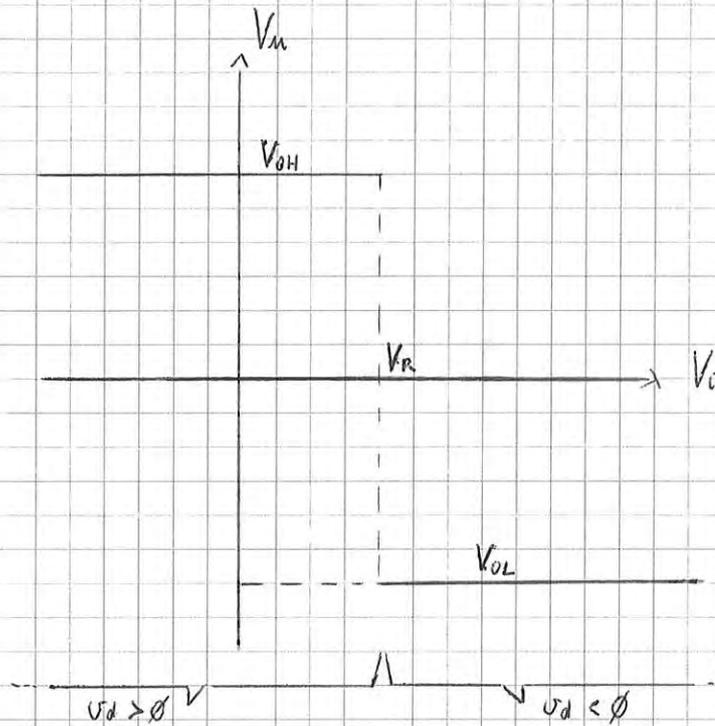
$$\rightarrow \frac{R_6}{R_4} = \frac{15}{2}$$

Ci mancano ancora da dimensionare R_4 ed R_2 : si usano le solite condizioni dell' LM741 ecc... e da qui ricaviamo tutti gli altri.

Per compensare gli offset, avendo i morsetti \oplus e messo, sarebbe bello mettere una resistenza sul morsetto \ominus di A_2 . Il problema è che l'impedenza vista dal morsetto \ominus è il parallelo tra R_5 , R_7 ed R_4 (e qualche altra cosa che dipende dal diodo): se ciò funziona, abbiamo un punto di bassa impedenza e dovremo mettere in parallelo solo R_3 ; quando non è in funzione invece, avremo il parallelo di R_4 , R_5 , R_7 e $(R_3 + R_2)$. Quindi, decidiamo di minimizzare I_{bias} quando il diodo non funziona.

Potremmo anche metterci in una situazione intermedia, usando il valor medio di questi paralleli.

Per A_1 possiamo pensare di fare $R_1 \parallel R_2$, tanto quando il diodo non funziona, la corrente di bias non dà problemi. $\rightarrow R_3 = R_1 \parallel R_2$.



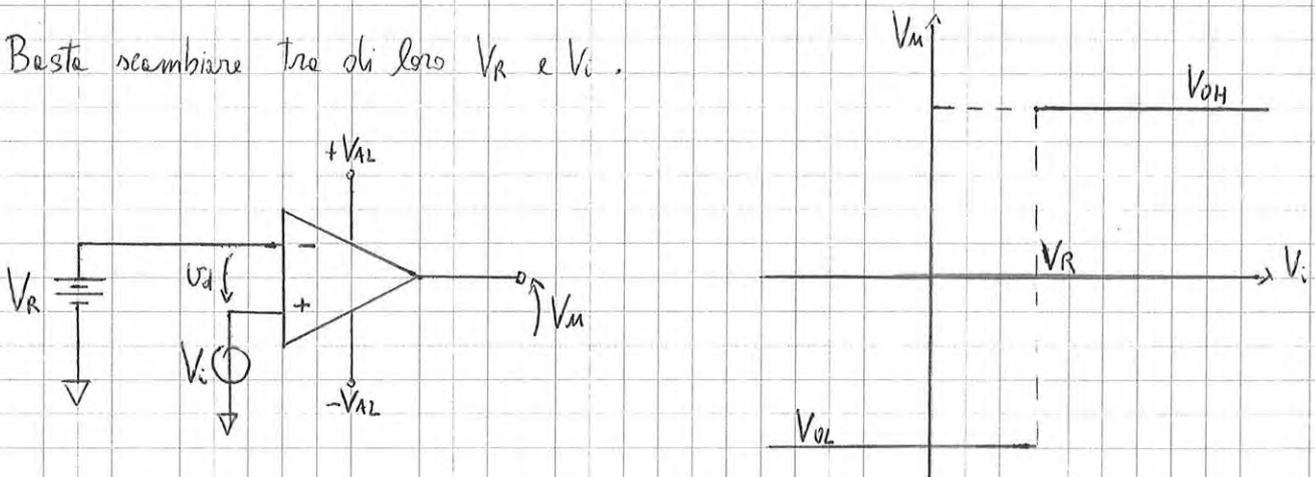
Se sull'oscilloscopio visualizziamo una linea continua di transizione da V_{OH} a V_{OL} per $V_i = V_R$, non esiste!

Per trovare il tempo di transizione tra V_{OH} e V_{OL} , possiamo usare lo slew rate. Questo circuito che abbiamo realizzato compare l'ingresso con V_R , infatti ci dice se V_i è maggiore o minore di V_R .

↳ Abbiamo realizzato un comparatore di soglie (invertente)

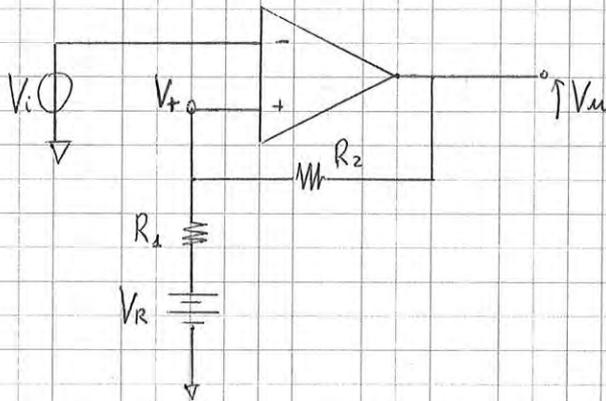
• COMPARATORE DI SOGLIA NON INVERTENTE

Basta scambiare tra di loro V_R e V_i .



Se l'alimentazione fosse singola, V_{OL} sarebbe delle parti di $0V$

• Comparatore di soglia invariante con isteresi



Non è un amplificatore! Non sbagliare e confondere i morsetti ⊕ e ⊖ !!!
 I circuiti di questo tipo non si analizzano come gli amplificatori, in quanto V_i e V_u non sono legate. Infatti V_u può essere solo V_{OH} o V_{OL} , e fin quando V_d mantiene lo stesso segno, V_u non cambia.

Teniamo V_u fissa e facciamo la sovrapposizione degli effetti:

$$V_+ = V_u \cdot \frac{R_1}{R_1 + R_2} + V_R \cdot \frac{R_2}{R_1 + R_2} \quad \rightarrow \text{dobbiamo dividerla in due contributi}$$

$$1. \quad V_{S1} = V_{OH} \cdot \frac{R_1}{R_1 + R_2} + V_R \cdot \frac{R_2}{R_1 + R_2}$$

$$2. \quad V_{S2} = V_{OL} \cdot \frac{R_1}{R_1 + R_2} + V_R \cdot \frac{R_2}{R_1 + R_2}$$

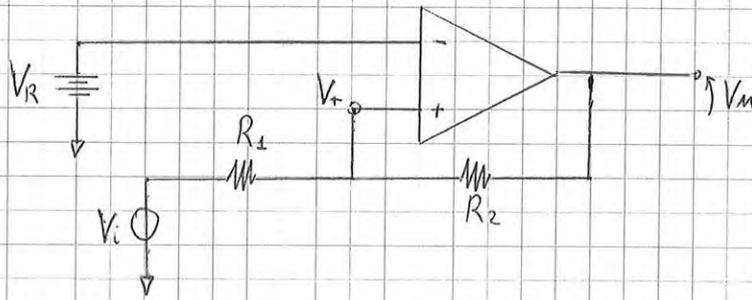
Quando $V_+ = V_{S1}$ attraversiamo la soglia ed il comparatore commuta.

Se $V_u = V_{OH}$ vuol dire che $v_d > 0 \rightarrow V_i < V_{S1}$

L'aggiunta di due resistenze ha creato l'isteresi che volevamo. Adesso ci interessa controllarne l'ampiezza ed il valore medio.

$$\text{Valor medio: } \bar{V}_3 = \frac{V_{S1} + V_{S2}}{2} = \left(\frac{V_{OH} + V_{OL}}{2} \right) \cdot \frac{R_1}{R_1 + R_2} + V_R \cdot \frac{R_2}{R_1 + R_2}$$

• Comparatore di soglia non invertente con isteresi



$$V_+ = V_m \frac{R_1}{R_1 + R_2} + V_i \frac{R_2}{R_1 + R_2}$$

$$1. \quad V_+ \Big|_{V_{OH}} = V_{OH} \frac{R_1}{R_1 + R_2} + V_i \frac{R_2}{R_1 + R_2}$$

$$2. \quad V_+ \Big|_{V_{OL}} = V_{OL} \frac{R_1}{R_1 + R_2} + V_i \frac{R_2}{R_1 + R_2}$$

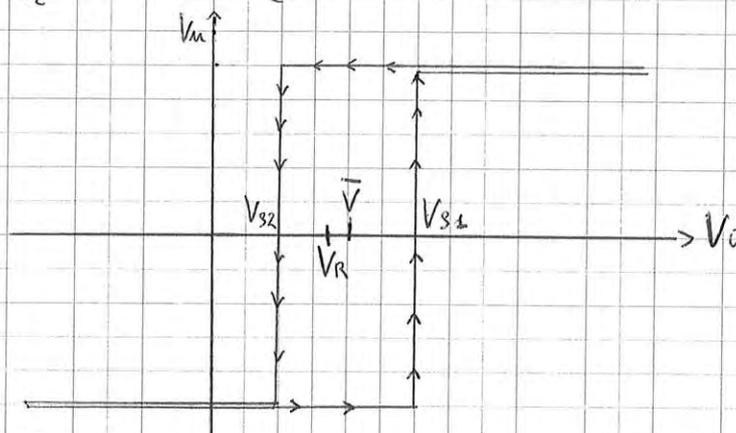
Come prima, la commutazione si ha per $V_- = V_+ \rightarrow V_d = 0$

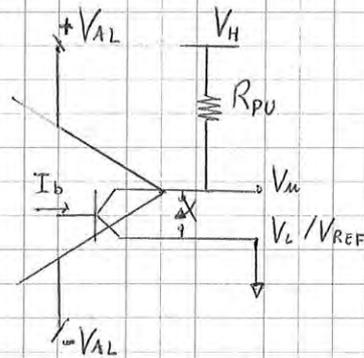
$$\rightarrow V_+ \equiv V_R = V_{OH} \frac{R_1}{R_1 + R_2} + V_{S2} \frac{R_2}{R_1 + R_2}$$

$$\Rightarrow V_{S2} = \frac{R_1 + R_2}{R_2} V_R - V_{OH} \frac{R_1 + R_2}{R_2} \cdot \frac{R_1}{R_1 + R_2} = -V_{OH} \frac{R_1}{R_2} + V_R \frac{R_1 + R_2}{R_2}$$

...

$$V_{S1} = -V_{OL} \frac{R_1}{R_2} + V_R \frac{R_1 + R_2}{R_2}$$





R_{pu} : resistenza di pull-up

Se $I_B \gg 0$, il BJT va in saturazione, $V_{collettore} \approx V_{emettitore}$ e la tensione d'uscita va al livello basso.

Quando non passa corrente nel transistor, se il carico non richiede molta corrente, la tensione d'uscita sarà a livello V_H . ^{perché il BJT è interdetto} Se richiede un po' di corrente, grazie alla R_{pu} scorrerà un po' di corrente e V_u non sarà proprio V_H ma qualcosa di più basso.

Ciò serve a rendere più semplice l'interfacciamento tra il mondo analogico e quello digitale, che normalmente è alimentato solamente con una tensione positiva e gli $0V$, e il livello di tensione richiesto dai circuiti digitali è generalmente più basso di quelli analogici. Se volessimo avere due soli livelli di tensione (generati in uscita dal comparatore) e questi dovrebbero essere tali da non bruciare i circuiti logici a cui collegiamo l'uscita del comparatore, allora dovremmo fare un circuito di questo genere.

Generiamo un livello logico basso V_L , che può essere $0V$, ed uno alto V_H , che solitamente è pari a V_{AL} del circuito logico. Con questo tipo di comparatori di tensione, abbiamo automaticamente anche quella che si chiama "funzione di traslazione di livello dell'uscita", si trasla dai livelli di alimentazione analogici a quelli logici, che sono decisamente più bassi. Attenzione: con l'isteresi avremo ancora R_1 ed R_2 , e le soglie saranno influenzate da R_{pu} , V_H ecc... e bisogna tener conto di tutto.

■ Generatori

↳ creano qualcosa (a partire dall'alimentazione).

I GENERATORI sono circuiti logici basati sui comparatori

Gli OSCILLATORI sono circuiti basati sulle condizioni di Barkhausen

Hanno un'uscita ma non hanno un ingresso (solamente l'alimentazione come input)

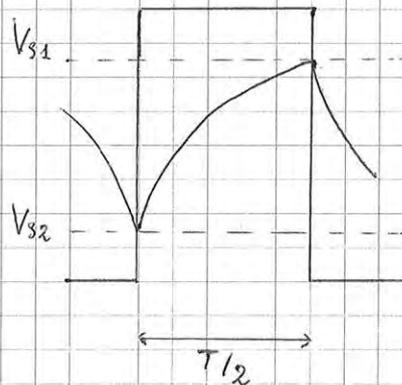
La tensione sul condensatore sarà di tipo esponenziale. Quando V_e arriva a V_{s1} , V_u passa da V_{0H} a V_{0L} , quindi il condensatore si scarica con la stessa costante di tempo e tende a V_{0L} . Ma, quando $V_e = V_{s2}$, V_u passa da V_{0L} a V_{0H} e di nuovo il condensatore tende a caricarsi tendendo a V_{0H} ... in modo periodico.

Come trovare il periodo?

$$\tau = R \cdot C$$

Il duty-cycle è del 50% perché le curve sono circa simmetriche.

Ad esempio, prendiamo questo semiperiodo:



In generale,

$$V_e(t) = A \cdot e^{-t/\tau} + B$$

per $t \rightarrow 0$, $V_e(0) = A \cdot e^0 + B = A + B$

per $t \rightarrow +\infty$ $V_e = B$ \rightarrow la tensione alla fine del semiperiodo è uguale a B

Vogliamo che $V_e(0) = V_{s2}$ e che $V_e(T/2) = V_{s1}$

$\rightarrow A + B = V_{s2}$ e $B = V_{s1}$

$\Rightarrow A = V_{s2} - B = V_{s2} - V_{s1} = V_{im} - V_{fim}$

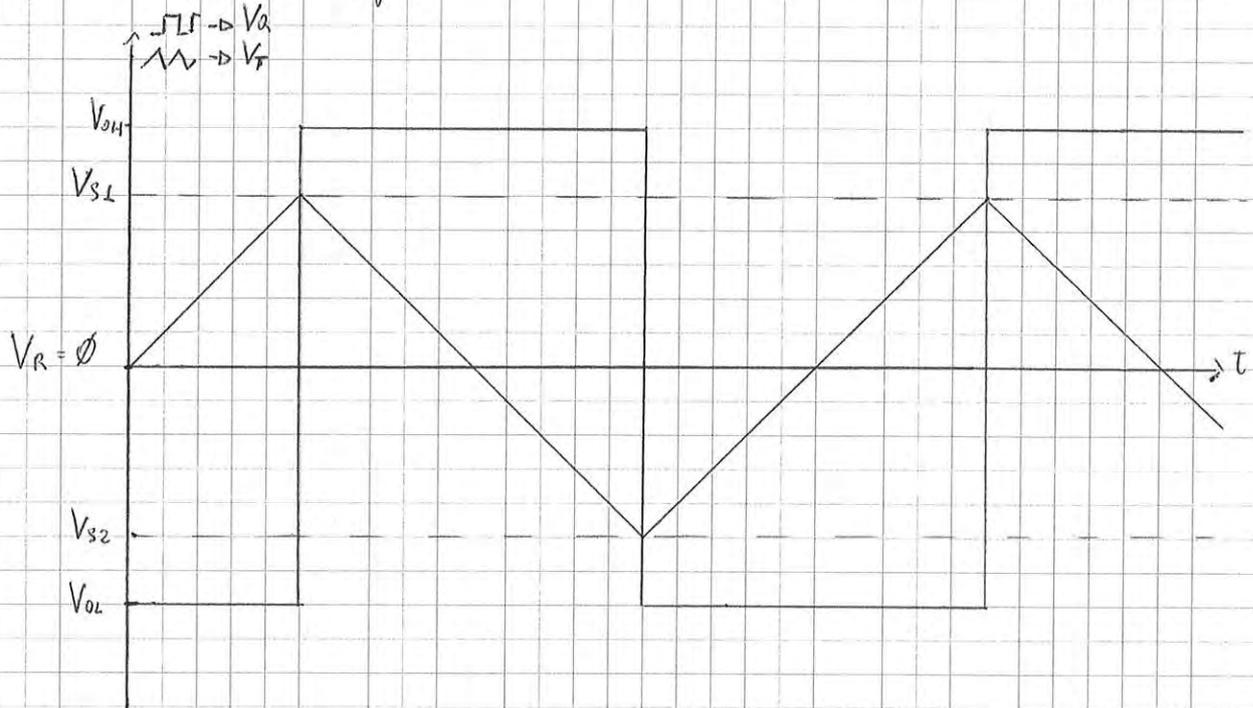
$$V_e(t) = (V_{s2} - V_{0H}) \cdot e^{-t/RC} + V_{0H}$$

$V_{s1} = (V_{s2} - V_{0H}) \cdot e^{-\frac{T}{2RC}} + V_{0H}$ perché $V_e(t) = V_{s1}$ per $t = T/2$

$\rightarrow T = \ln \left(\frac{V_{s1} - V_{0H}}{V_{s2} - V_{0H}} \right)^{-1} \cdot 2RC = 2RC \ln \left(\frac{V_{s2} - V_{0H}}{V_{s1} - V_{0H}} \right) = 2RC \ln \left(\frac{V_{0H} - V_{s2}}{V_{0H} - V_{s1}} \right)$

Il numero di componenti passivi è lo stesso di prima.

Traeciamone l'andamento temporale...



Supponiamo di nuovo che $V_e|_{t=0} = 0$, ma stavolta partiamo da V_{0L} .

Come prima, otteniamo che V_a è un'onda quadra, mentre V_t è triangolare.

$$V_e(t) = V_e(0) - \frac{V_{0H}}{RC} \cdot t$$

↳ è la pendenza dell'onda triangolare

$$V_{S2} = V_{S1} - \frac{V_{0H}}{RC} \cdot \frac{T}{2}$$

$$\Rightarrow T = 2 \frac{(V_{S1} - V_{S2})}{V_{0H}} \cdot RC = 2 \cdot \frac{1}{V_{0H}} \cdot \left(2 V_{0H} \cdot \frac{R_1}{R_2} \right) \cdot RC = 4 RC \frac{R_1}{R_2}$$

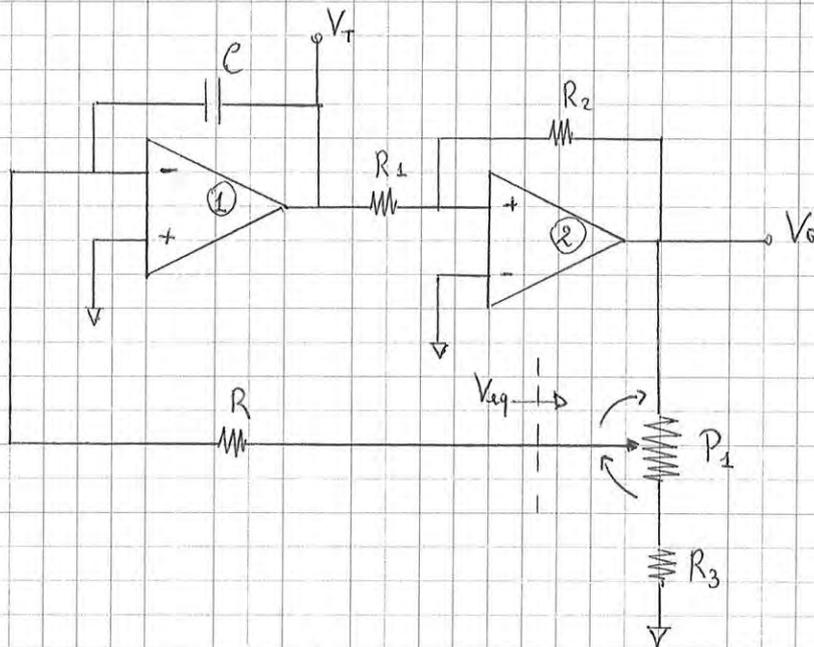
Anche stavolta, T non dipende dalle tensioni.

Andando quindi a considerare la tensione sul condensatore, si avrà un'uscita di tipo triangolare, mentre prendendo l'uscita del secondo amplificatore, si ottiene la "vecchia" forma d'onda quadra.

$$T = 2RC \frac{V_{s1} - V_{s2}}{V_{OH}}$$

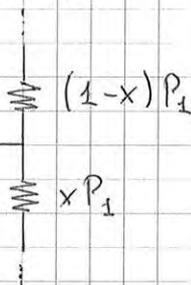
Se al posto di V_{OH} usassimo una tensione più bassa, il periodo aumenterebbe e la frequenza diminuirebbe, fino a 50Hz.

Per abbassare V_{OH} , possiamo mettere un partitore tra l'uscita del comparatore di soglia e l'ingresso dell'integratore.



L'idea è quella di mettere qualcosa di più semplice possibile tra V_a ed R , in modo da ridurre la tensione equivalente che viene integrata: mettiamo un potenziometro P_1 ed in serie una resistenza. Così facendo, dovremmo poter ridurre la frequenza di oscillazione.

Modello di un potenziometro:



$$(1-x)P_1 + xP_1 = P_1 = \text{costante} \quad [\Omega]$$

$$x \in [0, 1]$$

C'è un cursore che regola le posizioni di resistenze nei due rami $(1-x)P_1$ e xP_1

Se il potenziometro è fatto con un buon modello, si ha che:

$$V_{eq} = V_{OH} \frac{xP_1 + R_3}{P_1 + R_3} \quad (\text{supponendo } V_{OH} = -V_{OL})$$

$$f_{max} = \frac{V_{OH}}{2RC(V_{S1} - V_{S2})}$$

$$\frac{P}{f_{max}} = \frac{V_{eq}}{V_{OH}} \quad \text{ma} \quad \frac{f_{max}}{f_{min}} = 10$$

$$\rightarrow V_{eq_{min}} = \frac{1}{10} V_{OH}$$

$$\text{Essendo } V_{eq} = \frac{P_1 + R_3}{P_1 + R_3} V_{OH}, \quad V_{eq_{min}} = \frac{R_3}{P_1 + R_3} V_{OH}$$

$$\Rightarrow R_3 = \frac{1}{9} P_1 \quad \text{e} \quad P_1 + R_3 < 40 \text{ k}\Omega$$

Potremmo scegliere P_1 da $10 \text{ k}\Omega$ o da $22 \text{ k}\Omega$, ma prendiamo il primo, che è anche quello che abbiamo per il progetto reale.

In realtà quello da $22 \text{ k}\Omega$ sarebbe più consigliato, perché l'amplificatore operazionale è un LM741 che gli fornisce corrente. I $10 \text{ k}\Omega$ sono esattamente il valore minimo per considerare quell'output voltage swing considerato, quindi usando i $10 \text{ k}\Omega$ non rimarrebbe più nulla di corrente per il carico. Se prima invece avessimo optato per mettere il voltage follower per le R_{eq} , adesso avremmo dovuto lavorare, garantire che $P_1 + R_3 \ll 4R$ e poi inserirlo sull'uscita, per poter caricare qualcosa di significativo.

$$P_1 = 10 \text{ k}\Omega$$

$$R_3 = 1 \text{ k}\Omega$$

Il range di variazione è una decade. Ma potevamo fare di molto più grandi?

Teoricamente sì, però per riduzioni delle frequenze, aumenta il rischio che i parametri parassiti prendano il sopravvento e che non vediamo più l'oscillazione.

Si potrebbero dunque mettere un insieme di relattori che permettono di scegliere il campo di frequenze su cui si vuole lavorare, andando a cambiare le capacità relazionate.

■ Valore medio variabile

Lo si può fare solo dell'onda triangolare, infatti il valore medio dell'onda quadra dipende dall'alimentazione.

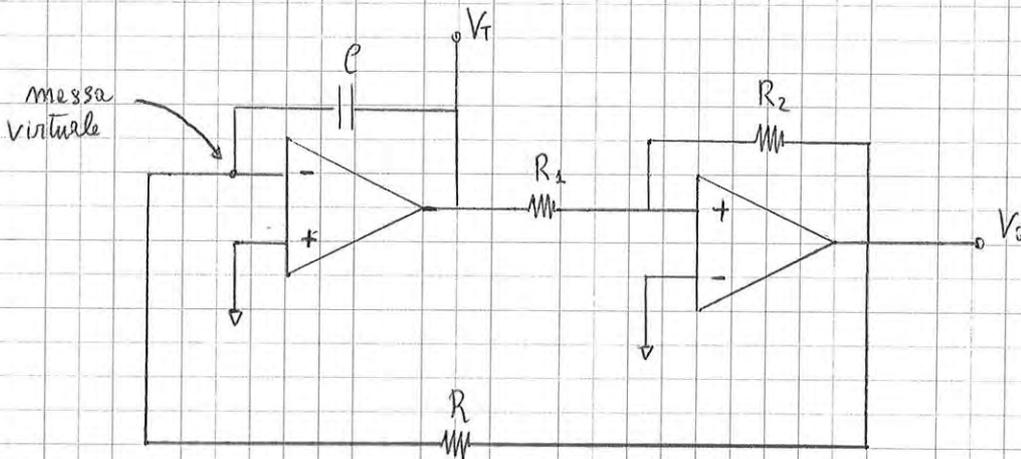
$$\text{Specifiche: } V_{TM_{max}} = +4 \text{ V} \quad V_{TM_{min}} = -4 \text{ V} \quad (\text{sono simmetrici} \rightarrow R_4 = R_5)$$

$$V_{REF_{max}} = V_{AL} \frac{P_2/2}{P_2/2 + R_4} = V_{AL} \frac{P_2}{P_2 + 2R_4}$$

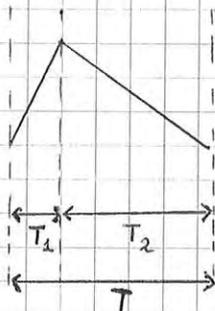
$$\frac{V_{REF_{max}}}{V_{AL}} = \frac{P_2}{P_2 + 2R_4} \quad ; \quad 5P_2 = P_2 + 2R_4 \quad ; \quad R_4 = 2P_2$$

Prendiamo nuovamente $P_2 = 10k\Omega \rightarrow R_4 = 20k\Omega \rightarrow$ normalizziamo
 $R_4 = 18k\Omega$

■ Duty - Cycle variabile



$$D.C. = \frac{T_1}{T_1 + T_2} = \frac{T_1}{T} = \frac{\text{"tempo per salire"}}{\text{"tempo complessivo"}}$$



Per avere queste variazioni, deve cambiare una corrente.

$V_{OL} = -V_{OH}$ quindi V_a è sempre la stessa: abbiamo bisogno di due resistenze, una su cui scorre corrente per $V_a > 0$ e l'altra per $V_a < 0$

Specifiche: $D.C._{min} = 25\%$ $D.C._{max} = 75\%$ \rightarrow è simmetrico!

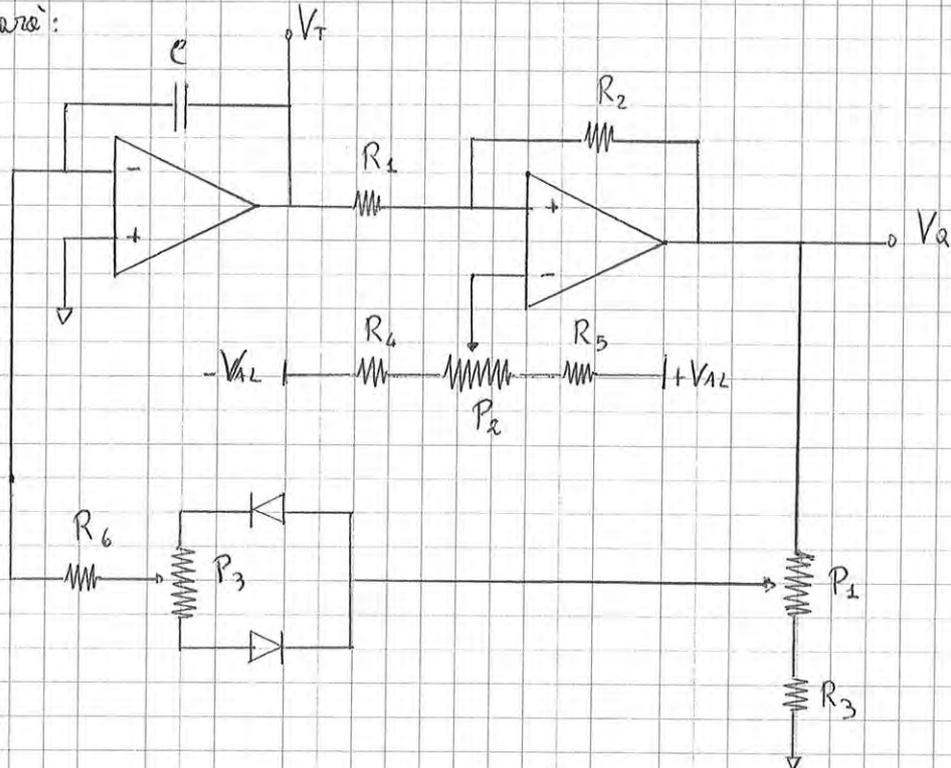
con l'espressione di prima, ovvero $T = 4 R C \frac{R_1}{R_2}$, si trova che

$$2R_b + 2R_a = 4R \quad ; \quad \text{ma} \quad 2R_b + 2R_a = 2(P_3 + 2R_6)$$

$$\rightarrow 2 \cdot 4R_6 = 4R \quad \rightarrow R_6 = \frac{R}{2} = 47 \text{ k}\Omega \text{ normalizzato}$$

$$\rightarrow P_3 = 100 \text{ k}\Omega$$

Il circuito completo sarà:



■ Circuito VCO (voltage controlled oscillator)

Nel nostro caso, servirà un voltage controlled generator perché non genereremo un'onda sinusoidale. La frequenza della nostra onda quadra deve essere proporzionale ad una tensione di riferimento. Vogliamo generare segnali derivanti da una frequenza di riferimento, che quindi deve essere molto stabile e precisa, come ad esempio generate da un quarzo. Si può fare usando un circuito PLL (phase locked-loop) (è un anello ad aggancio di fase). Ecco come funziona: confronta la frequenza di uscita di un VCO a frequenza variabile (dipende dalla tensione di ingresso) con la tensione di riferimento, e varia la tensione di ingresso in modo da mantenere le due frequenze uguali. Se al posto di confrontare le frequenze del VCO, confrontassimo una

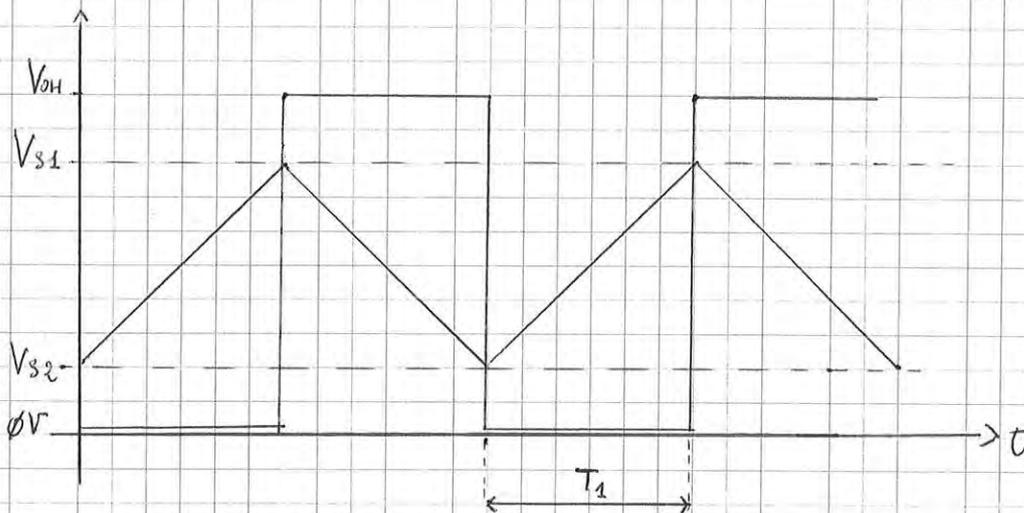
Supposto che T_3 operi in linearità (Ve quindi non potrà essere qualunque), e che in T_3 le correnti di collettore e di emittore siano praticamente le stesse,

$$I = \frac{V_{A1} - V_e - V_{EB}}{R_e}$$

T_4 viene polarizzato così: dall'uscita del comparatore di soglie ci saranno $0V$ o V_{OH} (lo facciamo ad alimentazione singola); se è a $0V$, non vi può scorrere corrente e quindi T_4 sarebbe interdetto. Invece se è a V_{OH} , R_b è studiata in modo tale da mandare T_4 in saturazione, e quindi sarebbe come un interruttore chiuso su cui ci sarà una tensione (piccola) $V_{CE\text{ sat}}$ ai suoi capi, che vale al massimo $0,2V$.

$$I_{E_{T1}} = I_{E_{T2}} = \phi$$

Quando T_4 è un interruttore aperto, in T_1 e T_2 non scorre corrente, ed è come se non ci fossero. Quindi, I scorrerà tutta nel diodo e caricherà il condensatore C . Facciamo uno scheme temporale:



Quando $V_e = 0$, vogliamo che il comparatore di soglie generi una tensione bassa perché siamo al di sotto di entrambe le soglie. Essendo le correnti I costante (in realtà dipende da V_e , ma questa varierà molto lentamente e quindi la consideriamo costante lungo un ciclo), partiamo da $0V$ e la tensione sul condensatore salirà linearmente fino alla tensione di soglia V_{S1} .

Che tensione si avrà nel punto A quando T_4 è un interruttore chiuso?

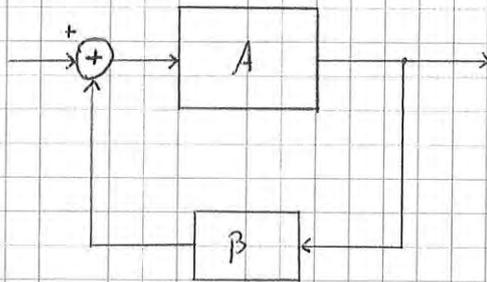
Su A ci saranno $0,2V$ (da T_4) + V_{BE} (da T_1) $\approx 0,3V$

11/11/2014

■ Oscillatori sinusoidali

Normalmente si basano sulle condizioni di Barkhausen, che però non bastano da sole a definire il comportamento.

Per i sistemi reazionati:



Le condizioni di Barkhausen sono che:

" la reazione deve essere positiva almeno per una frequenza, ovvero deve esistere una pulsazione ω_0 tale che

$$|A \cdot \beta|_{\omega=\omega_0} = 1$$

$$\angle A \cdot \beta_{\omega=\omega_0} = 0$$

"

Generalmente, gli oscillatori sinusoidali non hanno l'ingresso, ma solamente le reti di reazione. Tuttavia, il rumore presente nel sistema viene amplificato, filtrato ecc. Questo disturbo, anche se molto debole, deve contenere la frequenza che si vuole produrre per dare l'innescio del funzionamento. Quando poi il guadagno della retroazione diventa unitario, dovrà essere mantenuto stabile il segnale in uscita.

Il problema è che entrambe le condizioni devono essere rispettate alla perfezione, il che è impossibile in un sistema lineare: gli oscillatori sono quindi, sempre, sistemi non lineari. Essendo che queste condizioni devono valere solo quando esistono le oscillazioni, aggiungiamo un pezzo di circuito. La soluzione che adotteremo non è universale, ed in genere si fa così per ogni oscillatore: a parte la generazione delle oscillazioni,

$$\beta = \frac{sRC}{1 + 3sRC + s^2R^2C^2}$$

Riscriviamo β in $j\omega$... Abbiamo bisogno che $A \cdot \beta$ sia un numero reale positivo per una certa ω_0 .

$$\beta(j\omega) = \frac{j\omega RC}{- \omega^2 R^2 C^2 + 3j\omega RC + 1}$$

Al numeratore c'è un numero immaginario puro, quindi per avere $\beta(j\omega)$ reale, anche il denominatore deve essere immaginario puro.

Dobbiamo quindi trovare una ω_0 tale che $1 - \omega_0^2 R^2 C^2 = 0$

$$\Rightarrow \omega_0 = \frac{1}{RC} \quad ; \quad f_0 = \frac{1}{2\pi RC}$$

Per questa ω_0 , $\beta(j\omega_0) \in \mathbb{R}$, ma quanto vale?

$$\beta(j\omega_0) = \frac{j\omega_0 RC}{3j\omega_0 RC} = \frac{1}{3}$$

$T = \beta \cdot A = 1 \Rightarrow$ il circuito soddisfa le condizioni di Barkhausen se

$$A = 3.$$

$$A = 3 = 1 + \frac{R_2}{R_1} \Rightarrow \boxed{R_2 = 2R_1}$$

Tuttavia, ancora questo circuito è un oscillatore sinusoidale.

Dobbiamo avere esattamente che $R_2 = 2R_1$ ma la tolleranza non ce lo garantisce!

Se una delle due resistenze varia di pochissimo di valore, le condizioni non valgono più. La soluzione che si può adottare è che, per generare un'oscillazione che prima non c'era e per avere $\frac{R_2}{R_1} = 2$, possiamo amplificare il rumore iniziale.

Cosa succede se c'è un'oscillazione sinusoidale che non soddisfa le condizioni per eccesso

($T > 1$)? In caso l'ampiezza, e quindi l'amplificatore operazionale andrà in

saturazione: l'oscillazione verrà distorta, tenderà ad un'onda rettangolare, quasi quadrata, e poi il

la rete di reazione cambierà, e con essa anche il guadagno del sistema. Ad un certo punto, è come se avessimo R_{2a} ed R_{2b} in parallelo; allora, dovendo essere $A < 3$, si ha che:

$$\frac{R_{2a} \parallel R_{2b}}{R_1} < 2 \quad \text{necessariamente}$$

Quindi...

Condizione di innescio delle oscillazioni: $\frac{R_{2a}}{R_1} > 2$

Condizione di mantenimento delle oscillazioni: $\frac{R_{2a} \parallel R_{2b}}{R_1} < 2$

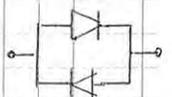
Così facendo, rendiamo un circuito a Ponte di Wien un oscillatore sinusoidale. Le condizioni di Barkhausen vengono realizzate come equilibrio tra due stadi (non è facile da cedere!), infatti, da sole, sono praticamente irrealizzabili senza una rete di reazione non lineare.

Nel 1920 un diti "signori HP" (non c'erano i diodi Zener) mise una lampadina a filamento, che ha una caratteristica fortemente non lineare (è equivalente, quasi, ad una resistenza non lineare) su R_1 . Quando R_1 era "fredda" ed $\frac{R_2}{R_1} > 2$, l'ampiezza delle oscillazioni cresceva, e di conseguenza aumentava anche la corrente nella reazione: la lampadina si riscaldeva. Dunque, R_1 "saliva" ed il sistema si stabilizzava.

→ Dobbiamo avere una resistenza che dipende dall'ampiezza del segnale.

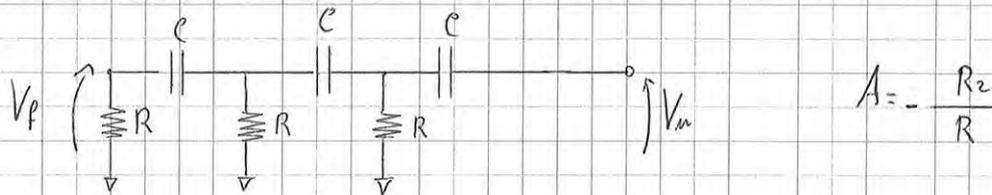
L'ideale sarebbe avere una resistenza che vari linearmente con il valore medio del segnale. Ci serve quindi una resistenza pilotata in tensione: usiamo il canale dove c'è la R_o di un MOSFET che varia al variare della tensione.

Al posto dei diodi Zener, potremmo mettere due diodi "normali" in antiparallelo. Così, la tensione V_a è un po' più bassa e l'ampiezza del segnale d'uscita



Togliendo per trovare il guadagno d'anello, dobbiamo fare attenzione perché V_i non è più un punto a bassa impedenza.

Quando, calcolando V_f , dobbiamo prendere V_{in} non possiamo dire che V_f è il partitore, doppio, di V_{in} senza tenere conto del fatto che il primo condensatore C viene caricato dalla resistenza R .



$$A = - \frac{R_2}{R}$$

A questo punto, essendo solamente componenti passivi, cambiando il cerchio sull'uscita varierà anche il comportamento delle reti. Dopodiché, V_f verrà amplificato per $-\frac{R_2}{R}$.
Faccendo i conti, si trova che:

$$\beta = \frac{s^3 R^3 C^3}{s^3 R^3 C^3 + 6 s^2 R^2 C^2 + 5 s R C + 1}$$

$$\rightarrow T = A \cdot \beta = - \frac{R_2}{R} \frac{s^3 R^3 C^3}{s^3 R^3 C^3 + 6 s^2 R^2 C^2 + 5 s R C + 1}$$

Scriviamo T nel dominio di Fourier...

$$T(j\omega) = \frac{-R_2 (-j R^3 C^3 \omega^3)}{R (-j \omega^3 R^3 C^3 - 6 \omega^2 R^2 C^2 + 5 j \omega R C + 1)}$$

la parte reale del

Se vogliamo soddisfare le condizioni di Barkhausen, dobbiamo annullare \checkmark denominatore.

$$1 = 6 \omega^2 R^2 C^2 \quad \rightarrow \quad \omega_0 = \frac{1}{\sqrt{6} R C} \quad \rightarrow \quad f_0 = \frac{1}{2\pi \sqrt{6} R C}$$

$$\Rightarrow T(j\omega_0) = + \frac{1}{29} \cdot \frac{R_2}{R}$$

(c'è il + perché dobbiamo fase = 0° , non = 180°)

Valgono le stesse osservazioni di prima. Il guadagno dell'amplificatore sarà $\frac{1}{29} \cdot \frac{R_2}{R}$ ma poi si ripetono gli stessi ragionamenti fatti per il ponte di Wien. Anche questo lavora a f_{basse} .

$$V_p = - \frac{Z_1 Z_2 A_v V_i}{R_0 (Z_1 + Z_2 + Z_3) + Z_2 (Z_1 + Z_3)}$$

Vogliamo usare induttanze e condensatori, e quando lavoreremo nel dominio di Fourier saranno termini immaginari.

$$Z_1 = jX_1 \quad ; \quad Z_2 = jX_2 \quad ; \quad Z_3 = jX_3$$

Mettono delle reattanze al posto delle impedenze, avremo che:

$$\frac{V_p}{V_i} = - \frac{j^2 X_1 X_2 A_v}{j R_0 (X_1 + X_2 + X_3) + j^2 X_2 (X_1 + X_3)} = \frac{X_1 X_2 A_v}{j R_0 (X_1 + X_2 + X_3) - X_2 (X_1 + X_3)}$$

Questa espressione deve rispettare le condizioni di Barkhausen: $|A| = 1$ ed $\in \mathbb{R}$.
Dato che il numeratore è reale, lo dovrà essere anche il denominatore e quindi:

$$X_1 + X_2 + X_3 = 0 \quad \text{alla pulsazione } \omega = \omega_0$$

Prendiamo $X_1 + X_3 = -X_2$

$$\rightarrow \text{a } \omega = \omega_0, \quad A = \frac{X_1 X_2 A_v}{-X_2 (-X_2)} = \frac{X_1 X_2 A_v}{X_2^2} = \frac{X_1}{X_2} A_v$$

$$\Rightarrow \frac{X_1}{X_2} A_v = 1$$

Quindi X_1 ed X_2 devono essere entrambi o condensatori o induttori \rightarrow ci saranno due soluzioni!

Se X_1 ed X_2 sono condensatori, X_3 deve essere un induttore, altrimenti non potremmo fare che $X_1 + X_3 = -X_2$.

L'altra soluzione è X_1 ed $X_2 \rightarrow$ induttori, mentre $X_3 \rightarrow$ condensatore.

X_1, X_2 condensatori
 X_3 induttore
 \downarrow
Oscillatore di Colpitts

\rightarrow OSCILLATORI A TRE PUNTI \leftarrow

X_1 e X_2 induttori
 X_3 condensatore
 \downarrow
Oscillatore di Hartley

Facciamo in modo che $A \cdot \beta \Big|_{\omega=\omega_0} = 1$ per una certa ampiezza del segnale di ingresso del transistor.

In questo modo, troveremo il valore di $G_m \Big|_{A \cdot \beta = 1}$. Quando non c'è segnale all'interno del circuito, $G_m(x)$ è più alta ed il circuito amplificherà il rumore e comincerà a creare un segnale sinusoidale. Questo aumenterà fin quando X non si porta al valore per il quale $A \cdot \beta = 1$. A quel punto, se il segnale continuasse ad aumentare, il guadagno d'anello diventerebbe < 1 e quindi il segnale si "riporterebbe indietro" fino al punto di partenza, ed una X inferiore.

Quindi, il sistema regola automaticamente l'ampiezza dell'oscillazione e, a seconda di dove scegliamo che X faccia valere $A \cdot \beta = 1$, il sistema avrà delle caratteristiche diverse; infatti, il transistor genera anche delle sinusoidi alle armoniche superiori (\rightarrow distorsione).

Dove X è piccola, la pendenza di $G_m(x)$ è bassa. Se $G_m(x)$ fosse piccolo, per adattarci alle condizioni che imporranno, avremo bisogno di una grande variazione del segnale, con le distorsioni annesse.

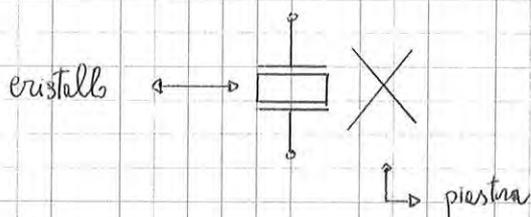
Piccole variazioni di $G_m(x)$ corrispondono a grandi variazioni del segnale!

● Oscillatore di Meissner

Non è un oscillatore a tre punti e usa un trasformatore (due induttanze accoppiate) per riportare la reazione del collettore alla base, facendo le stesse cose del circuito visto prima.

● Oscillatore al quarzo

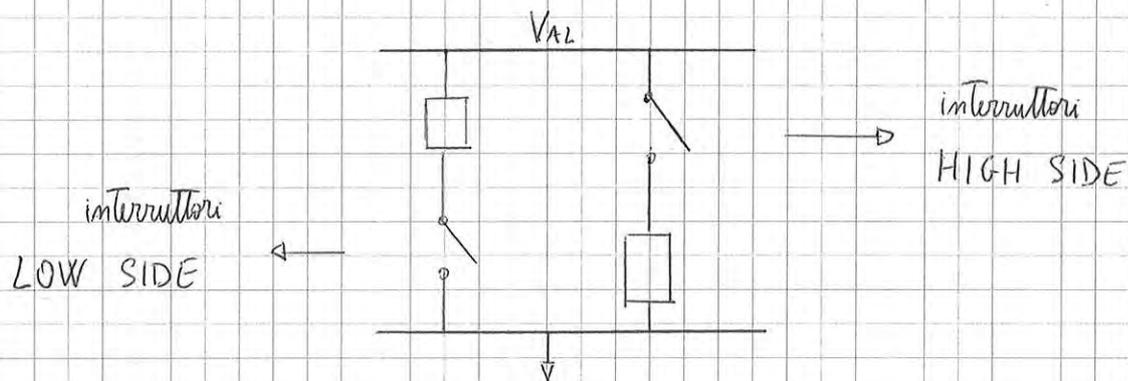
Sono molto usati, insieme ai resonatori ceramici. È presente un cristallo di quarzo, o di qualche altro materiale ceramico (le cui dimensioni sono calcolate in maniera precisa) che, sottoposto ad un campo elettrico elevato dovuto alle piastre, vibra a frequenze altissime.



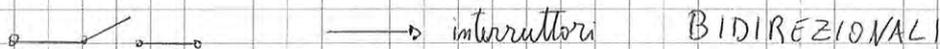
TRANSISTORI IN COMMUTAZIONE

Treterremo sia BST che MOSFET, anche se nell'elettronica digitale si usano quasi solamente MOSFET ormai, sia per porte logiche sia per il collegamento tra queste e gli amplificatori di potenza.

Inoltre, oggi giorno si usano anche altri componenti che hanno proprietà ibride. Transistor in commutazione: vogliamo usarli come interruttori, quindi non più in linearità.

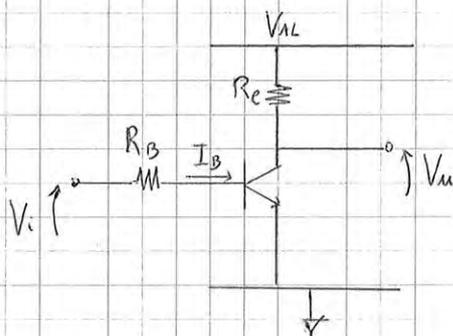


Poi ce ne sono di un altro tipo, in cui la corrente può cambiare verso, non sono più tra massa e V_{AL} :



Generalmente, i low side sono più facili da realizzare

Un semplice modello di circuito con Transistore BST è:



Il circuito così fatto può essere utilizzato sia per applicazioni lineari, sia come funzionamento ON/OFF

giunzione base-emettitore e non passerà più nella giunzione base-emettitore ma in quella base-collettore. Nella pratica si ragiona pensando che l'area di base del BJT sia sovrappollata, e che ci sia un "ingorgo".

Diciamo che, in saturazione:

$$I_e = \beta_{\text{forzato}} \cdot I_B$$

Su R_e ci sarà, praticamente, tutta V_{A2} a meno del contributo negativo di $V_{CE\text{ sat}}$.

$$I_e \approx \frac{V_{A2}}{R_e} \quad I_B = \frac{V_i - V_{BE\text{ sat}}}{R_B}$$

$V_{BE\text{ sat}}$ è più alta delle "normali" V_{BE} (generalmente si considera $1V \div 1.2V$), e ricorda di quante correnti in più spingiamo sulle base.

$$\beta_{\text{forzato}} = \frac{I_e}{I_B} = \frac{V_{A2}}{R_e} \cdot \frac{R_B}{V_i - V_{BE\text{ sat}}}$$

β_{forzato} non è una caratteristica del transistor perché viene forzato dall'esterno, in quanto lo sono I_e ed I_B . Si ha che:

$$\beta_{\text{forzato}} = \frac{I_e}{I_B} < \beta \quad [\text{in saturazione}]$$

Dobbiamo decidere con quale tensione d'ingresso vogliamo mandare in saturazione il transistor, ma R_e lo dovremo già conoscere perché rappresenta il carico. Quindi, dimensioniamo R_B in modo tale che, in saturazione, quando la tensione d'ingresso è la tensione che deve mandare in saturazione il transistor, I_B sia più alta della corrente che manterrebbe in linearità. Allora, andiamo a guardare quanto vale il β_{min} dal datasheet per quelle determinate correnti di collettore $I_e = \frac{V_{A2}}{R_e}$, così da avere il minimo valore che mantiene il BJT in linearità.

Quindi ci serve il β_{min} per ogni livello di I_e che abbiamo nel circuito, in modo che $I_{B\text{ sat}} > I_{B\text{ linearità}}$.

$P_{media} = 7.5 \text{ mW}$ nel caso lineare.

Resistenze lampadine: $R_L = \frac{10V}{50 \text{ mA}} = 200 \Omega$

$P_L = \frac{V^2}{R_L} = \frac{0.5W}{2} = \frac{1W}{4} \rightarrow V^2 = \frac{200}{4} V^2 = 50 V^2 \rightarrow V = 7V$

La corrente che scorre nella lampadina sarà quindi:

$I_L = \frac{7V}{200 \Omega} = 35 \text{ mA}$

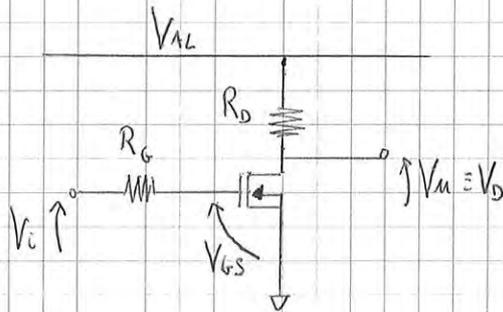
Poi I_L scorrerà nel transistor, dove $V_{CE} = 3V$ e $I_C = 35 \text{ mA}$

→ Potenza dissipata dal transistor: $P_T = (35 \cdot 3) \text{ mW} = 105 \text{ mW}$

Lo stesso circuito, in lineare, ha molte più potenze dissipate!

→ lavorare in interdizione ed in saturazione è molto più conveniente.

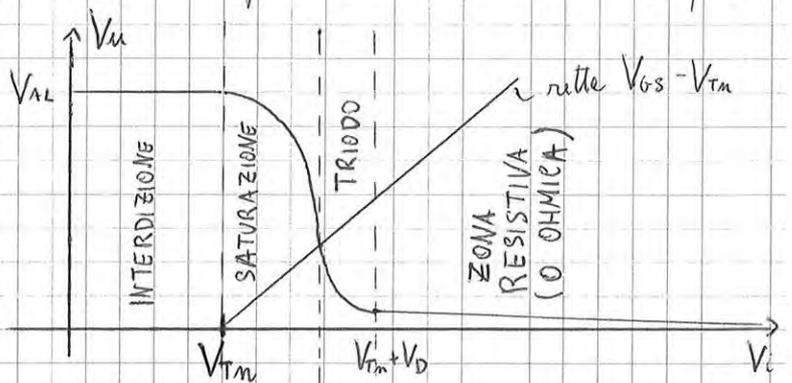
• Interruttore a MOSFET (di potenza)



Solamente in continua vale che $V_i = V_{GS}$, $I_G = 0$ quindi, in quel caso, su R_G non cade tensione. Non serve, ma vedremo dopo le motivazioni della sua presenza. (In commutazione sarà utile).

Tracciamone la caratteristica:

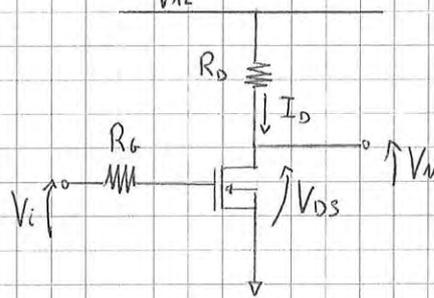
Si ha che V_{GS} rappresenta la tensione di ingresso dell'interruttore. Per $V_i (= V_{GS}) < V_{Tn}$ tra drain e source c'è un circuito aperto.



18/11/2014

● Esempio di progetto con interruttore a MOS

$\frac{1}{2} W$



Ripetiamo con un MOSFET lo stesso esempio pratico visto per il BJT.

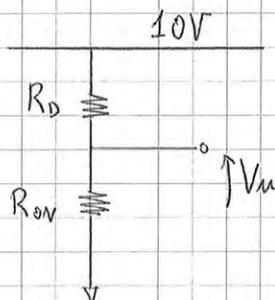
$V_{IL} = 10V$

$V_i > 5V \rightarrow$ lampadina ON

$V_i < 0.5V \rightarrow$ lampadina OFF

Se il transistor è un interruttore chiuso, $I_D = \frac{0.5W}{10V} = 50mA$

Quando invece è un interruttore aperto, si ha che:



Deve accadere che:

- $R_{ON} < \frac{0.5V}{50mA} = 10 \Omega$

- $I_{Dmax} > 50mA$

- $V_{DSoffmax} (\equiv V_{DSS}) > 10V$

- $0.5V < V_{Th} \ll 5V$

Usiamo un BS170, che va benissimo in accordo con queste richieste.

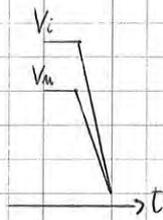
R_{ON} lo si può ricavare dai grafici del datasheet.

$V_D > 0.6V \div 0.7V$ perché le correnti sarà di qualche Ampere \rightarrow prendiamo $V_D = 1V$

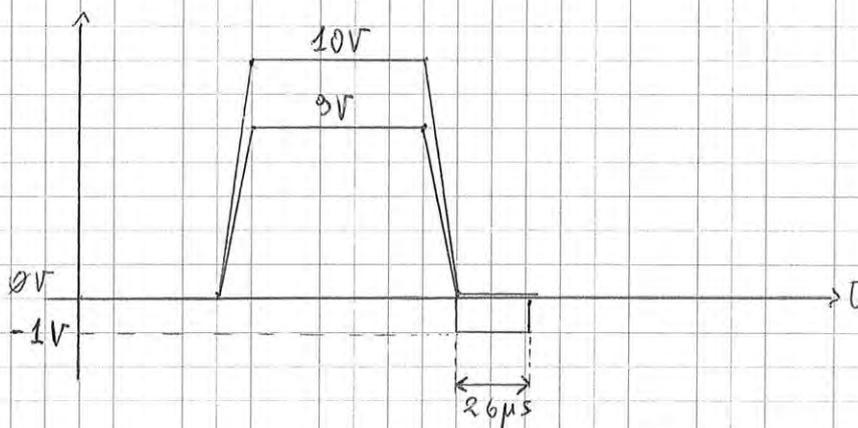
$\rightarrow V_m = V_i - V_D = 10V - 1V = 9V$

Cos'è succede nel transitorio?

L'andamento sarà ideale?



No! Ci sarà un comportamento di questo genere:



↳ risultato ottenuto in seguito a simulazioni

Accade che nelle giunzione ci sono tantissime cariche, ma quando ai capi del diodo la tensione diventa 0V, e'è un'inversione di corrente e viene dissipata la carica che si era accumulata.

Definiamo:

Q_{RR} (reverse recovery \rightarrow carica di recupero inverso)

Dato una certa corrente, la tensione V_m viene negativa per quei $26 \mu s$ in quanto il diodo ha una carica Q_{RR} accumulata. Il salto di tensione del diodo è di $10V$, e V_D va a $-1V$, facendo sì che le correnti nella resistenza cambi verso, e quindi la carica accumulata si inizi a dissipare da parte del carico. Per far ciò, è necessario un certo intervallo di tempo:

t_{rr} (reverse recovery \rightarrow tempo di recupero inverso)

E' il tempo per il quale la corrente inversa torna indietro. Potrebbe dare fastidio a molte applicazioni, perché penseremmo che il diodo sia un circuito aperto, e invece non subito.

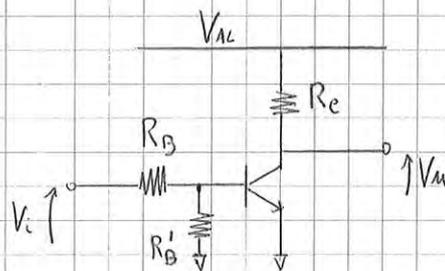
Il BJT ha un comportamento asimmetrico, infatti prima il transistor deve smontare le cariche in eccesso nella base, poi si spegne e quindi V_u torna su.

La commutazione interdizione - saturazione è veloce, infatti il t_{rn} è molto piccolo, dell'ordine di centinaia di ns, invece per passare dalla saturazione all'interdizione è necessario un tempo molto più lungo perché le cariche accumulate sulla base devono essere tutte dissipate, per poi spegnersi ($\rightarrow I_B = 0$): non passerà più corrente neanche sul collettore e sull'emettitore.

Quando ho bisogno di velocità da parte del transistor, possiamo applicare due differenti soluzioni:

- soluzione #1

Mettiamo una resistenza tra la base e $\emptyset V$, la quale dissiperà un po' di cariche

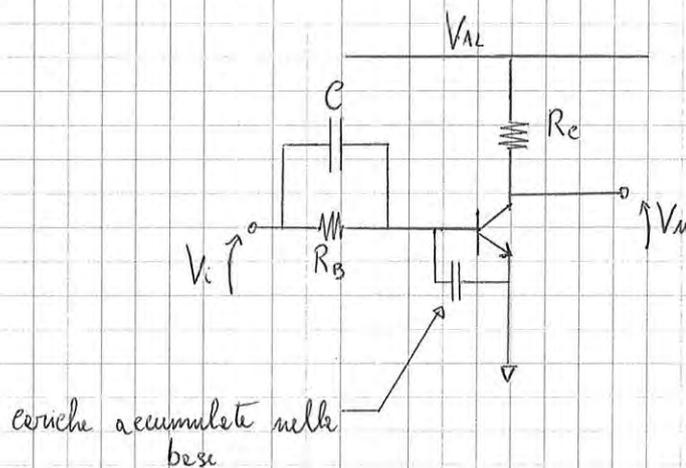


Il problema è che la dobbiamo tenere anche quando il transistor è acceso, e quindi R_B dovrà fornire più corrente.

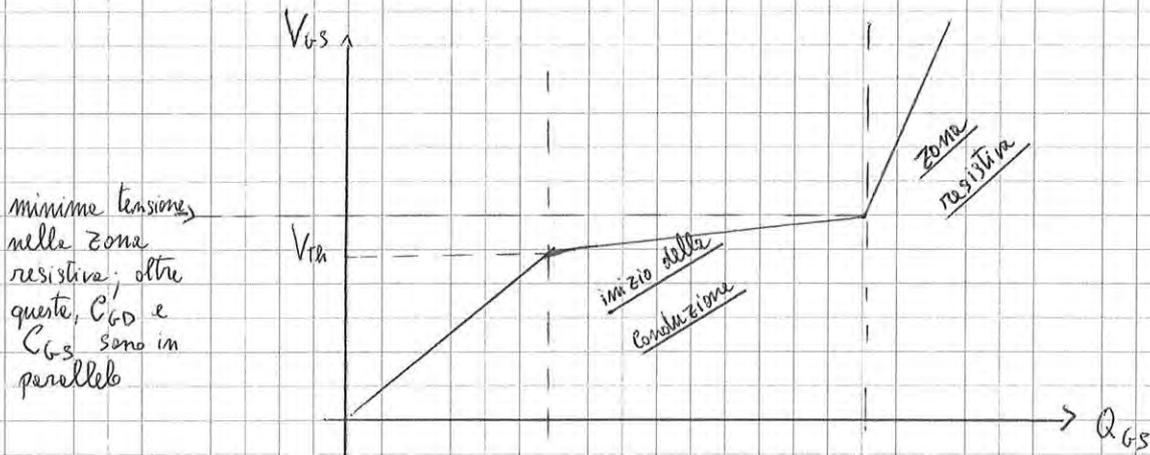
\rightarrow c'è bisogno di più corrente dal driver!

- soluzione #2

Si usa un condensatore C



te erogabile. Potrà avere anche delle forme d'onda diverse!



Q_{GS} : carica che stiamo fornendo al gate per accendere il MOSFET.

Vogliamo cambiare la tensione sul gate del transistor. \rightarrow far scaricare o caricare C_{GS} e C_{GD} .
Fornendo corrente, il condensatore C_{GS} si carica, mentre la tensione ai capi di C_{GD} diminuisce. Per far variare la tensione su questi due condensatori, basta farne la capacità equivalente e quindi trovare la relazione (lineare) tra tensione e carica. Così facendo aumenterò la tensione sul gate e quando arriverò a V_{TH} , continuando a fornire carica il MOSFET inizia a condurre. Dunque, scorrerà corrente nel carico e diminuirà la tensione sul drain. C_{GD} si trova tra questi due nodi, quindi ci sarà un amplificatore invertente che guadagnerà tantissimo!

C_{GD} diventa un "condensatore Miller", di capacità molto elevata.

Per far aumentare la tensione ai capi del gate, dobbiamo fornire una carica grandissima: dopo V_{TH} , l'andamento $V_{GS}(Q_{GS})$ è quasi piatto.

Quando V_{GS} raggiunge il livello di tensione minimo per entrare in zona resistiva, C_{GD} e C_{GS} saranno in parallelo e V_{GS} crescerà molto rapidamente.

A seconda del MOSFET, Q_{GS} può essere più o meno grande, ed il driver può fornire al massimo una determinata corrente!

Ad esempio, il transistor IRF110 ha bisogno di 5.5 nC per accendersi.

Se effettivamente forniamo $Q = 5.5 \text{ nC}$ con una corrente di $I = 12 \text{ mA}$ ci vorranno circa 500 ns, ma se $I = 1 \text{ A}$ allora ci vorranno 5.5 ns!

La velocità di commutazione di un MOSFET è proporzionale alle capacità di pilotaggio del

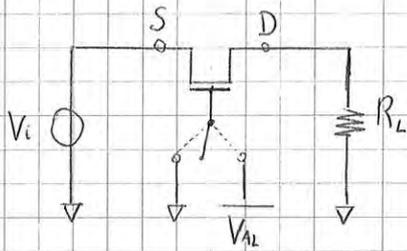
che il transistor muoia: dovremmo ridurre il Q (fattore di merito) del risonatore \rightarrow mettiamo

R_G . Serve per limitare l'ampiezza delle oscillazioni.

Infatti, R_G non serve per limitare la corrente, anzi da questo punto di vista è un po' dannosa.

Non può essere troppo alta, ma normalmente protegge il MOSFET da slammeggiamenti.

Pass Transistor



Supponiamo che $0 \leq V_i \leq V_{IL}$

R_L ci creerà qualche problema, infatti se scorrerà corrente sul MOSFET, ci sarà una V_{DS} che creerà una differenza di potenziale su R_L . Perciò, diciamo che $R_L \rightarrow \infty$, infatti $R_L \gg R_{ON}$ del transistor e quindi V_{DS} è molto bassa. Supponiamo che il source sia a destra, anche se non è vero necessariamente (sono intercambiabili) $\rightarrow V_D \approx V_S$

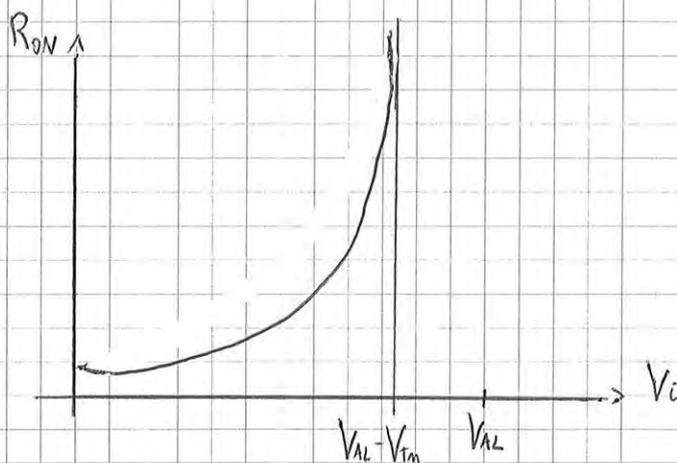
Se $V_G = 0V$, il transistor è OFF. V_i può variare da $0V$ a V_{IL} , e $V_{GS} \approx -V_i$

Se $V_G = V_{IL}$, allora $V_{GS} = V_{IL} - V_i$

Ma allora se $V_{IL} - V_i > V_{Th}$ siamo "ON", ma questa disuguaglianza vuole dire che il MOSFET funziona bene solo quando è varo; quando $V_{IL} - V_i$ è un valore grande (ovvero quando $V_i \approx 0$), siamo in regione resistiva, e possiamo calcolare la R_{ON} del transistor. Deve valere che $V_{DS} \leq V_{GS} - V_{Th}$

$$I_D = K_n (V_{GS} - V_{Th}) V_{DS} \quad \leftarrow \text{Trascurabili} \quad = K_n (V_{GS} - V_{Th}) V_{DS} = K_n (V_{IL} - V_i - V_{Th}) V_{DS}$$

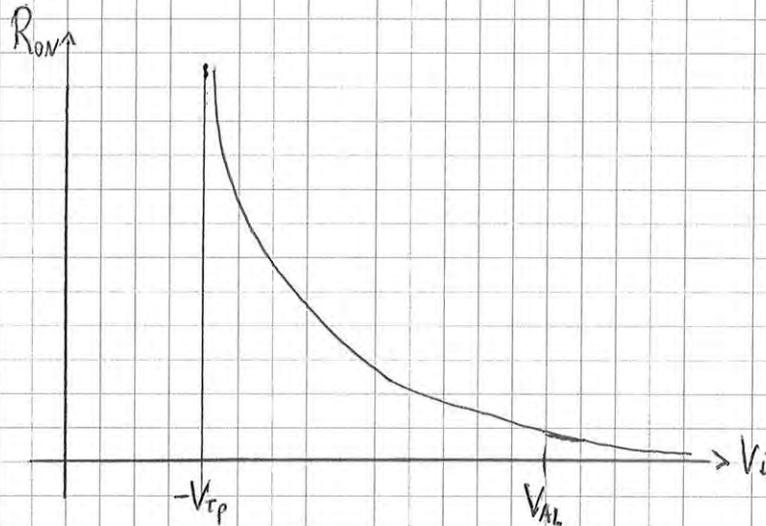
$$R_{ON} = \frac{V_{DS}}{I_D} = \frac{1}{K_n (V_{IL} - V_i - V_{Th})} \quad \leftarrow \text{è un'iperbole con un asintoto per } V_i = V_{IL} - V_{Th}$$



$$I_D = K_P (V_{GS} - V_{TP}) V_{DS} < 0 \Rightarrow I_D = -K_P (V_{GS} - V_{TP}) V_{DS}$$

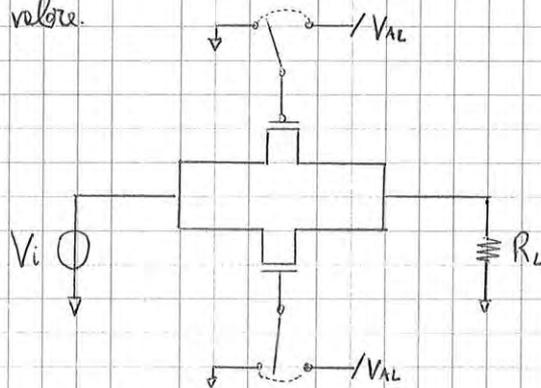
in quanto scegliamo il verso opposto, ovvero la corrente sarà entrante nel drain.

$$R_{OV} = \frac{V_{DS}}{I_D} = \frac{1}{K_P (-V_{GS} + V_{TP})} = \frac{1}{K_P (V_i + V_{TP})} \rightarrow \text{è ancora un'iperbole}$$



È un buon interruttore per $V_i \approx V_{AL}$! È il comportamento duale rispetto all'n-MOS.

Per avere entrambi i vantaggi, mettiamoli entrambi in parallelo, avendo così, sempre, una R_{OV} "equivalente" di basso valore.



Pilotaggio in controfase dei gate:

- Se il p-MOS è a ground e l'n-MOS è a $V_{AL} \rightarrow$ ON
- Se il p-MOS è a V_{AL} e l'n-MOS è a ground \rightarrow OFF

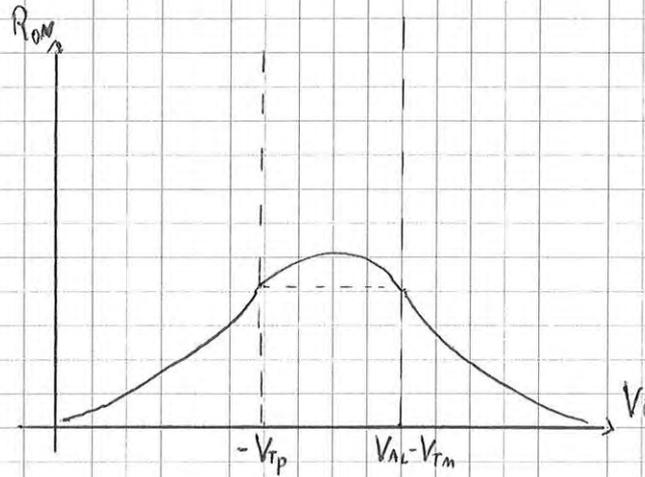
Avremo due segnali di controllo - digitali - in opposizione di fase.

Si scambieranno entrambi le polarità per spegnere il circuito.

In ambito digitale, questo circuito è chiamato TRANSMISSION GATE (TG),
ma si usa per molte altre cose. In ambito analogico è chiamato ANALOG SWITCH.

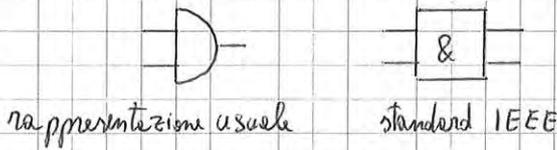
Infatti abbiamo trascurato l'effetto Body, per il quale le caratteristiche del MOSFET peggiorano se $V_{source} \neq V_{substrato}$.

R_{ov} sarà un po' più grande di quella trovata, ma va bene così. Il dispositivo reale ha anche questo comportamento.



Un analog switch molto usato è il CD4066, che è esattamente quello che abbiamo realizzato.

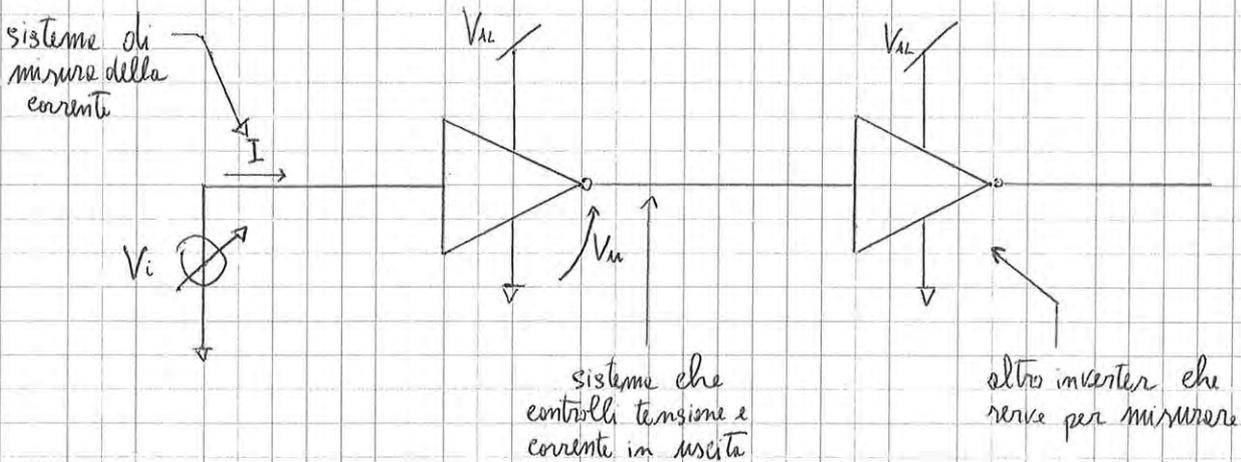
Anche per l'AND ci saranno diversi simboli:



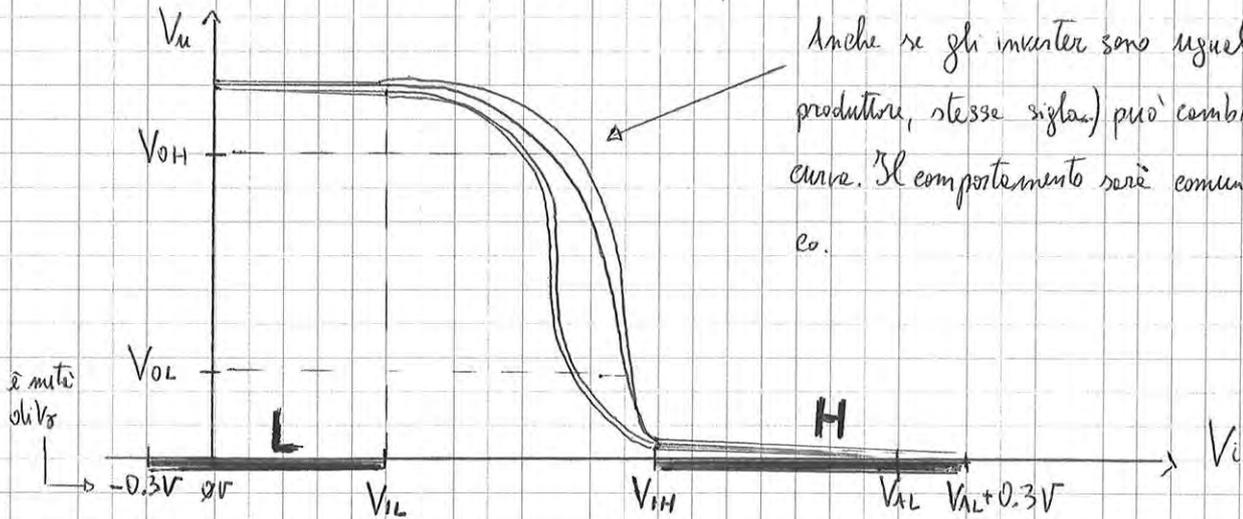
Nai circuiti logici, AMPLIFICARE \equiv RIPRISTINARE

Mettiamo una tensione di ingresso variabile tra \emptyset e V_{AL} e vediamo come si comporta e com'è fatto dentro.

Durante il passare degli anni, il valore di V_{AL} da 5V è diminuito sempre più e varie e recorde delle applicazioni. Fare un alimentatore per i circuiti logici può essere un problema. C'è una ON sequencing, ovvero una sequenza di tensioni che fa accendere il sistema, ed una OFF sequencing, analogamente. Simuliamo un caso d'uso "normale", ovvero una porta logica che ne pilota un'altra.



Una possibile caratteristica dell'inverter può essere:

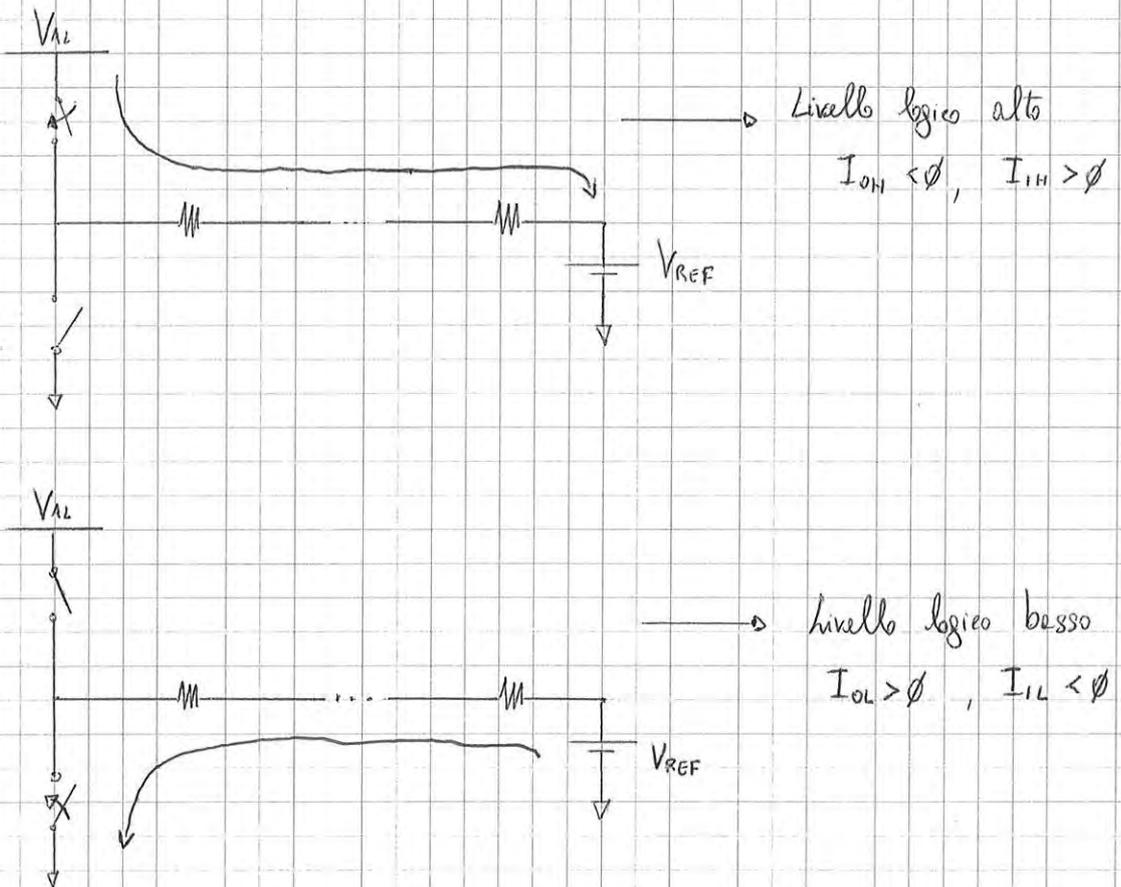
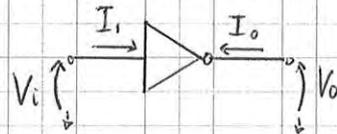


Anche se gli inverter sono uguali (stesso produttore, stesse sigle) può cambiare la curva. Il comportamento sarà comunque identico.

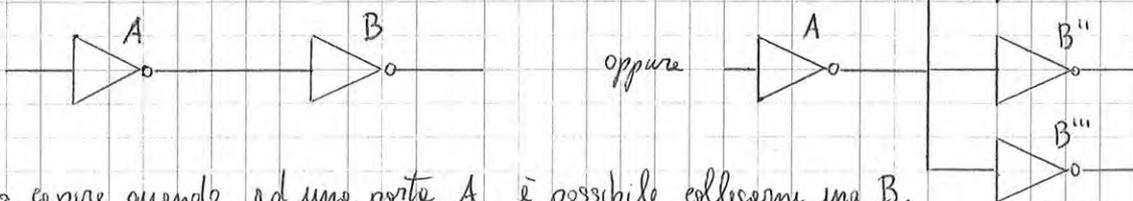
Ci sarà una seconda V_{OH} associata ai livelli di corrente in uscita: ci possono essere più parametri di I_{OH} associati ad una V_{OH} , ed analogamente per il livello logico basso. Però, per calcolare la corrente che scorre nella porta, dovremmo sapere anche quali correnti sono assorbite dagli ingressi. Quindi, avremo anche i valori I_{IL} ed I_{IH} , ovvero la massima corrente assorbibile delle porte per ciascuno dei due casi.

Si usa la convenzione degli utilizzatori: la corrente è positiva se entrante.

• Modello per capire i segni delle correnti



In totale ci saranno 8 parametri! Servono a capire quando possiamo collegare insieme dei dispositivi.



Vogliamo capire quando ad una porta A è possibile collegare una B, o più di una!

Il costruttore deve almeno saper costruire il NAND a due ingressi, poiché da quello possiamo realizzare tutte le porte.

Realizzare la propria FAMIGLIA LOGICA: tutti i componenti saranno compatibili tra di loro, ed avranno tutti la stessa I_{OH} e la stessa I_{IL} .

$\left| \frac{I_{OH}}{I_{IH}} \right|$: l'intero inferiore di questo rapporto, in modulo, è il numero massimo di porte logiche collegabili tra di loro.

Poi si fa anche $\left| \frac{I_{OL}}{I_{IL}} \right| \dots$

Il $\min \left(\left| \frac{I_{OH}}{I_{IH}} \right|, \left| \frac{I_{OL}}{I_{IL}} \right| \right)$ è il numero massimo complessivo di porte collegabili, e vale anche tra componenti di famiglie logiche diverse: si chiama

FAN OUT.

Analogamente si definisce il concetto di FAN IN: se ad esempio un dato componente ha un fan in di 2, deve contenerlo $\times 2$.

• Famiglie logiche

Le prime tecnologie per realizzare le porte logiche, negli anni '60, erano DTL (diode-transistor logic) ed RTL (resistor-transistor logic).

In seguito, ci fu la TTL (transistor-transistor logic).

Si parlava da SSI (small scale of integration) ... fino a MSI

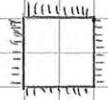
Per la tecnologia TTL, la "madre" di tutte le porte era la 7400, una NAND a 4 porte e due ingressi.

Codici: --74-- (uso civile) e --54-- (uso militare)

Famosa era anche la 7404, con 6 invertitori.

totalmente). Poi toccò agli Advanced CMOS (74AC00), i quali erano velocissimi ma richiedevano tante correnti, da cui proveniva altrettanto rumore. Verso la fine degli anni '80 furono costruiti gli Advanced Quiet CMOS (74AQC00), che erano silenziosi (\rightarrow no rumore) ma ancora molto veloci.

Adesso si usano i circuiti integrati, con tantissimi (anche 500) piedini. Si programma ad alto livello, ad esempio in VHDL, generando non software ma direttamente hardware!



Oppure, vi è l'opzione di usare gli FPGA, ovvero un compilatore che configura tutte le porte.

Ma il NAND a due ingressi singolo è ancora reperito, lo si integra là dentro.

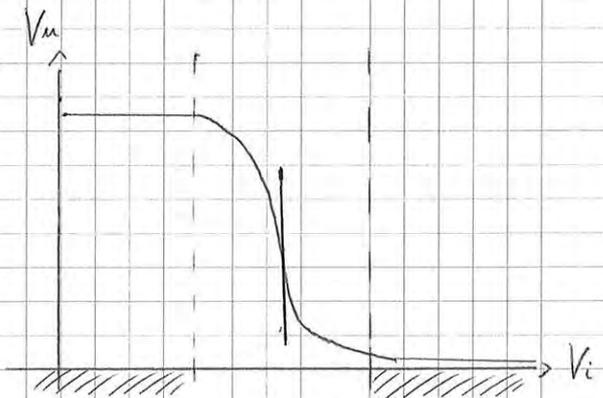
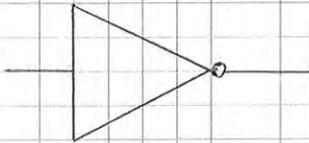
Tante funzioni singole invece sono unite con la "glue logic", in un solo dispositivo.

fatti anche le HET, tarate in modo che le LS potessero pilotare porte della famiglia HE.

Invece, una porta HE può pilotare una LS, infatti $3.84V > 2V$ richiesti dell'LS.

Entriamo adesso un po' più nel dettaglio...

• Schema di una porta logica



Nella zona di transizione vi è un'elevata pendenza.

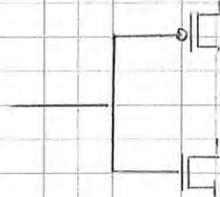
Se le soglie fossero leggermente sfalsate e se l'ingresso venisse lentamente, a cause del rumore potrebbero avvenire serie di commutazioni non volute.

Se abbiamo un ingresso che va a due porte logiche di questo tipo, può capitare che una veda l'ingresso come alto, e l'altra a livello basso, e ciò non è buono. È per questo che le pendenze in zona di transizione sono estremamente elevate: si vuole evitare questo fenomeno. C'è quindi una piccola probabilità che accada un errore di trasmissione. Usando un filo, il quale possiede un'induttanza, ed avendo un carico elevato, l'ingresso ricevuto varierà molto lentamente; inoltre se sarà presente del rumore, ci sarà il rischio di una commutazione spuria.

Per evitare ciò, si usano le porte logiche con isteresi.

• Protezione degli ingressi

Usando la tecnologia CMOS sugli ingressi, è il problema delle dimensioni: avendo in ingresso uno o più gate dei MOSFET, ognuno di questi avrà l'orologio che dovrà essere il più piccolo possibile in quanto vorremmo fare transistori più piccoli possibili (\sim decine di nm).

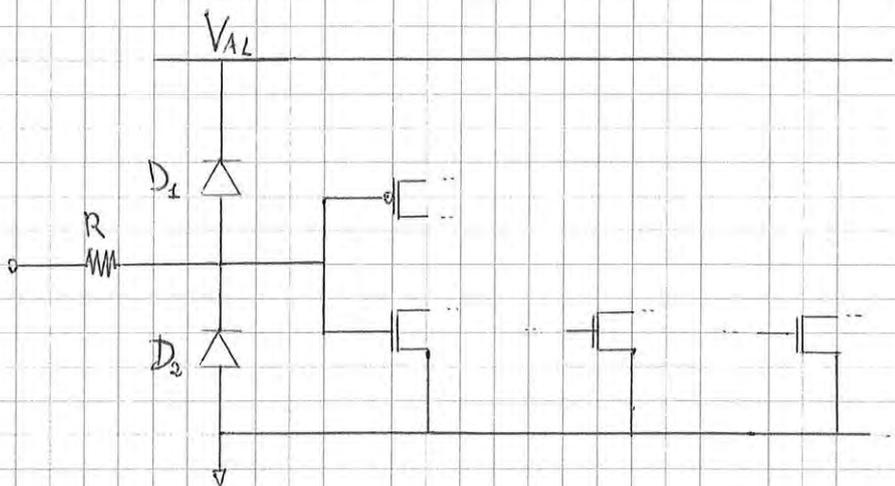


Le capacità parassite associate è molto piccola (decime o centesime di pF), quindi bastano pochi Farad per cambiare la tensione: avendo l'orologio sottile, si può creare un campo elettrico tale da uccidere il transistor.

Pilotando in tensione, se è già un circuito elettrico, noi forniremo poca corrente.

Fin quando il componente non è in un circuito però, venendo a contatto in ogni modo con cariche elettrostatiche, il gate potrebbe caricarsi a tensioni pericolose, facendo morire il componente.

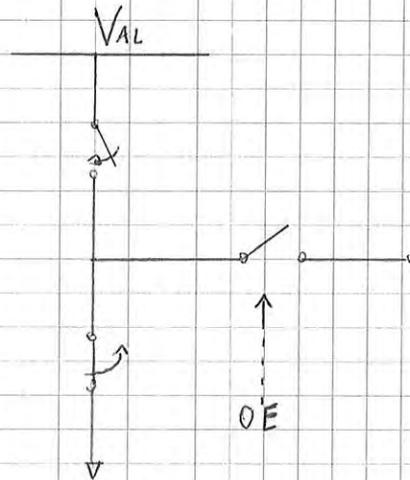
È per questo motivo che serve una protezione sotto tale senso. Normalmente, si inseriscono due diodi in questo modo: [si chiamano "diodi di Clamp"]



R è una resistenza di basso valore, per non limitare la velocità di commutazione del segnale d'ingresso. Nel funzionamento normale, i diodi sono polarizzati ^{inversamente} e quindi non influiscono. Prima, però, V_{AL} è $0V$ sono collegati a tutti i transistor: anche se il circuito non fosse

Ma ci sono altri tipi di uscite. Sono essenzialmente due:

- Una ha quelle normali (totem pole) con in serie un terzo interruttore, pilotato da un segnale speciale chiamato Output Enable (OE)



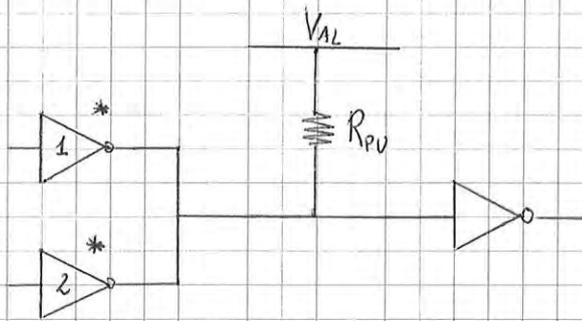
Supponendo di essere nel caso di un invertente...

IN	OE	U
L	H	H
H	H	L
L	L	Z
H	L	Z

dove Z sta per "alta impedenza"

Ci sono 3 stati logici in uscita, dunque la porta è chiamata PORTA TRI-STATE (o three state).

Serve nei sistemi di elaborazione basati su microprocessore: se arrivano tanti informazioni da sorgenti diverse, ci serve un INDIRIZZO. Tutti i dispositivi lo decodificano ma unicamente e, se farà parte di quelli abilitati che vogliamo analizzare, si attiva l'OE.

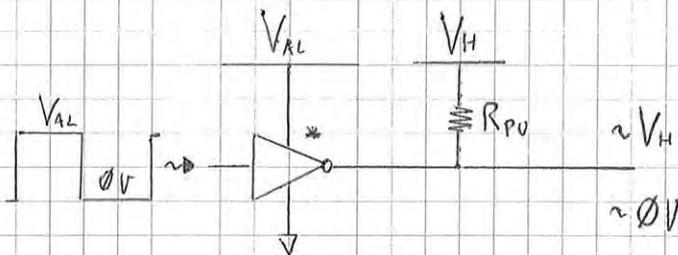


V1	V2	W
L	L	L
L	Z	L
Z	L	L
Z	Z	H

L'ingresso è basso se almeno uno è basso: l'ingresso è una funzione logica tra gli altri due ingressi (o uscite, dipende da come si guarda il circuito) e viene chiamato WIRED OR (in realtà sembra una porta AND) ma in realtà non è proprio così, perché questo sistema è usato per segnalare un'anomalia e quindi per gestire un evento alle interrupt. Il processore ha pochi fili per gestire queste situazioni di emergenza ed è per questo che vengono usati collegamenti WIRED OR. È un OR perché in questi casi il livello 1 è riferito allo 0V, perché per le "emergenze" si spengono tutti gli interruttori e si vede cosa succede.

Con porte di questo tipo, non c'è bisogno dell'Output Enable, tutti i dispositivi possono "parlare" contemporaneamente.

Inoltre, l'open drain serve anche per gestire un altro caso: possiamo pensare di collegare la resistenza di pull up all'uscita di un'altra porta logica, facendo un TRASLATORE DI LIVELLO.



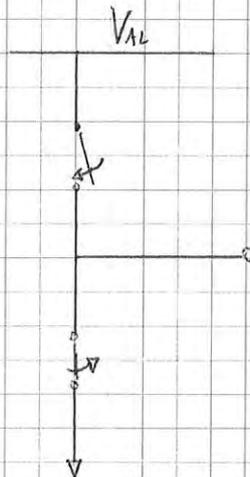
PLC	
0V	12V
0V	14V

A che servono? Ad esempio, in ambito industriale i PLC gestiscono livelli di tensione di 0-12V o 0-24V. Per farli comunicare con i nostri dispositivi, dobbiamo generare una di queste coppie di tensioni, scegliendo in modo opportuno la resistenza di pull-up.

• Porte CMOS

• INVERTER

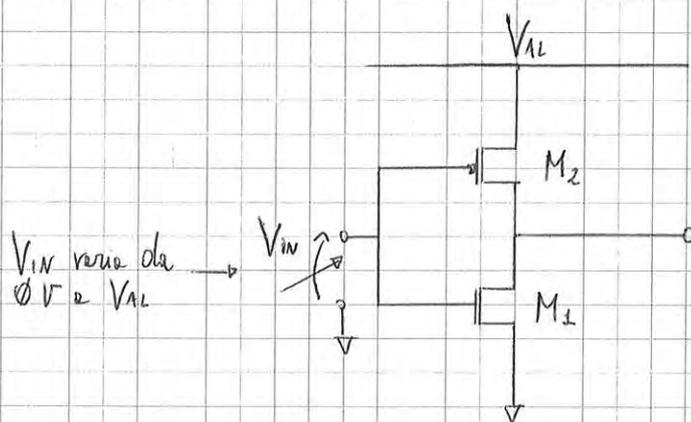
Vogliamo realizzare una funzione di questo tipo:



uscita alta $\rightarrow V_{AL}$

uscita bassa $\rightarrow 0V$

Gli interruttori devono essere transistor



M_1 : n-MOS

M_2 : p-MOS

I due interruttori devono chiudersi in contropase, dunque i due MOSFET lavoreranno in modo complementare, in tempi diversi \rightarrow logica complementare a C-MOS

L'uscita è collegata a $0V$ tramite M_1 , o a V_{AL} tramite M_2 ; in entrambi i casi non scorre corrente, che è un grande vantaggio. Ci sono consumi bassi fin quando non facciamo commutare - e solo per questo fase - la porta (e il sistema è composto di sole queste) M_1 si attiverà quando l'ingresso è ad un valore alto, viceversa M_2 si attiverà per un livello logico d'ingresso basso.

Facciamone un grafico del comportamento...

Il caso più interessante è il ③. Vogliamo poter scegliere V_{inv} , ovvero essere nel punto delle zone di transizione del rettare un ingresso alto o basso. Equivale a progettare la V_{IL} e la V_{IH} dell'inverter!

M_1 ed M_2 sono in saturazione di canale, quindi:

$$I_D = \frac{k_n}{2} (V_{GS} - V_{Tn})^2 \quad \text{per } M_1$$

$$I_D = \frac{k_p}{2} (V_{GS} - V_{AL} - V_{Tp})^2 \quad \text{per } M_2$$

abbiamo detto che le due correnti devono essere uguali...

$$V_{GS} = V_{in} \equiv V_{inv} \text{ in questo caso}$$

$$\rightarrow k_n (V_{inv} - V_{Tn})^2 = k_p (V_{inv} - V_{AL} - V_{Tp})^2$$

Conoscendo k_n e k_p dei due transistor, si può ricavare V_{inv} . Il valore ottimale di V_{inv} si avrebbe per $k_n = k_p$...

$$k_n = \mu_n C_{ox} \frac{W_n}{L_n} = k_p = \mu_p C_{ox} \frac{W_p}{L_p}$$

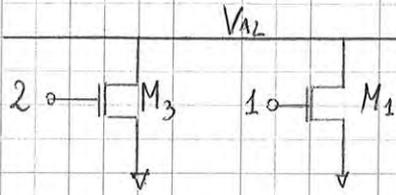
$$\rightarrow \frac{W_p}{L_p} = \frac{\mu_n}{\mu_p} \frac{W_n}{L_n} \quad \rightarrow \frac{W_p}{L_p} = 3 \frac{W_n}{L_n}$$

$$\text{prendiamo } \frac{W_n}{L_n} = \frac{1}{3} \quad \rightarrow k_n = k_p$$

$$(V_{inv} - V_{Tn})^2 = \underbrace{(V_{inv} - V_{AL} - V_{Tp})^2}_{< \emptyset}$$

$$\rightarrow V_{inv} - V_{Tn} = V_{AL} - V_{inv} - V_{Tp}; \quad 2V_{inv} = V_{AL} + V_{Tn} + V_{Tp}$$

$$\text{se } V_{Tp} \cong -V_{Tn} \quad \Rightarrow \quad V_{inv} = \frac{V_{AL}}{2} \quad \rightarrow \bar{x} \text{ una soluzione ottima!}$$

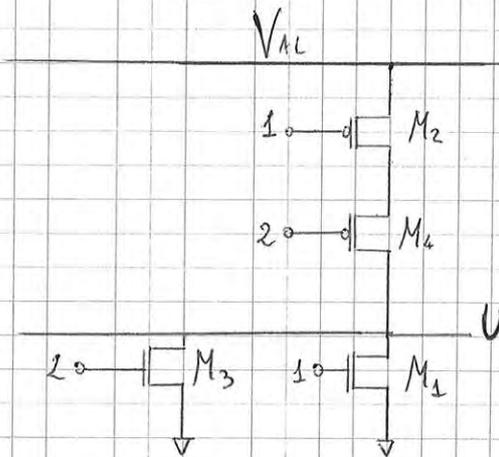


$IN 1$	$IN 2$	U
H	H	L
L	H	L
H	L	L
L	L	?

non può essere bassa

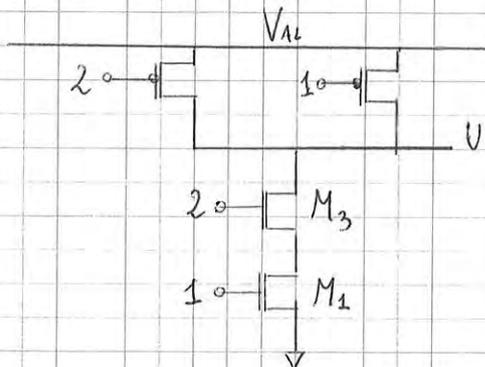
Vogliamo che non sia ancora bassa, ma che con $IN 1 \rightarrow L$ e $IN 2 \rightarrow L$, si abbia $U \rightarrow H$.

Colleghiamo quindi un p-MOS tra V_{AL} ed $IN 1$, ma non possiamo farlo direttamente all'uscita perché se $IN 1 \rightarrow L$ ed $IN 2 \rightarrow H$, M_2 potrebbe U contemporaneamente ad H: mettiamo un altro p-MOS M_4 in serie al primo



Abbiamo fatto una porta NOR a due ingressi. Il modo per come la abbiamo costruito si chiama "Logica statica complementare" (n-MOS in parallelo, p-MOS in serie)

Il NAND sarà qualcosa di duale. Mettiamo in serie gli n-MOS ed in parallelo i p-MOS.



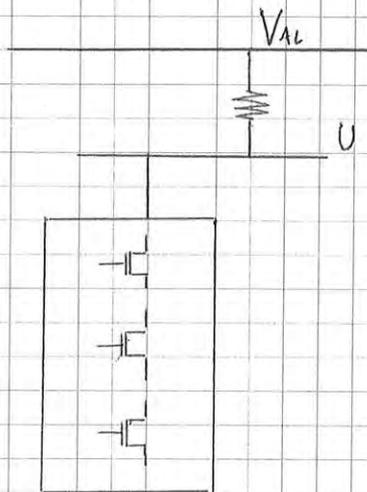
$IN 1$	$IN 2$	U
L	L	H
L	H	H
H	L	H
H	H	L

25/11/2014

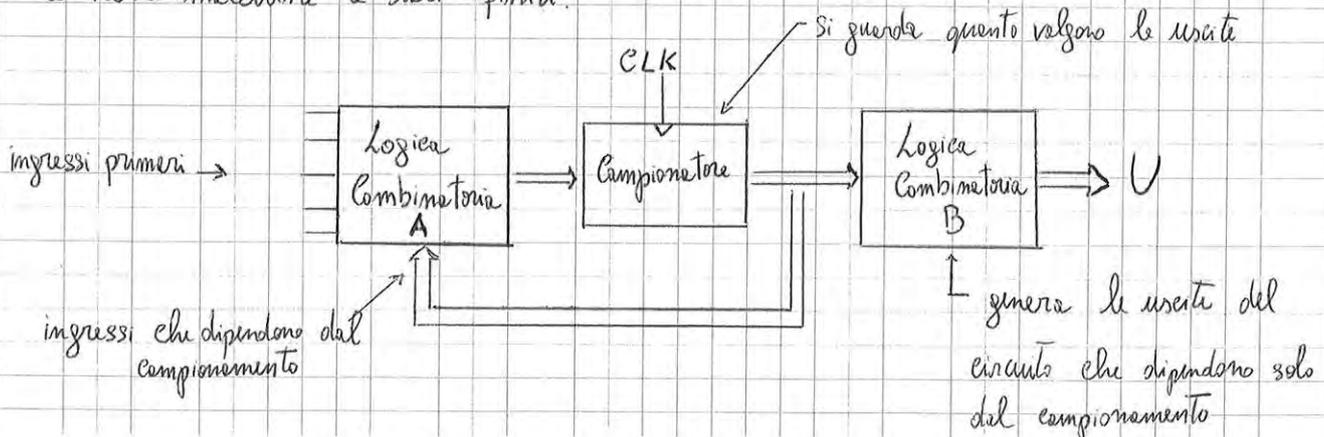
● logica nMOS-like

Nella logica complementare, il prezzo da pagare è dover sempre realizzare due volte la funzione. Abbiamo visto che i p-MOS devono essere decisamente più grandi degli n-MOS per imporre $k_n = k_p$.

Se riuscivamo a creare la funzione logica usando solo n-MOS e poco più, risparmiavamo tantissimo spazio. Potremmo togliere i p-MOS e sostituirli con una resistenza (in realtà poi sarà un transistor) come quelle di pull-up. Il problema sarebbe il consumo statico quando l'uscita è allo stato basso. Questa logica, che per il motivo citato non si usa molto, è chiamata nMOS-like.



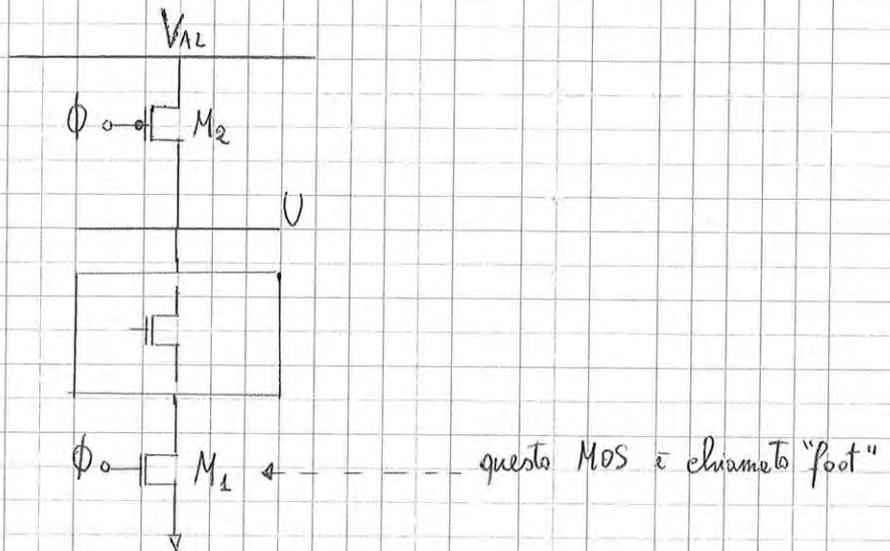
Questa operazione però si può usare per pensare ad un n-MOS like che consumi relativamente poco. Nei casi generali non si trova una soluzione semplice, ma in altri particolari - ma abbastanza comuni - non ci interessa sempre il valore esatto dell'uscita, come nelle macchine a stati finiti.



Nel caso di due ingressi però non vale la pena fare così!

Inoltre abbiamo ipotizzato che nelle fasi di precarica gli ingressi A e B non siano attivi, e per garantirlo dovremmo mettere un qualcosa davanti che mandi a ΦV gli ingressi tutte le volte che siamo in fase di precarica: e due ingressi non conviene più!

Gli ingressi possono assumere qualsiasi configurazione, perché non ci sia un collegamento tra uscita e ΦV : aggiungiamo un transistor e diciamo che fa da connessione di ΦV delle reti di n-MOS.



P (\rightarrow precharge) : $\phi = L$, $M_2 \rightarrow ON$, $M_1 \rightarrow OFF$

E (\rightarrow evaluation) : $\phi = H$, $M_2 \rightarrow OFF$, $M_1 \rightarrow ON$

M_1 ci garantisce che, qualunque sia la configurazione, le reti di n-MOS non si collegano agli ΦV .

Se la rete di n-MOS è tale da scaricare l'uscita, $U = H$ e causa delle capacità parassite. Questo si chiama "Logica dinamica di tipo precharge-evaluation" (P-E).

[Con gli n-MOS si possono fare solo funzioni inverteenti!]

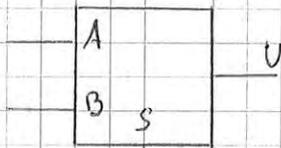
L'uscita viene mantenuta alta per poco tempo, infatti le capacità parassite sono piccole. Dopo 1 ms (anche se è già tanto), l'uscita andrà ad un valore ignoto. Von è un problema, perché noi vogliamo leggere l'uscita solo per un breve

• Logica a transmission gate

Un altro modo di realizzare, con degli n-MOS, funzioni logiche è utilizzare i Transmission gate (TG). È utilizzato negli FPGA.

Ad esempio, si possono fare i multiplexer, o le porte ex-or.

Facciamo il multiplexer a due ingressi:



funzione logica:

se $S=L$, allora $U=A$

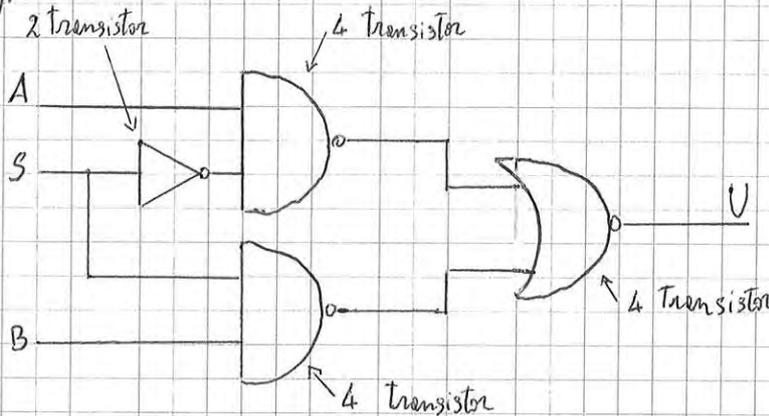
se $S=H$, allora $U=B$

$$\rightarrow U = A \cdot \bar{S} + B \cdot S$$

S è chiamato "selettore".

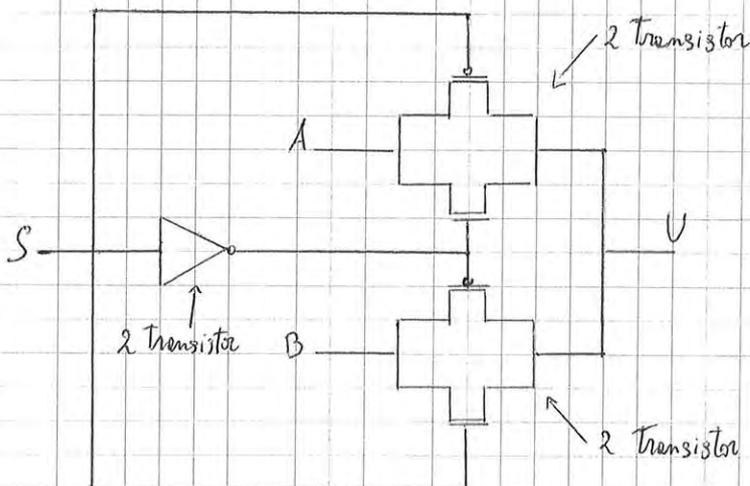
Realizzandolo con porte logiche "di base" (usando la legge di De Morgan, si poteva anche fare un

XOR):



14 transistor totale.

Vediamo adesso con i Transmission gate...



⇒ 6 transistor in totale!

$$I_o + \frac{V_o}{R_{PD}} = m \cdot I_{IL} + \frac{V_{AL} - V_o}{R_{PU}}$$

dove m è il numero di porte L

$$\Rightarrow I_o = m \cdot I_{IL} + \frac{V_{AL} - V_o}{R_{PU}} - \frac{V_o}{R_{PD}}$$

I_{OL}
↑
affinehi funzioni

Cosa mettere al posto di V_o ?

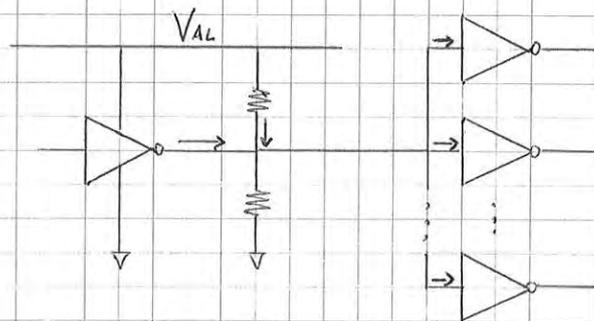
Scegliamo V_{OL} , che tanto è nel range delle tensioni ammesse. Oppure potremmo prendere il caso critico di corrente assorbite massima. O ancora, ci accorgiamo che $\frac{V_o}{R_{PD}}$ è una corrente negativa, ma se la tensione di uscita è inferiore a V_{OL} , allora questo termine sarà più piccolo: la porta dovrebbe assorbire una corrente maggiore.

Usiamo la prima considerazione fatta.

$$I_o = m \cdot 0.4 \text{ mA} + \frac{4.5 \text{ V}}{10 \text{ k}\Omega} - \frac{0.5}{2 \text{ k}\Omega} \leq 5 \text{ mA} \quad \rightarrow m \leq 12$$

Per quanto riguarda il livello alto...

La porta L genera corrente, quindi c'è una corrente entrante nel nodo dell'inverter e da R_{PU} .



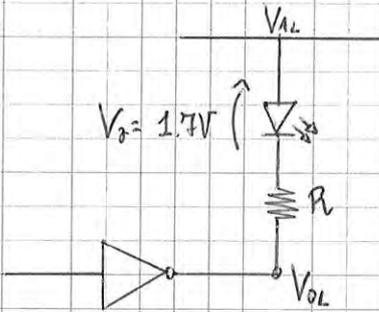
$$I_o + \frac{V_{AL} - V_o}{R_{PU}} = \frac{V_o}{R_{PD}} + m \cdot I_{IH}$$

$$\Rightarrow I_o = \frac{V_o}{R_{PD}} + m \cdot I_{IH} - \frac{V_{AL} - V_o}{R_{PU}} \leq |I_{OH}|$$

Prendiamo il modulo di I_{OH} perché le abbiamo considerate positive uscente.

Anche qui, come V_o usiamo V_{OH} .

2.



Così, potrebbe funzionare

$$I_{OH} = -400 \mu A \quad \text{ma} \quad I_{OL} = 8 \text{ mA} \gg 5 \text{ mA} = I_D$$

Dobbiamo fare i conti in modo che il LED eccaso fornisca corrente alle porte, limitandola a 5 mA.

Mettiamo nel caso di uscita basse.

$$V_{OL} = 0.5 \text{ V} \quad V_D = 1.7 \text{ V}$$

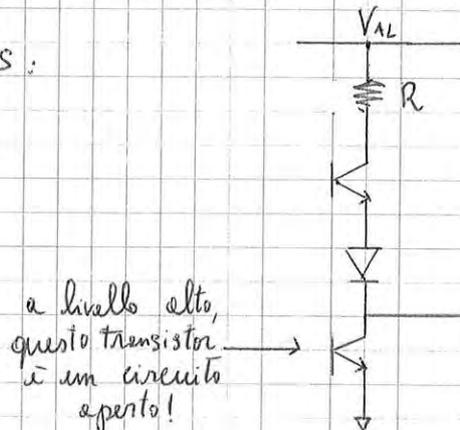
$$I_D = \frac{V_{AL} - V_D - V_{OL}}{R} = 5 \text{ mA} \quad \Rightarrow \quad R = 560 \Omega$$

Vogliamo che per l'uscita alta, il LED sia spento.

$$V_{OH} = 2.7 \text{ V}$$

... Non funziona! La porta a livello alto può solo fornire corrente, e c'è $\approx 1 \text{ mA}$ che "non sappiamo dove va": $V_{OH} = 2.7 \text{ V}$, $V_D = 1.7 \text{ V}$ quindi eventualmente sulle resistenza ci saranno 3.3V. Quindi l'unica spiegazione è che $V_{OH} \neq 2.7 \text{ V}$ perché V_{OH} è la minima tensione che può uscire sulla porta quando la porta deve fornire una corrente massima pari ad I_{OH} . La porta non può assorbire corrente! La tensione in uscita della porta sarà quindi più alta e, se il LED si accende con meno di 3.3V, ne mettiamo più di 3.3V e non facciamo passare corrente.

Ricordiamo come è fatta la porta TTL-LS:

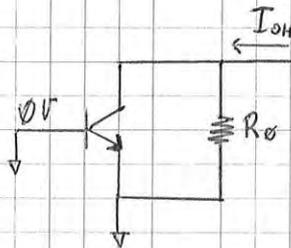


a livello alto, questo transistor è un circuito aperto!

Avevo quindi un diodo in serie all'uscita, questa non sarà in grado di assorbire corrente, quindi V_{OH} non ha alcun significato in questi casi, perché non richiediamo di

In questo caso, V_{OH} è la massima tensione a cui posso collegare la resistenza di pull up, ma non è la tensione che la porta impone sull'uscita. Infatti, se dall'esterno si impone in uscita una differenza di potenziale superiore a $5.5V$, la porta brucia.

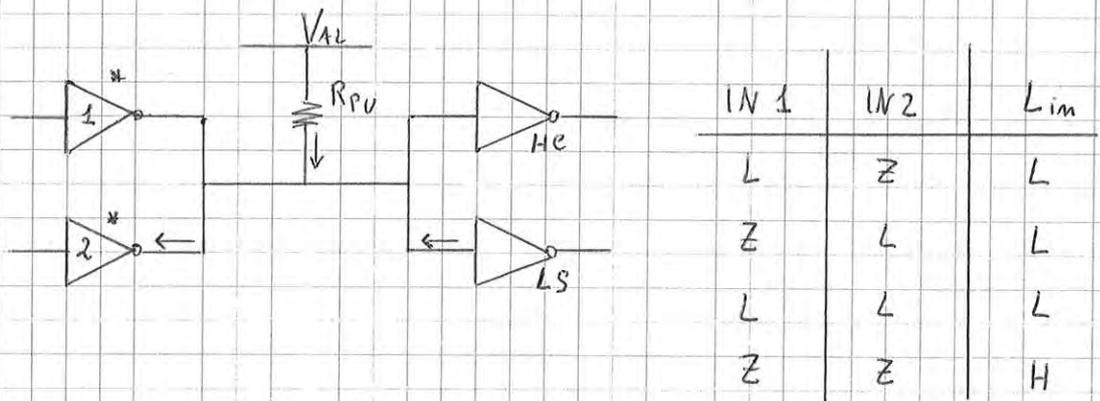
I_{OH} è la corrente massima che c'è quando, sull'uscita, si ha la tensione massima ($=5.5V$), infatti è anche positiva! $I_{OH} = I_{CE} = 100\mu A$
↑ collector → emittore



Usiamo questi parametri per fare i nostri conti. Qui, la resistenza di pull up va messa altrimenti il circuito non funzionerebbe.

Per dimensionare il circuito, dobbiamo trovare il valore di R_{PU} .

Mettiamoci a livello basso.



Per fare i conti, prendiamo un caso "vantaggioso":

$IN 1 \rightarrow Z$ $IN 2 \rightarrow L$ $\Rightarrow Lim \rightarrow L$

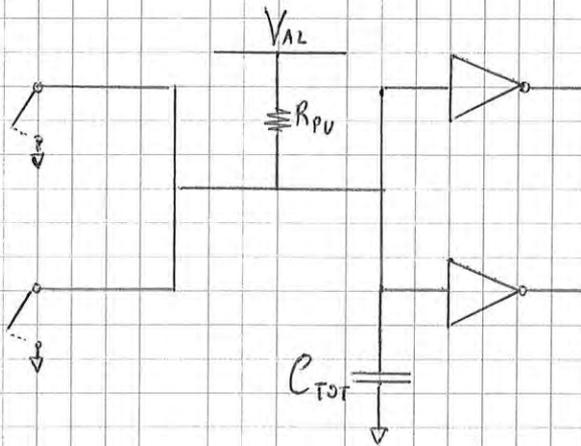
$I_O = \frac{V_{OL} - V_O}{R_{PU}} + I_{IL}$ (stiamo trascurando la corrente delle porte HC)

Anche la corrente assorbita delle porte 1 è trascurabile. Si trova che:

$I_O = \frac{V_{OL} - V_O}{R_{PU}} + I_{IL} \leq I_{OL}$; $\frac{5V - 0.5V}{R_{PU}} + 0.4 mA \leq 8 mA$

La scelta di quale R_{PU} montare dipende adesso dalle altre eventuali specifiche che abbiamo. Ad esempio, per $R_{PU} = 680\Omega$ a livello basso si avrebbe un consumo 10 volte inferiore di quello per $R_{PU} = 6.8k\Omega$.

Ma c'è un altro parametro, di tipo dinamico, che peggiora prendendo R_{PU} più grandi: le capacità parassite!



C_{TOT} è l'insieme di tutte queste, magari includendo anche quelle dovute alle linee. Il circuito sarà quindi fortemente asimmetrico.

Se la linea è a livello alto (entrambi gli interruttori aperti) e poi ne chiudo uno, essa va al livello basso. Il condensatore viene scaricato con una costante di tempo τ piccola, perché la resistenza parassita fornita dalla porta è piccola \rightarrow è veloce.

Se volessimo fare il passaggio opposto, $\tau = R_{PU} \cdot C_{TOT}$, quindi $R_{PU} \uparrow \Rightarrow \tau \uparrow$ e quindi, all'aumentare di R_{PU} , aumenta anche il tempo che il circuito ci sta nel passare dal livello basso a quello alto.

↳ Generalmente si preferisce mettere R_{PU} più vicine al limite inferiore!

Megari non proprio 680Ω , ma $R_{PU} = 1k\Omega$ andrebbe bene.

$$\rightarrow V_{inv} = \frac{I_{DP}}{C_i + C_o + C_L}, \tau_{pd} \quad \rightarrow \tau_{pd} = \frac{V_{inv}}{I_{DP}} \cdot (C_o + C_L + C_i)$$

I costruttori solitamente prendono un valore tipico totale, ad esempio $C_L = 50 \text{ pF}$, per un pezzo di circuito stampato di qualche cm.

Se il circuito è diverso da quello ipotizzato da loro:

$$t_0 = \tau_{pd} |_{C_L = 50 \text{ pF}} \quad \rightarrow \quad t_1 = t_0 + \sigma \tau_{pd} \left[\frac{\text{ns}}{\text{pF}} \right] \cdot \Delta C_L$$

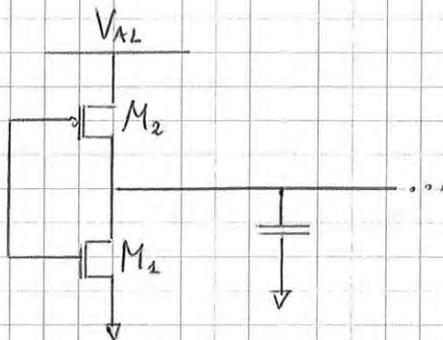
dove $\sigma \tau_{pd}$ è un parametro dato da datasheet.

Nel caso standard si considera $\tau_{pd} = t_0$, mentre nel caso di più ingressi,

$$t_{pd} = t_1.$$

Del punto di vista statico, una porta C-MOS potrebbe pilotare 4000 porte, ma poi a livello dinamico si avrebbe un ritardo di propagazione dell'ordine dei secondi!

Un'altra considerazione di tipo energetico è che, se abbiamo un inverter che ne pilota un altro, ci saranno anche le capacità parassite pilotate dal primo.



Immaginiamo che la porta sia al livello logico alto da tanto tempo... Su C_{TOT} ci sarà una caduta di tensione pari a V_{A1} .

Qual è l'energia immagazzinata nel condensatore? Chiamiamo $C_{TOT} = C...$

$$E_e = \frac{1}{2} C V_{A1}^2$$

Adesso commutiamo... Spegniamo M_2 ed accendiamo M_1 .

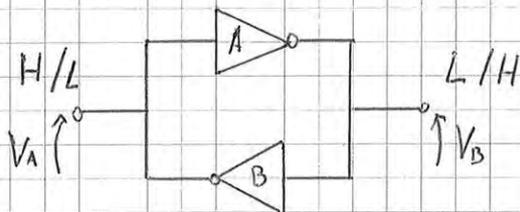
Ai capi del condensatore ci saranno $0V$ $\rightarrow E_e = 0$

■ Logica sequenziale

Un circuito logico si dice combinatorio se in un determinato istante di tempo, le uscite dipendono solo degli ingressi. Al contrario è chiamato circuito sequenziale. Essenzialmente, dove c'è una memoria il circuito è sequenziale.

• Circuito Bistabile

Non ha ingressi, ma ha 2 uscite. È il circuito più semplice realizzabile con porte logiche elementari.



Avendo L a sinistra, "passando per A" ci sarà H a destra, e poi, di sotto etra verso B, nuovamente L a sinistra → il circuito è stabile!

Avendo H a sinistra, analogamente si verifica la stabilità.

Il sistema cambia stato solo se forzato

↳ è un bit di memoria

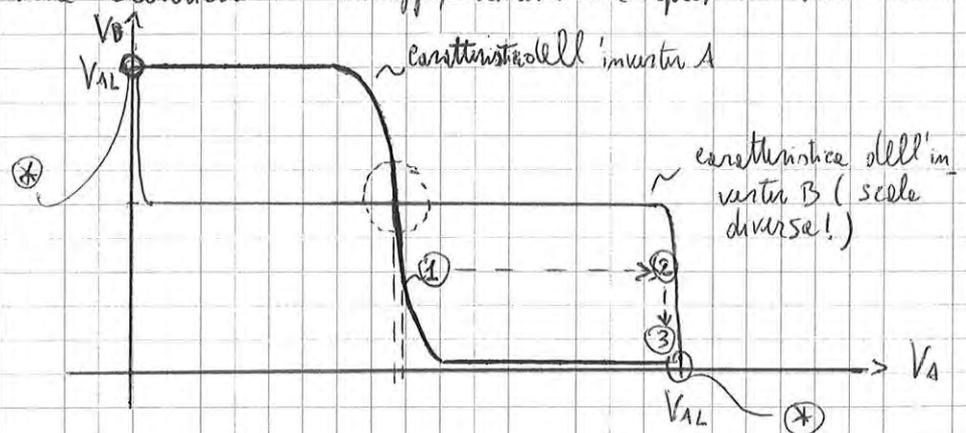
È alla base delle celle di memoria statica.

In realtà, servono altri due ingressi, a destra ed a sinistra, per forzarlo o per leggerlo.

Interessiamoci alle caratteristiche elettriche... Purtroppo, vedremo che questi due stati non sono gli unici possibili.

⊗ stati stabili visti

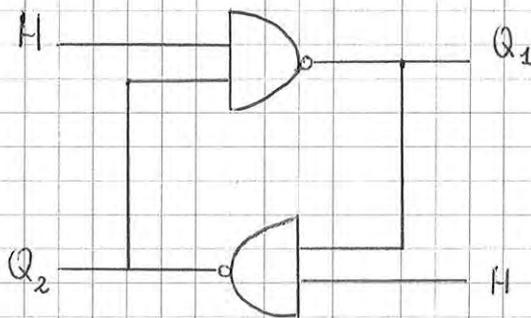
È un terzo caso!



01/12/2014

• Latch Set-Reset con porte NAND

Proviamo a modificare il bistabile per non forzare più in quel modo gli ingressi: sostituiamo ai due invertitori, due ingressi, e quindi un NAND a due ingressi (si può fare anche con un NOR a due ingressi).



C'è un ingresso libero per ciascuna porta.
 C'è un valore dell'ingresso della porta che ci fa sicuramente andare l'uscita ad un valore, ed è il livello H! Se ci fossero livelli H in ingresso, a gli altri potremmo mettere altri valori, che servirebbero a far cambiare stato alle uscite Q_1 e Q_2 .
 Lo si direbbe così:

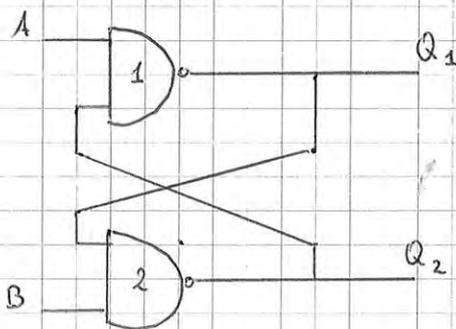


Tavola di eccitazione

A	B	Q_1	Q_2
L	L	H	H
L	H	H	L
H	L	L	H
H	H		

stato di riposo \rightarrow H | H | stato di memoria

Lo stato di memoria non è LL, ma dipende da cosa è successo prima.

Partiamo da una delle tre configurazioni precedenti.

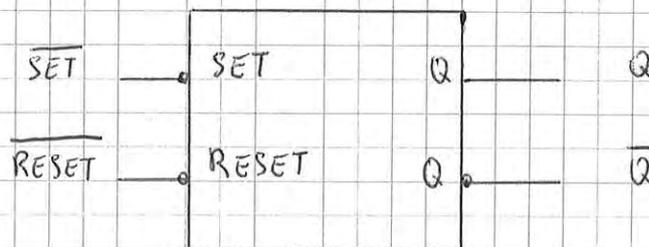
Inoltre, si definisce che lo stato dei segnali A e B sia lo stato di riposo se non si cambiere stato alle uscite. In questo caso è la configurazione H-H (di ingresso).

Vediamo che lo stato attivo dei segnali è L, e se mettessimo L ad A, l'uscita andrebbe al livello alto necessariamente, sia che lo fosse già prima, che no.

→ A si chiama SET (set negato).

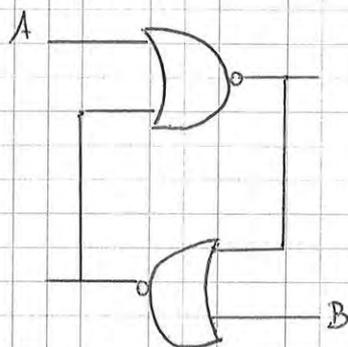
Analogamente, B ha l'effetto opposto → è chiamato RESET (reset negato).

Quest'oggetto è quindi visto come due ingressi, set e reset. È chiamato LATCH SET-RESET.



Al suo interno contiene un bit di informazione. Le uscite si ricordano l'ultimo tra i due ingressi che è stato attivato.

Usando dei NOR...



Con $A \rightarrow L$ e $B \rightarrow L$, questo è ancora un bistabile.

Rifacendo tutti i ragionamenti fatti per i NAND, troviamo comportamenti analoghi, con l'unica differenza che, richiamandolo, si ha che gli ingressi avranno le seguenti denominazioni:

Se $CLK \rightarrow L$ le uscite delle prime due parti sono H, e con H H forziamo la condizione di memoria.

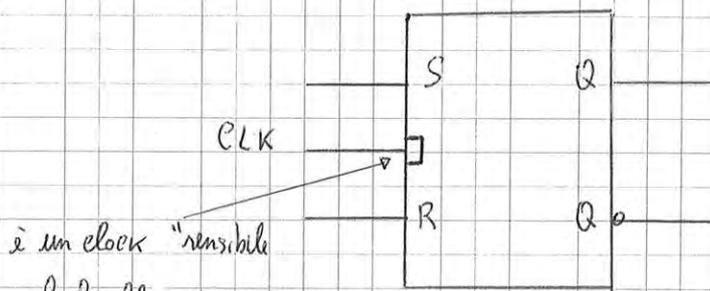
Se $CLK \rightarrow H$ vengono attivati i due ingressi del sistema. Se il NAND di sopra è H in uscita, $Q \rightarrow L$, ovvero ha gli stessi effetti del SET; se il NAND di sotto è H in uscita, avremo il segnale di RESET.

Questa configurazione si chiama SR TRANSPARENT LATCH

Non risolve tuttavia la metastabilità oscillatoria

Tabella di eccitazione

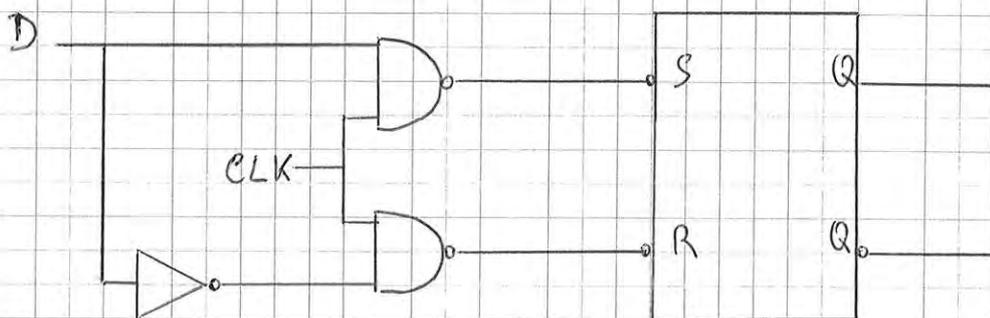
CLK	S	R	Q	\overline{Q}
L	X	X	Q_{-1}	$\overline{Q_{-1}}$
H	L	L	H	H
H	L	H	L	H
H	H	L	H	L
H	H	H	Q_{-1}	$\overline{Q_{-1}}$



è un clock "sensibile al livello alto"

• Data Latch

Se non ci interessa avere due ingressi (oltre al clock), ma abbiamo ad esempio un solo dato che vogliamo sia salvato solo se lo permette il CLK, lo si fa usando un invertor:



Se il $CLK \rightarrow L$, il valore dell'ingresso non cambia:

Se il $CLK \rightarrow H$, allora:

- se $D \rightarrow H$ si attiva l'ingresso SET
- se $D \rightarrow L$ si attiva il RESET

Anche il problema della metastabilità non è risolto (si ha per la transizione $H \rightarrow L$ di CLK)

o Circuiti sincroni e asincroni

L' SR LATCH non è fornito di segnale di clock, mentre altri ce l'hanno, ma è particolare perché ha uno stato in cui blocca il latch, ed un altro in cui diventa trasparente: alcuni non lo chiamano clock ma Latch Enable (LE).

Infatti, un vero segnale di clock permette di campionare il segnale di ingresso in un ben preciso istante di tempo, definito da una sua transizione (in salita o in discesa). Tutti i sistemi che hanno questo tipo di comportamento sono detti SINCRONI: cambiano stato solo in seguito ad una transizione attiva del segnale di clock.

Tutti gli altri, ovvero i sistemi che o non hanno il clock, o ce l'hanno di tipo latch enable, sono detti ASINCRONI.

La stragrande maggioranza dei sistemi sono sincroni, infatti in quelli asincroni, essendo che solitamente gli ingressi sono in realtà uscite di altri circuiti (combinatori o sequenziali), possono avere delle (ovvero per piccoli istanti di tempo, l'uscita è diversa \square), provocando eventuali transizioni non volute.

La logica combinatoria non dà sempre esattamente le uscite volute, quindi se c'è un circuito combinatorio come ingresso ad un SR latch, il circuito asincrono ne risente. E' per questo che, generalmente, progettare un circuito asincrono è più difficile. Non riusciamo a garantire facilmente che ogni transitorio si esaurisca prima che "ciò che sta davanti al flip-flop" se ne accorga, ed è per questo che gli asincroni sono più difficili da realizzare.

I cambiamenti involontari transitori sono chiamati GLITCH.

A volte i circuiti asincroni funzionano più velocemente e consumano meno di quelli sincroni; il problema è appunto garantire il perfetto funzionamento.

Il circuito sincrono più semplice è il FLIP FLOP.

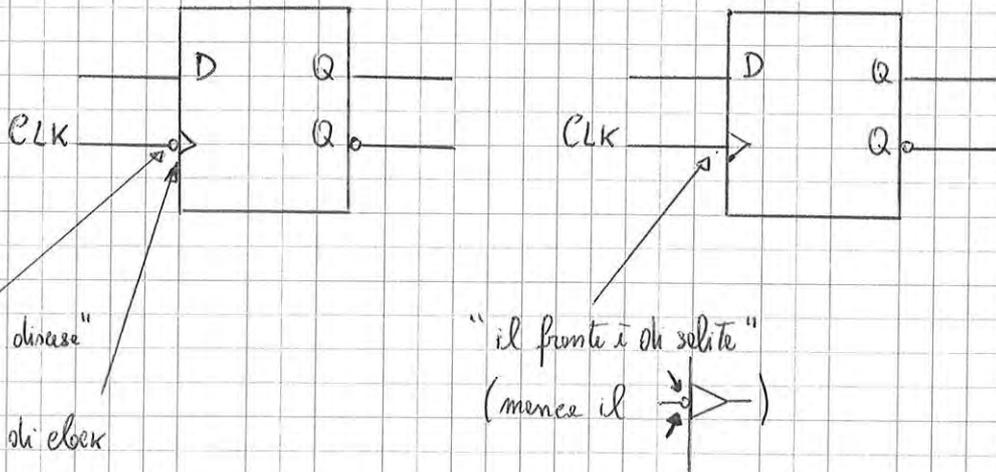
Quando CLK è basso, il master si trova in modalità memoria mentre lo slave è in "transparent". Viceversa, per CLK alto, il master è "transparent" e lo slave è "memory".

Qual è la funzione di questo circuito?

Q sente le variazioni di D solo nei fronti di discesa del clock.

Invertendo la posizione del clock tra master e slave, potremmo fare un flip flop che campiona nei fronti di salita.

Quello che abbiamo realizzato è:



"il fronte è di discesa"

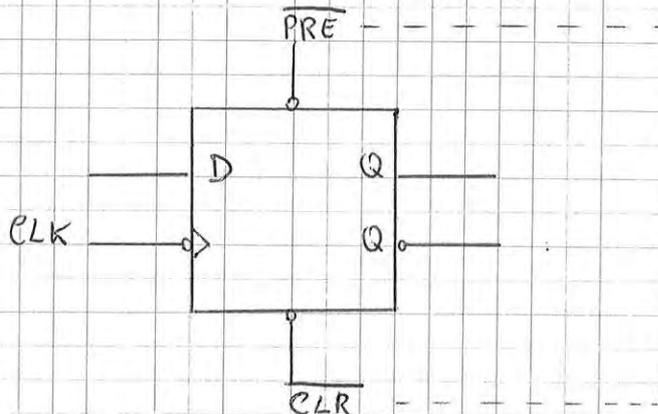
"è un segnale di clock attivo sul fronte"

"il fronte è di salita"

(mence il [inverter symbol])

Si trovano spesso flip flop con segnali \overline{PRE} e \overline{CLR} (Preset e Clear)

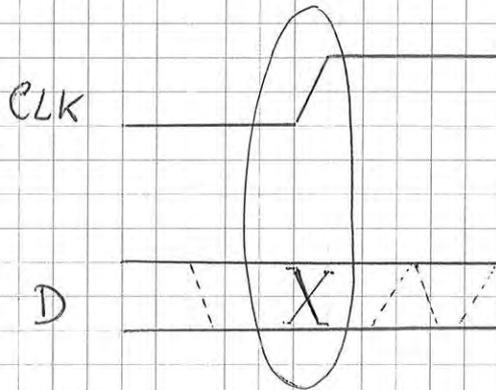
Normalmente non sono attivi ("col pallino sono alti") e sono indipendenti dal clock. Servono perché nei circuiti con memoria, accendendole, vogliamo che ci siano dei valori predefiniti.



per indicare che sono asimmetrici con il CLK, si mettono in alto ed in basso del blocco

• Comportamento dinamico dei flip-flop

Prendiamo un DFF che senti i fronti di salita del clock.



Possono accadere 3 casi:

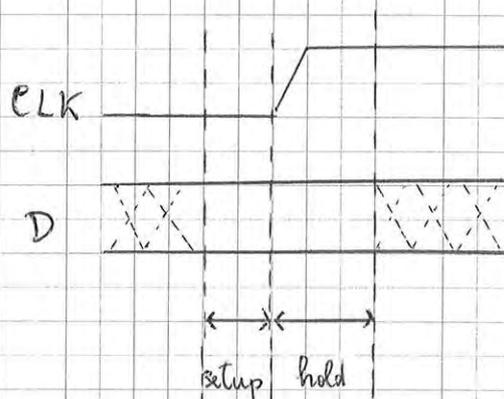
- sento un livello alto
- sento un livello basso
- vado in stato metastabile!

Abbiamo già detto che non esiste nessun circuito sequenziale che non sia affetto da metastabilità.

La transizione avviene nei dintorni del fronte attivo e l'uscita non si stabilizza, per un certo periodo di tempo (che non si conosce né non statisticamente).

Di conseguenza, il costruttore dovrà dirci "quando è vietato" per vedere il segnale in ingresso: si usano due parametri.

Tempo di setup: t_{su}
 quanto prima del fronte attivo del segnale di clock, il segnale deve essere stabile



Tempo di hold: t_h
 per quanto tempo il segnale, dopo il fronte attivo del clock, non deve variare

A livello statistico, in questo modo la probabilità che l'uscita sia in stato metastabile è quasi nulla, infatti si fa la probabilità congiunta.

Lo schema visto, con 2 o 3 DFF, si chiama SINCRONIZZATORE A DFF.

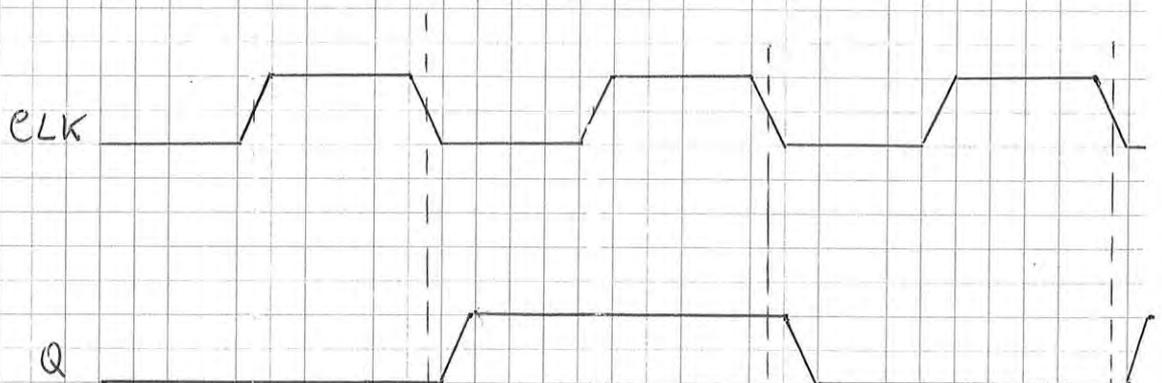
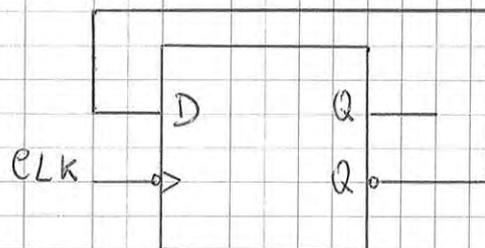
Lavorando invece con segnali già sincronizzati con il clock, ma questi circuiti sono presenti comunque, si parlerà di REGISTRI DI SCORRIMENTO (shift register).

Ogni FF che aggiungiamo, apporta un ritardo pari ad un colpo di clock.

Poi possono essere anche ulteriormente complicati, come ad esempio i convertitori parallelo-serie.

● Contatore asincrono

Prendiamo un DFF attivo sul fronte di discesa, che riporti \bar{Q} sull'ingresso e Q in uscita



Abbiamo realizzato un divisore di frequenza per 2 perché Q ha metà f_{clk} , ma è anche un contatore a modulo 2, che conta i fronti attivi del clock.

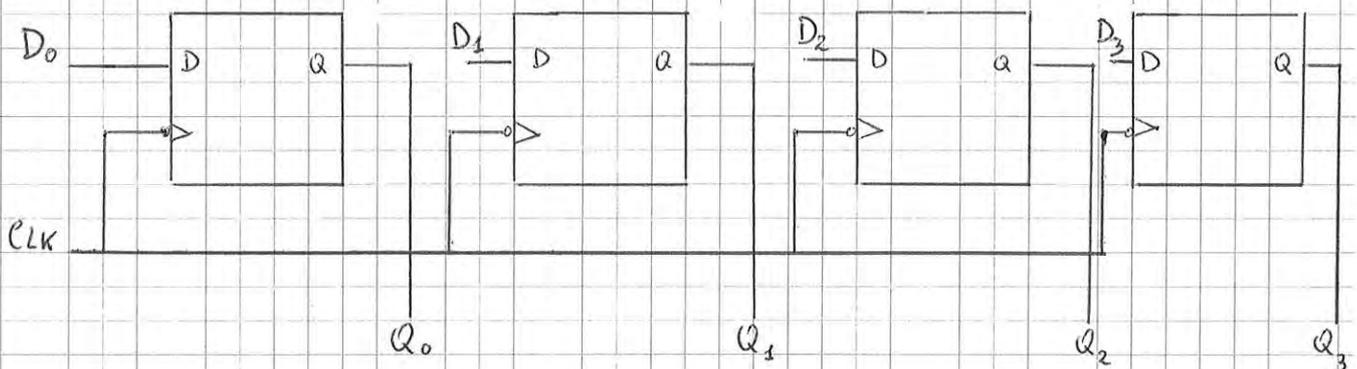
02/12/2014

• Contatore sincrono

Abbiamo visto un divisore di frequenza per quattro, ma ciò non ci piace perché avremmo un clock derivato da un altro clock, accentuando i ritardi. L'alternativa è usare un clock unico e fare in modo che si sia commutazione nel flip-flop solo quando le uscite hanno una certa configurazione (→ c'è un segnale di controllo).

Quanti FF servono per fare un contatore? Infatti esso ha bisogno di una memoria interna per conservare il dato.

Ad esempio, per fare un contatore in modulo 10 servono 4 bit, e quindi 4 FF, collegati però ad un unico segnale di clock.

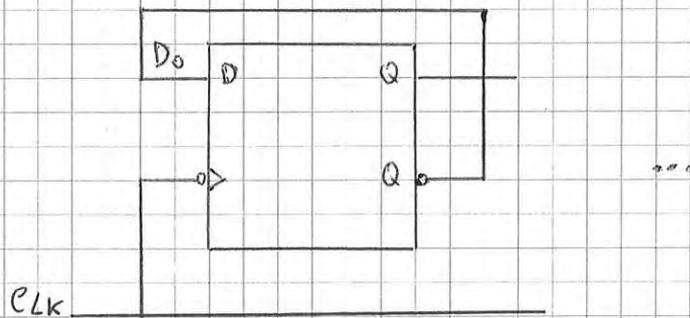


Occorrerà una logica combinatoria che legge il valore dell'uscita e decide il valore degli ingressi per il contatore. Ogni ingresso è collegato - in generale - a tutte le uscite. Ad ogni impulso di clock, vogliamo che cambi la sequenza in uscite.

Facciamo una tabella con i valori degli ingressi.

Useremo "0" e "1", anche se, interessandoci dei livelli elettrici, sarebbe più corretto usare "L" ed "H".

Confrontando uscite ed ingressi, notiamo che D_0 è molto semplice, infatti è sempre l'inverso di Q_0 ; avendo a disposizione anche $\overline{Q_0}$, possiamo fare così:



Per la funzione che genera D_1 invece, cercheremo la combinazione delle uscite che generano $D_1 = 1$:

Q_3	Q_2	Q_1	Q_0
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0

D_1 sarà uguale all'OR di questi quattro termini:

$$D_1 = \overline{Q_3} \overline{Q_2} \overline{Q_1} Q_0 + \overline{Q_3} \overline{Q_2} Q_1 \overline{Q_0} + \overline{Q_3} Q_2 \overline{Q_1} Q_0 + \overline{Q_3} Q_2 Q_1 \overline{Q_0}$$

Q_2 non influisce perché, sia negato che affermato, non varia l'uscita $D_1 = 1$. Rimangono quattro termini uguali e due e due, quindi:

$$D_1 = \overline{Q_3} \cdot (Q_1 \oplus Q_0)$$

Per D_2 e D_3 si procede analogamente, realizzando così il contatore modulo 10.

T_0 è sempre 1: equivale ad essere collegati a V_{cc} .

$$T_1 = Q_0$$

$$T_2 = Q_1 \cdot Q_0 \quad (\text{mettiamo un AND})$$

T_3 commuta quando Q_0, Q_1 e Q_2 sono "1": mettiamo un AND a 3 ingressi o uno incrociato all'and per T_2 .
 $T_3 = Q_0 \cdot Q_1 \cdot Q_2 = Q_0 \cdot (T_2)$

Qual è la differenza nelle realizzazioni tra TFF e DFF?

Nai TFF, aggiungiamo sempre un flip-flop ed un AND a due ingressi, creiamo un contatore a modulo 32, 64, 128, ecc. La struttura si replica!

Ma c'è un problema: se siamo nella configurazione 127 e dobbiamo andare alla 128, Q_0 e Q_1 vanno contemporaneamente ad "1", e quindi $Q_0 \cdot Q_1 = 1$, etc, ma il ritardo si propaga! Prima che avvenga il passaggio a 128, devono avvenire un certo numero di commutazioni. \rightarrow Ci sono limitazioni sulla frequenza massima di clock per contare correttamente.

Mettendo quindi davanti ai FF un AND a 2, 3, 4, ..., $N-1$ ingressi, e cambiano le uscite e l'AND se ne accorge subito: c'è solo un ritardo di propagazione dovuto all'unica porta AND.

I contatori basati sugli AND a 2 ingressi sono chiamati RIPPLE CARRY.

Ci sono anche i PARALLEL CARRY, con gli AND a più ingressi, e gli SMART, che sono una miscela di entrambi, riducendo i livelli di logica. Ad esempio, si fanno i primi bit in parallelo e gli altri in parallelo ma con "previsione del riparto": sono i contatori CARRY LOOK-AHEAD.

\rightarrow Ci sono tanti modi per fare i contatori sincroni; nella maggior parte dei casi si usano TFF in quanto è molto più semplice lavorare a potenze di due.