

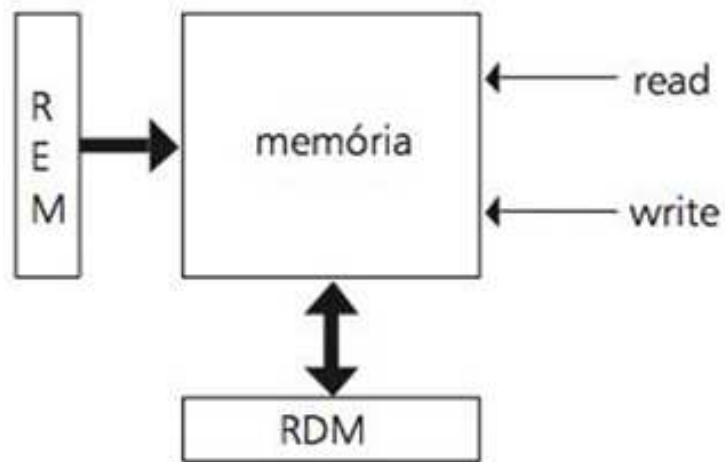
Memória

Prof. Alexandre Beletti
Cap. 4 – Monteiro, Cap. 2 –
Tanenbaum, Cap. 5 – Stallings,
Cap. 3 - Weber

Introdução (Weber)

- A memória está dividida em palavras
- Cada palavra é identificada por um endereço
- O conteúdo pode armazenar dados e instruções

Modelo Estrutural da Memória



Registradores / Sinais da Memória

- REM: contém o endereço do dado a ser lido ou escrito na memória
- RDM: contém o dado a ser escrito na memória (na escrita) ou o dado lido da memória (na leitura)
- Sinal read: o conteúdo da posição de memória endereçada por REM é copiado em RDM
- Sinal write: a posição da memória endereçada por REM recebe o conteúdo de RDM

Memória e Arquitetura

- Principais parâmetros da memória: tamanho, velocidade e tecnologia
- Para **Arquitetura** interessa somente o tamanho da palavra em bits (determina o comprimento de **RDM**) e o tamanho da memória em palavras (o comprimento de **REM**, porém em bits).

Memória Interna

- Tópicos:
 - Organização
 - DRAM (dinâmica)
 - SRAM (estática)
 - Tipos de ROM
 - Lógica do chip
 - Empacotamento do chip

Acesso Aleatório

- Palavras individuais de memória são acessadas diretamente por meio da lógica de endereçamento interna.
- Todas as memórias que discutiremos aqui são de Acesso Aleatório (RAM)

Tipos de Memória de Semicondutor

Tipo de Memória	Categoria	Apagamento	Mecanismo de escrita	Volatilidade
Acesso Aleatório (RAM)	Memória de Leitura Escrita	Eletricamente, em nível de byte	Eletricamente	Volátil
Somente Leitura (ROM)	Memória Somente Leitura	Não é possível.	Máscaras	Não volátil
PROM (ROM programável)			Eletricamente	
EPROM (ROM apagável)	Luz UV, nível de chip			
EEPROM (eletricamente apagável)	Memória Principalmente Leitura	Eletricamente, em nível de byte	Eletricamente	
Memória Flash		Eletricamente, em nível de bloco		

DRAM e SRAM

- DRAM = RAM dinâmica
 - Armazenam carga em capacitores (precisam de “refresh”)
 - Memória Principal
- SRAM = RAM estática
 - Utiliza os mesmos elementos de um processador (portas lógicas de um flip-flop)
 - Memória Cache

Tipos de ROM

- Não volátil
- Nenhuma fonte de energia é necessária para manter os bits na memória
- Somente leitura
- Exemplo: Microprogramação
- Variante: PROM (processo de escrita é elétrico – Gravador de ROM)

Memórias Principalmente de Leitura

- EPROM
- EEPROM
- Flash

EPROM

- Somente de leitura programável e apagável
- Na ESCRITA todas as células precisam ser apagadas via exposição do chip empacotado à radiação ultravioleta
- Cada “apagamento” pode levar até 20 minutos

EEPROM

- Somente de leitura programável e apagável eletricamente
- Somente o(s) byte(s) endereçados são apagados
- Possui menos bits por chip

Flash

- Surgiu em meados da década de 80
- Pode ser apagado alguns blocos isolados
- Uma seção de células é apagada em uma única ação ou FLASH
- Utiliza apenas um transistor por bit (alta densidade)

Memória Primária

Introdução

- Onde estão armazenados os programas
- Podemos pensar na memória como um aglomerado de bits ou bytes
- Precisamos de endereços
- Geralmente fazemos referência a memória primária como Memória RAM

Células e Endereçamento

- Memória são acessadas por Células ou Endereços
- Cada Célula tem um número que é o seu endereço
- Células tem tamanhos distintos (veremos na sequência...)

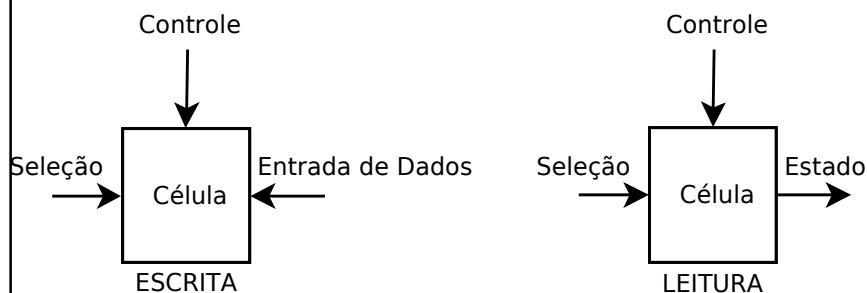
Células

- Células de memória semicondutora:
 - Apresentam dois estados, que podem representar o binário (0 e 1);
 - São capaz de ser escritas (pelo menos uma vez), para definir o estado;
 - São capazes de ser lidas, para verificar o estado.

Operação em uma Célula – parte 1

- A célula tem 3 terminais funcionais:
 - Seleção: seleciona a célula para uma operação
 - Controle: indica leitura ou escrita
- Na escrita, o outro terminal fornece um sinal elétrico que define o estado da célula (1/0)
- Na leitura, o terminal é usado para saída do estado da célula

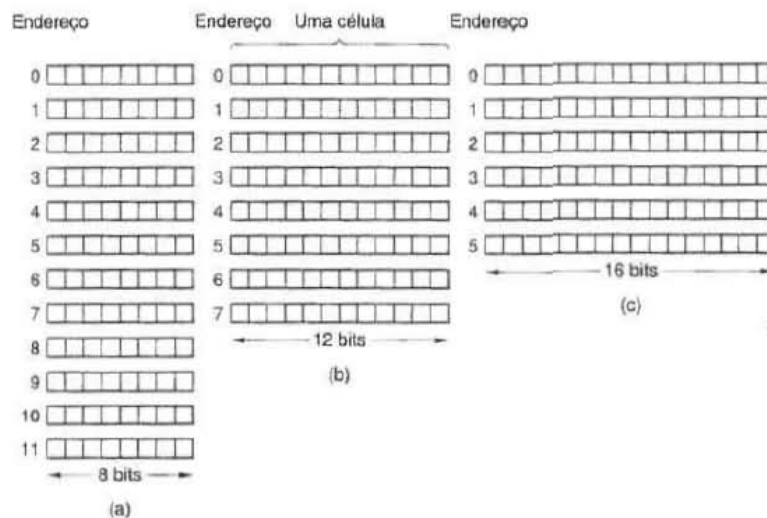
Operação em uma Célula – parte 2



Exemplo: 96 bits para endereçar

- 8 bits
 - Figura (a): endereços de 0 a 11 – 4 bits
- 12 bits
 - Figura (b): endereços de 0 a 7 – 3 bits
- 16 bits
 - Figura (c): endereços de 0 a 5 – 3 bits

Figuras – 8, 12 e 16 bits por célula

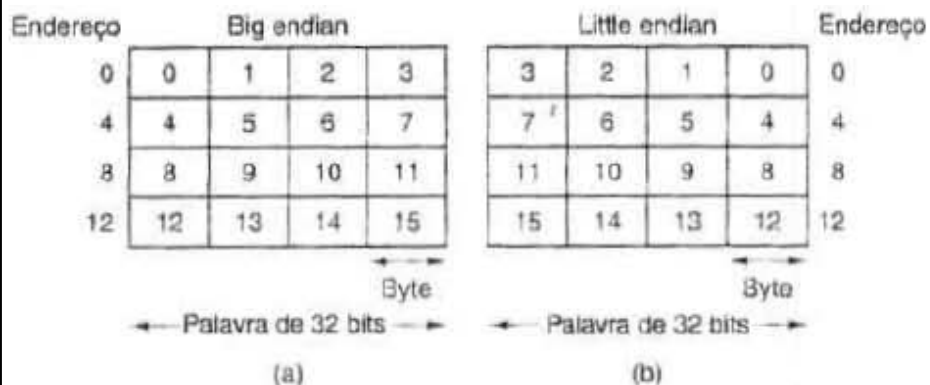


Alguns Tipos de Células

Computador	Bits/célula
Burroughs B1700	1
IBM PC	8
DEC PDP-8	12
IBM 1130	16
DEC PDP-15	18
XDS 940	24
Electrologica X8	27
XDS Sigma 9	32
Honeywell 6180	36
CDC 3600	48
CDC Cyber	60

Ordenação de Bytes

- Da esquerda para a direita (big endian)
- Da direita para a esquerda (little endian)



Memória RAM

Introdução

- A memória RAM pode ser classificada como sendo a principal ferramenta de trabalho do processador
- As instruções que serão processados devem estar alocadas na memória RAM para que o processador trabalhe com tais informações

Introdução

- A velocidade da acesso a memória RAM é um dos fatores que determinam a performance da mesma
- RAM = Random Access Memory ou Memória de Acesso Aleatório
- A memória RAM é volátil, precisa ser “energizada” para manter os dados

Exemplo

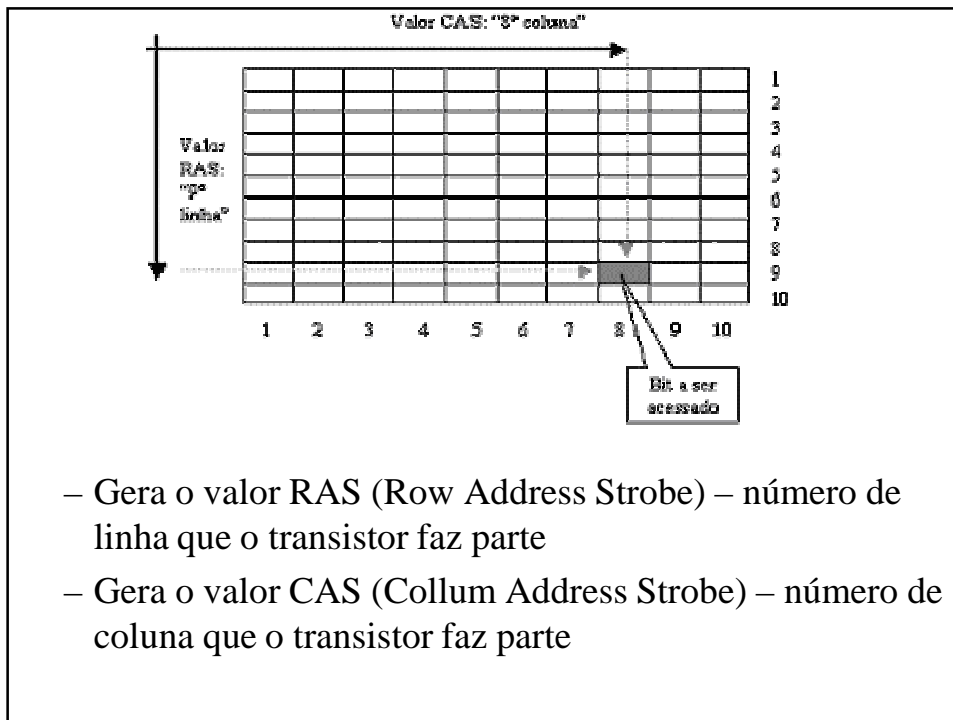
- Você está realizando um processo em software (editando um texto, uma apresentação, um código fonte) e a energia cai sem que seu trabalho tem sido salvo. Dessa forma os dados foram, provavelmente, perdidos pois seus dados estavam somente alocados na RAM, exceto se existe algum mecanismo tolerante a falhas (Ex: Salvando temporariamente)

Funcionamento

- Para cada bit armazenado tem-se um minúsculo capacitor, que quando está carregado indica 1 e quando não está indica 0
- Para cada capacitor temos um transistor, encarregado de ler o bit armazenado em seu interior e transmitir ao controlador de memória
- O fato da memória ser volátil deve-se ao fato de o capacitor perder sua carga muito rapidamente (milésimos de segundos)

Acesso

- Existe um controlador de memória, que pode estar localizado:
 - 1 - Chipset localizado na placa mãe
 - 2 – Proc. (AMD Athlon 64 e Intel Core i7)
- Existe a divisão dos módulos de memória como numa matriz (linha x coluna)
- Para acessar um transistor (R/W), o controlador de memória faz o seguinte:



Modelamento

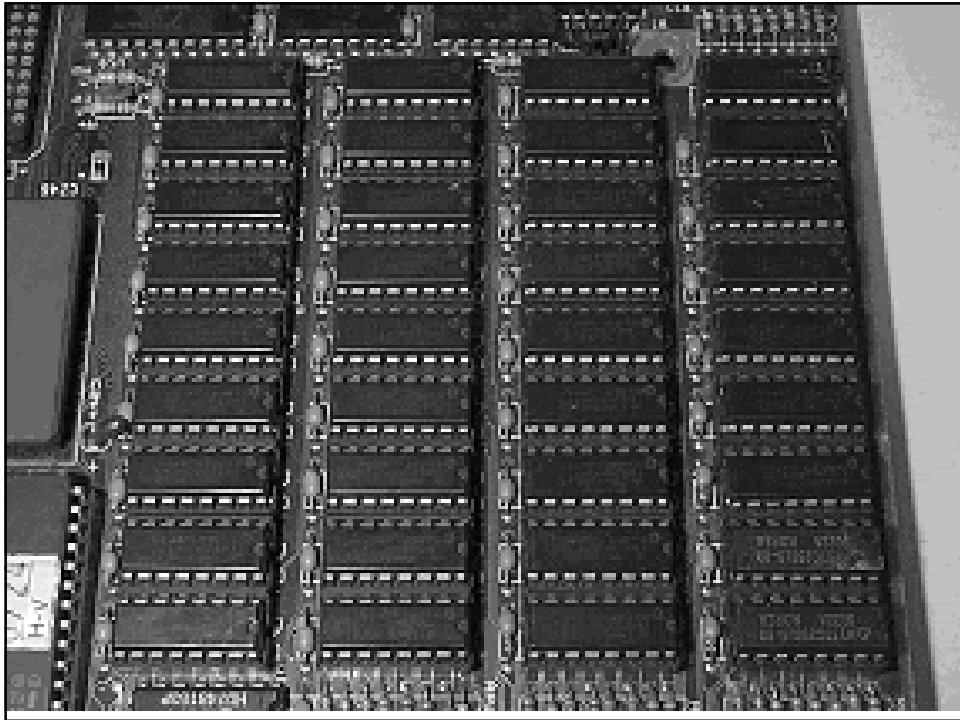
- Os chips de memória são frágeis placas de silício, que precisam ser encapsuladas em alguma estrutura mais resistente para serem processados e conectados a placa mãe com maior segurança.
- Os chips são encapsulados em módulos DIP, facilitando a proteção e dissipação do calor

Modelamento

- São então soldados em placas de circuito, como por exemplo:
 - SIMM de 30 vias
 - SIMM de 72 vias (EDO)
 - DIMM de 168 vias

Módulos DIP

- Formados por plástico e cerâmica, facilitando a dissipação do calor
- No XT, 286 e nos primeiros 386 os módulos DIP eram soldados ou conectados diretamente a placa mãe, algo impraticável nos dias atuais



SIMM

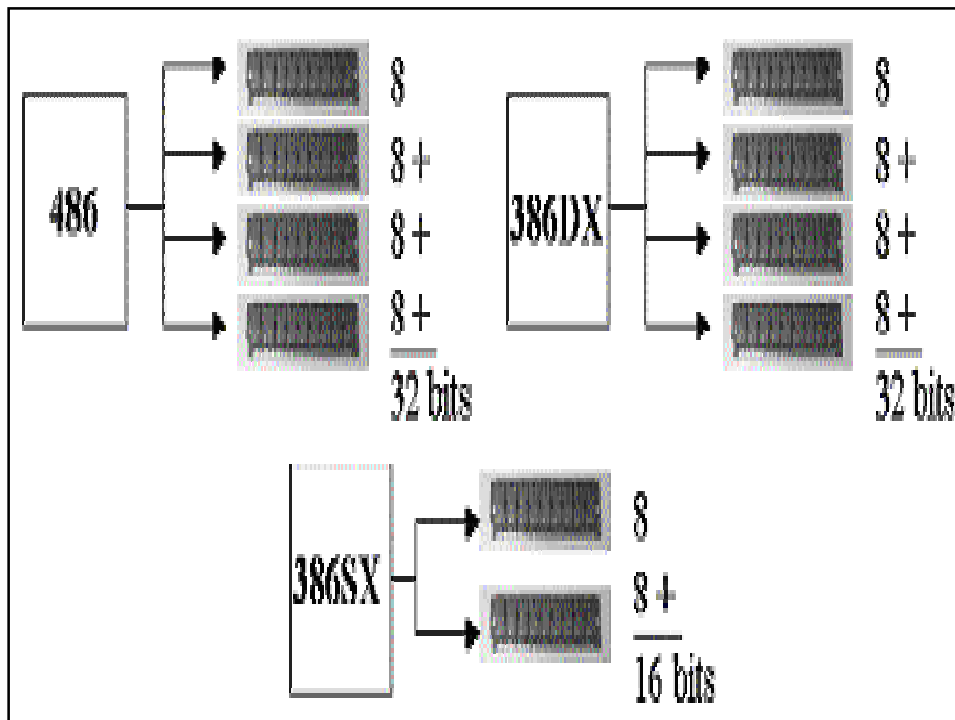
- Single In Line Memory Module ou somente Single In Line Memory (SIM)
- Possui uma única via de contatos
- Existem contatos na parte “traseira” da memória, mas são apenas uma extensão da parte “frontal”

SIMM

- Os primeiros módulos tinham 30 vias e trafegavam 8 bits por ciclo
- Existiam módulos de 512kbytes, 4Mb, 8Mb e 16Mb

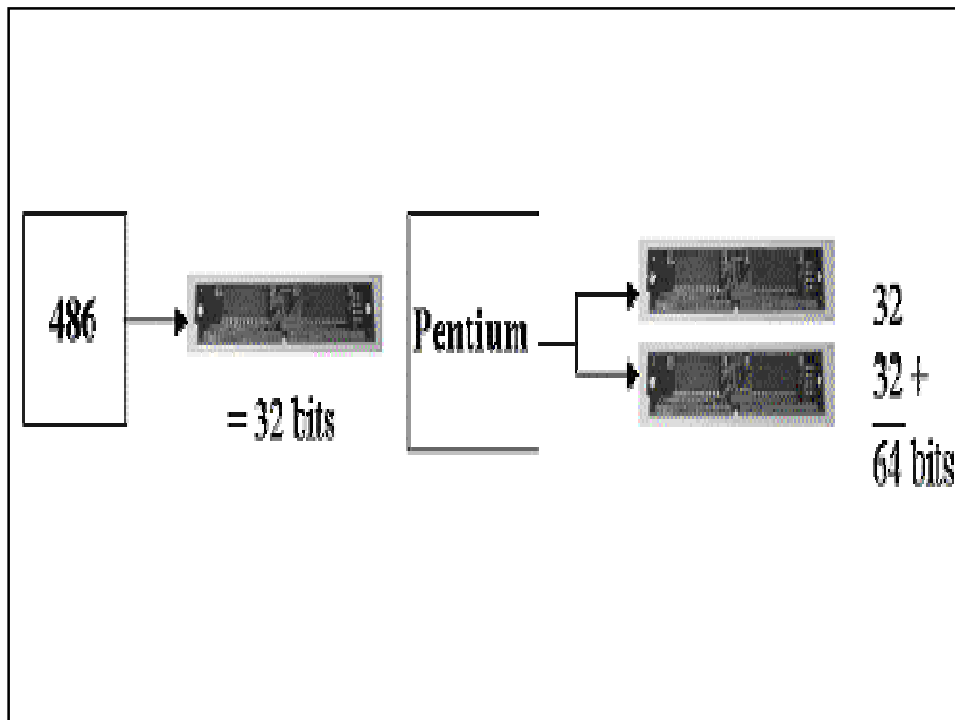
SIMM - Endereçamento

- 386,486 trabalham com “palavra” (não confundir com word de registrador) de 32 bits e existe a necessidade de combinar 4 módulos de 30 vias para formar o banco de memória propriamente dito.
- 4 módulos são acessados como um 1 único bloco



SIMM – 72 vias – 32 bits

- Para solucionar os problemas citados anteriormente, foram criados tais módulos, utilizados originalmente em alguns 486 e em quase todos os micros da linha Pentium



Detalhes da SIMM

- Na verdade, depois do Pentium, praticamente todos os processadores acessam a memória a 64 bits. Apesar do Pentium II, Pentium III, Celeron, Athlon, Duron, etc. serem todos processadores de 32 bits, acessar 64 bits por vez na memória ajuda a melhorar o desempenho. O processador é tão mais rápido que a memória RAM, que depois de esperar vários ciclos para poder acessá-la, o melhor a fazer é pegar a maior quantidade de dados possível e guardar tudo no cache. Naturalmente os dados serão processados em blocos de 32 bits, mas a “poupança” ajuda bastante. Não é à toa que quase dois terços dos transístores de um Pentium III Coppermine são usados nos caches L1 e L2.

DIMM 168 Vias

- Double In Line Memory Module (Módulo De Memória Com Duas Linhas De Contato)
- Possuem contato em ambos os lados os lados do módulo
- Trabalham com palavras de 64 bits, ou seja, não precisam de “paridade” para funcionar



DIMM 168



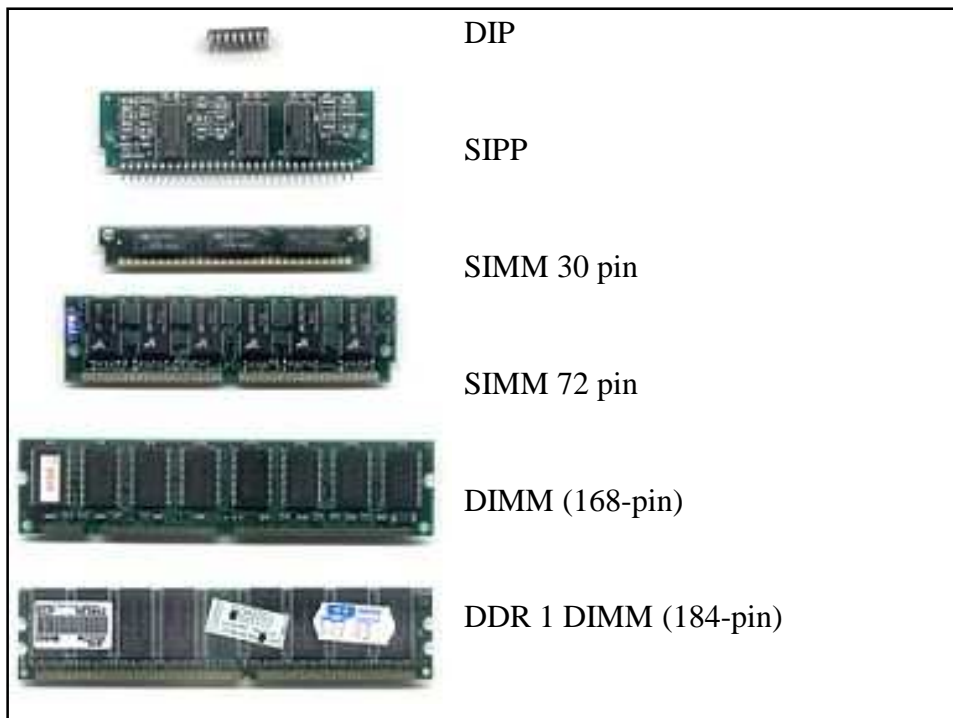
SIMM 72



SIMM 30

DIMM – DDR Double Data Rate

- DDR 1 = 184 contatos
- Tensão: 2.5 V
- Possui um chanfro



DDR 2

- Possui também um único chanfro, mas está mais para o canto da memória.
- Tensão: 1.8 V
- 240 vias de contato



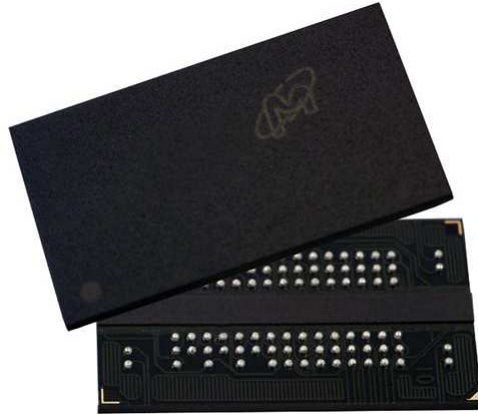
DDR 3

- Possui também um único chanfro, mas está ainda mais para o canto da memória.
- Tensão: 1.8 V
- 240 vias de contato



DDR 2 e 3 – Encapsulamento BGA

- Reduz a distância que o sinal elétrico percorre e as interferências
- Permite trabalhar em altas frequências



SODIMM SDR

- Small Outline DIMM (uso em notebooks)
- SDR: 144 pinos, chanfro no centro
- DDR 1 e 2: 200 pinos, chanfro à esquerda
- DDR 3: 204 pinos



DDR 1 – 2 acessos

- 1 acesso no início e outro no final do ciclo

DDR-200 (100 MHz) = PC1600

DDR-266 (133 MHz) = PC2100

DDR-333 (166 MHz) = PC2700

DDR-400 (200 MHz) = PC3200

DDR-466 (233 MHz) = PC3700

DDR-500 (250 MHz) = PC4000

Taxa de
transf.

Frequência

Burst de 8 leituras
Total = Taxa * 8 (Gb/s)

DDR 2

- Taxa de Transferência e Frequência

DDR2-533 (133 MHz) = PC2-4200

DDR2-667 (166 MHz) = PC2-5300

DDR2-800 (200 MHz) = PC2-6400

DDR2-933 (233 MHz) = PC2-7500

DDR2-1066 (266 MHz) = PC2-8500

DDR2-1200 (300 MHz) = PC2-9600

DDR2-1333 (333 MHz) = PC2-10600

SPD

- Pequeno chip (EEPROM de 128 ou 256 bytes) com as informações da memória



Alterando a Frequência da RAM



Bibliografia

- STALLINGS, W., Arquitetura de Organização de Computadores. Pearson:2010.
- TANENBAUM, A.S., Organização Estruturada de Computadores. Pearson.
- BITTENCOURT, R.A., Montagem e Configuração de Computadores. Brasport:2009.
- MORIMOTO, C.E., Memória RAM. Guia do Hardware:2010.